

ATLAS実験アップグレード用ピクセル検出器 の性能評価に向けて

大阪大学 荒井泰貴

花垣和則、J.J. Teoh、M. Garcia-Sciveres^B、海野義信^A、
池上陽一^A、寺田進^A、田窪洋介^A、陣内修^D、高嶋隆一^C、
他アトラス日本シリコングループ

阪大理、高エネ研^A、LBNL^B、京都教育大^C、東工大^D

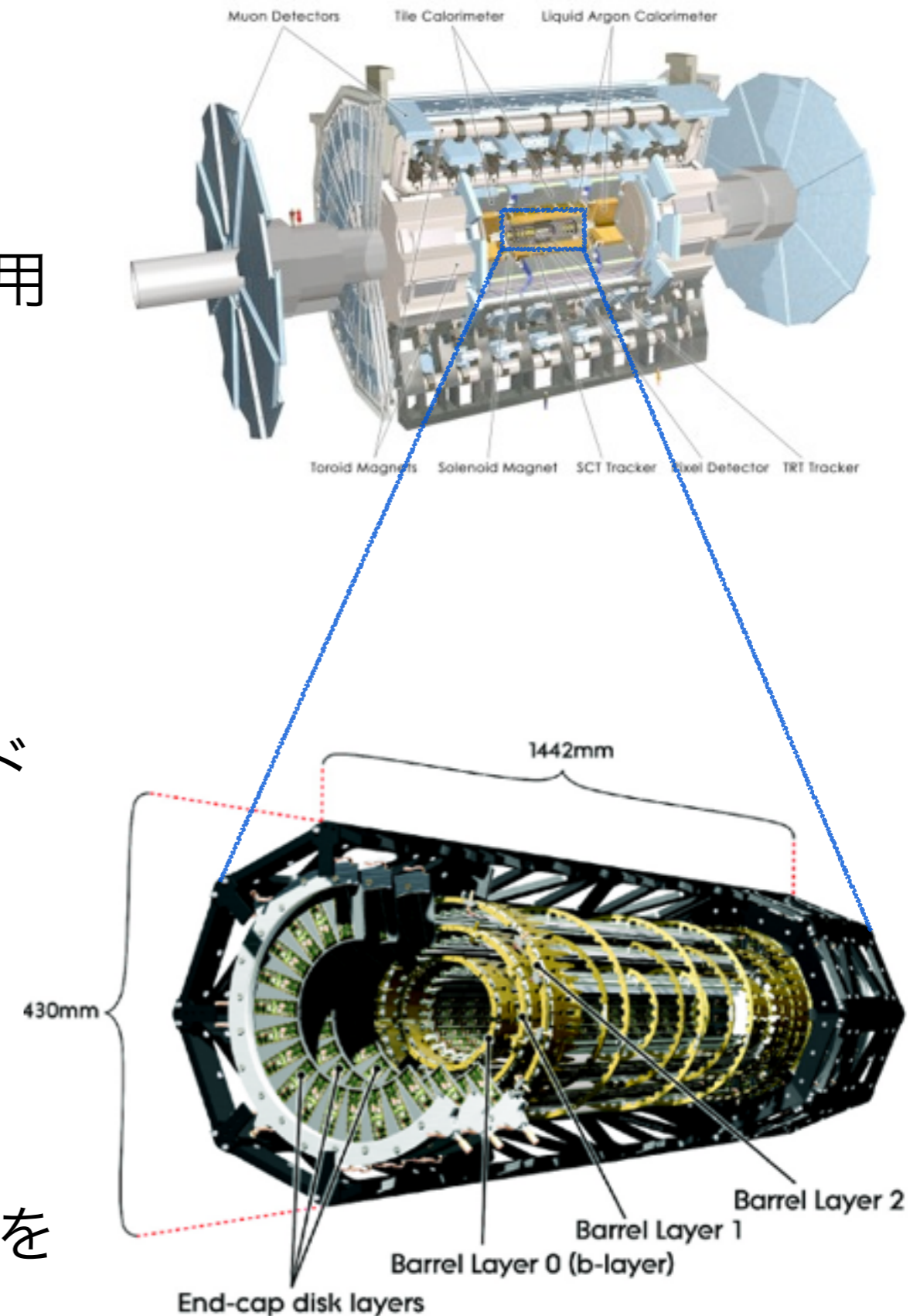
ピクセル検出器

- ATLAS検出器

- CERNのLHCに設置されている汎用粒子検出器
- LHC : 高ルミノシティ化を目指したアップグレードを予定
- ATLAS検出器もアップグレード

- ピクセル検出器のアップグレード

- 2022年設置・搬入を目指し
新たな読み出しASIC、センサーを開発



アップグレード用センサー

- 高ルミノシティ化に耐えうる

- 占有率の低下

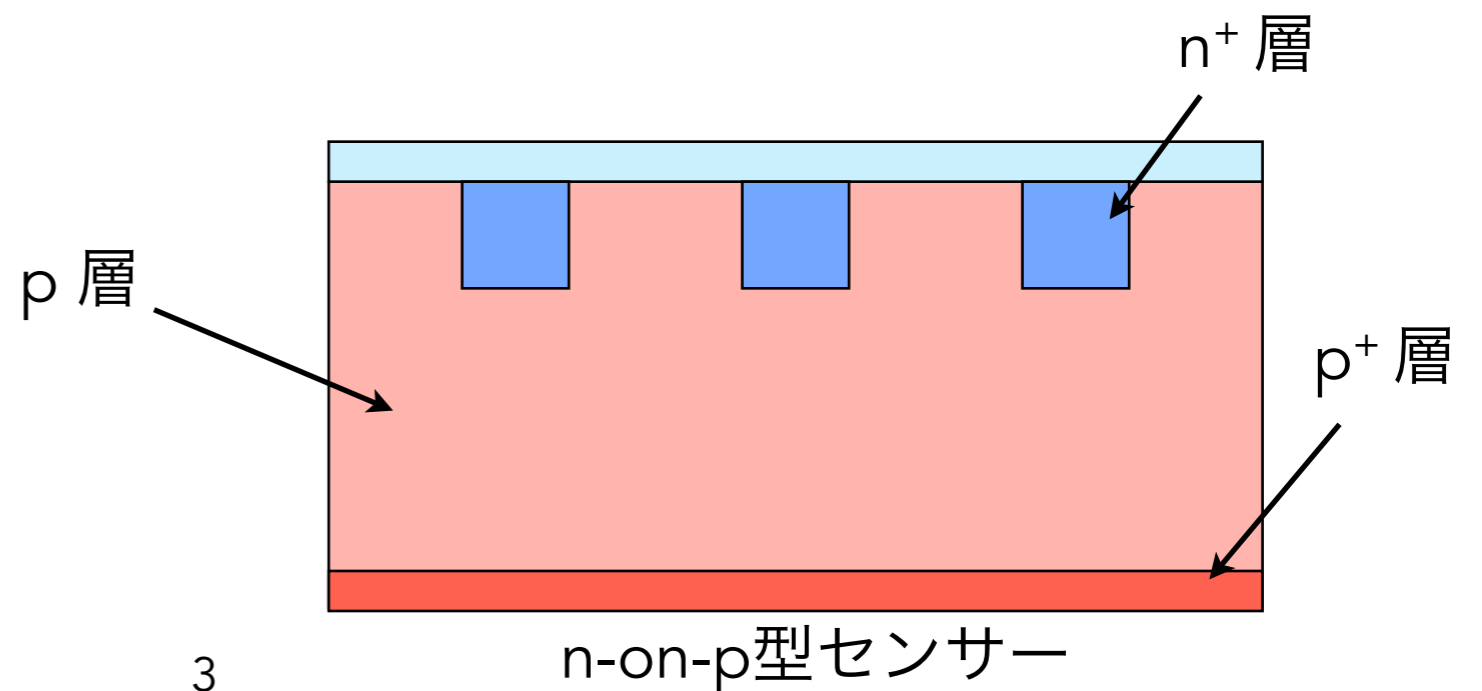
- ➔ ピクセルの細分化:

50x400 → 50x250 μm^2

- 放射線耐性: 放射線量 $1 \times 10^{15} \text{ n}_{\text{eq}} \text{ cm}^{-2} \rightarrow 2 \times 10^{16} \text{ n}_{\text{eq}} \text{ cm}^{-2}$

- ➔ n-on-p 型センサー

等の向上が必要



ピークルミノシティ:

$1 \times 10^{34} \text{ cm}^{-2} \text{ s}^{-1} \rightarrow 5 \times 10^{34} \text{ cm}^{-2} \text{ s}^{-1}$

積分ルミノシティ:

$300 \text{ fb}^{-1} \rightarrow 3,000 \text{ fb}^{-1}$

アップグレード用センサー

- 高ルミノシティ化に耐えうる

- 占有率の低下

- ➔ ピクセルの細分化:

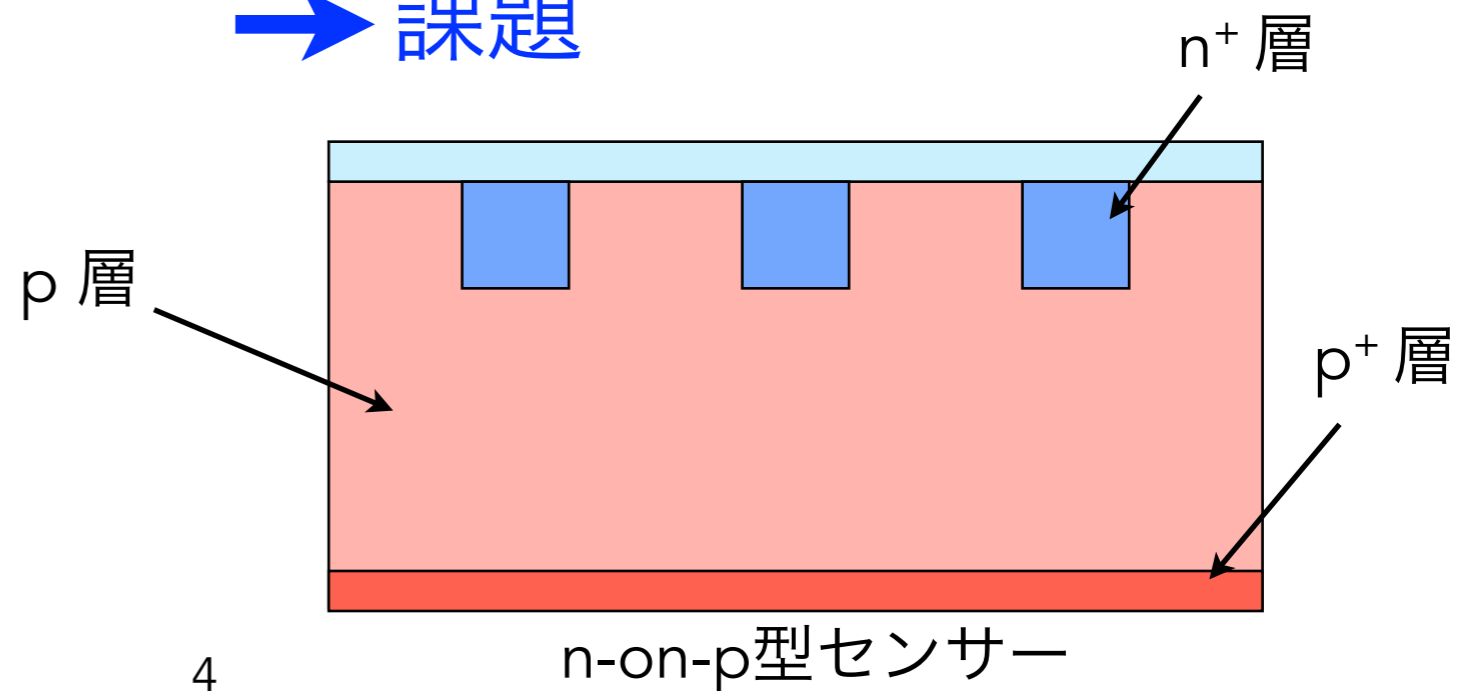
50x400 → 50x250 μm^2

- 放射線耐性: 放射線量 $1 \times 10^{15} \text{ n}_{\text{eq}} \text{ cm}^{-2} \rightarrow 2 \times 10^{16} \text{ n}_{\text{eq}} \text{ cm}^{-2}$

- ➔ n-on-p 型センサー

➔ 課題

等の向上が必要



アップグレード用センサー開発

- 放射線量に対する依存性測定

- 検出効率
- 電荷収集効率
- 電流電圧特性



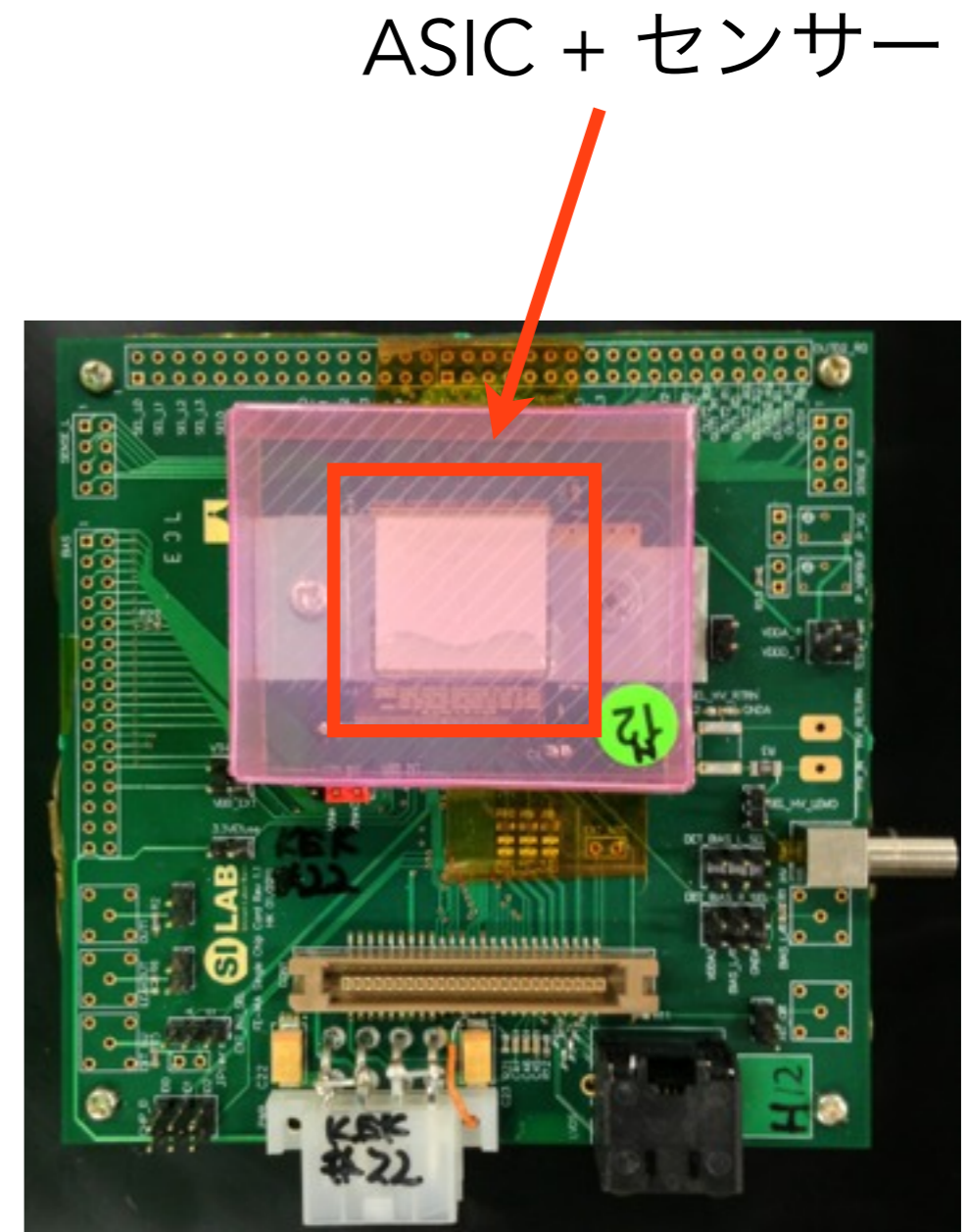
← β 線やビームを使った試験

本発表の内容

- β 線源を用いた試験のためのDAQシステムの準備
- 試験の現状報告

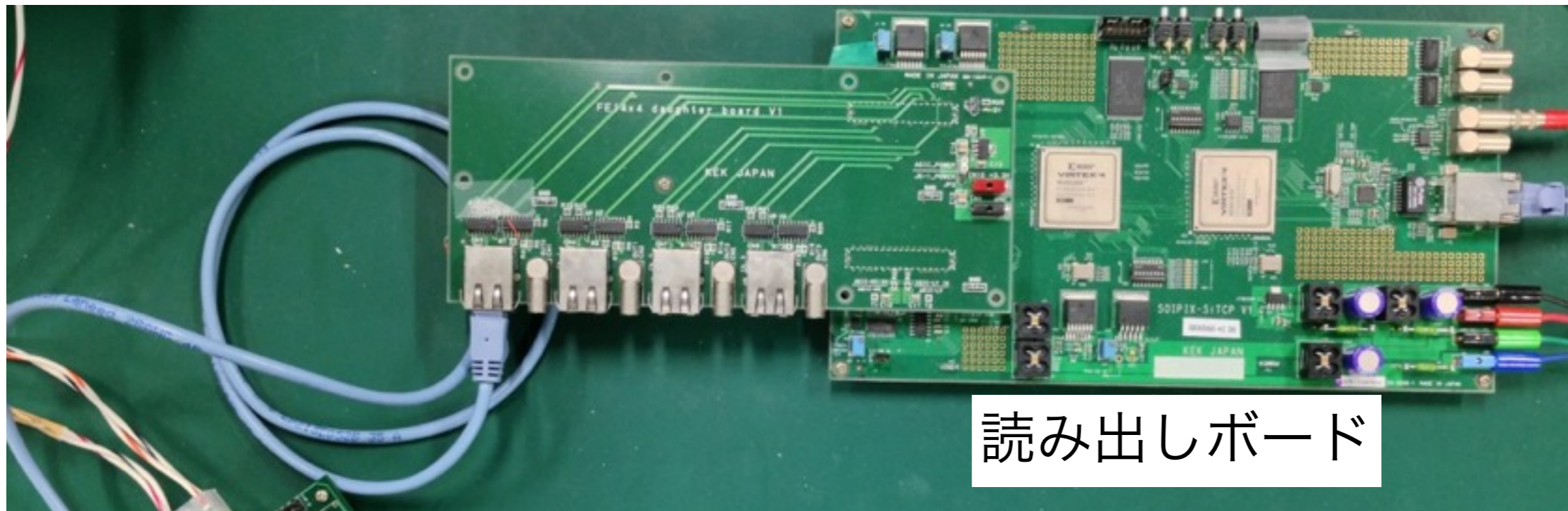
試験用ピクセル検出器

- シリコンセンサー
 - ピクセルサイズ : $50 \times 250 \mu\text{m}^2$
 - センサー厚 : $320 \mu\text{m}$
 - n-on-p 型
- 信号読み出しASIC FE-I4
 - チップサイズ : $20.0 \times 18.6 \text{ mm}^2$
 - 80 columns x 336 rows
 - データレート : 160 Mb/s



試験用ピクセル検出器

DAQ システム



PC

読み出しボード

- 新ピクセル用 ASIC (FE-I4) の DAQシステム

- KEKと阪大で共同開発 → 次講演

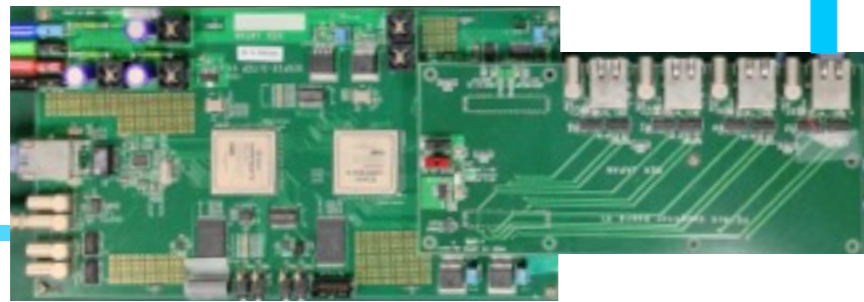
- センサーからの読み出しはまだ

→ 外部トリガーの使用

試験用ピクセル検出器

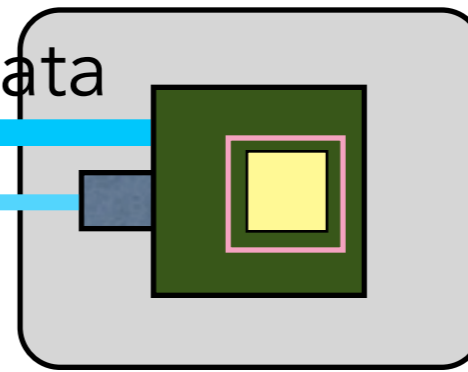
測定セットアップ

β線源を使った測定



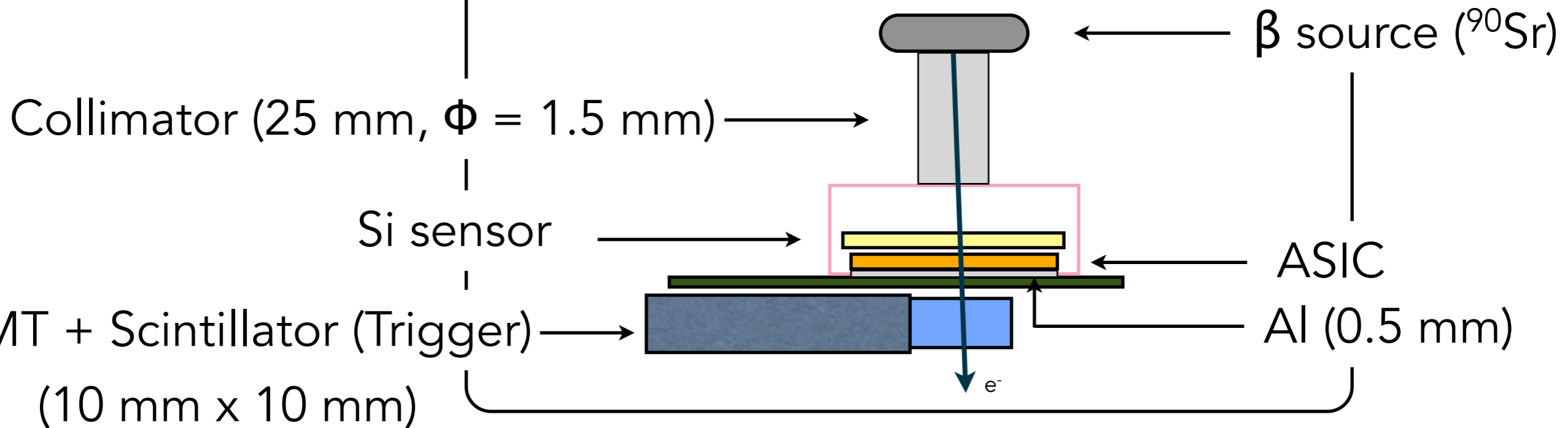
読み出しボード

Command/Data



ASIC + sensor

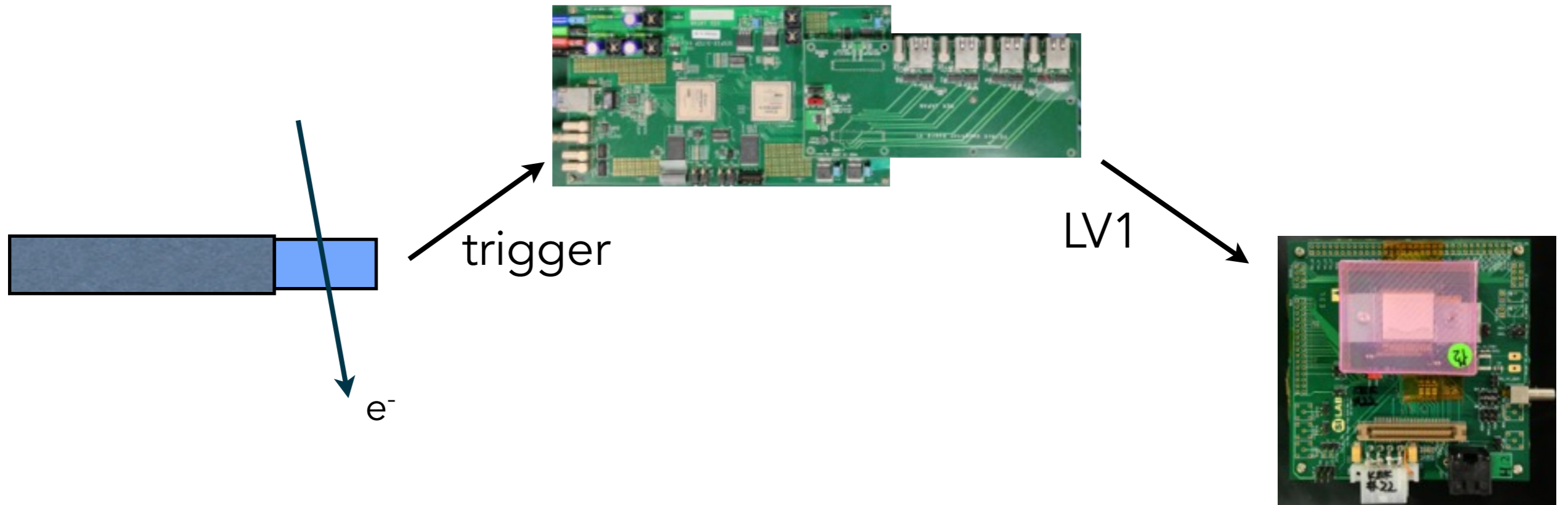
Trigger



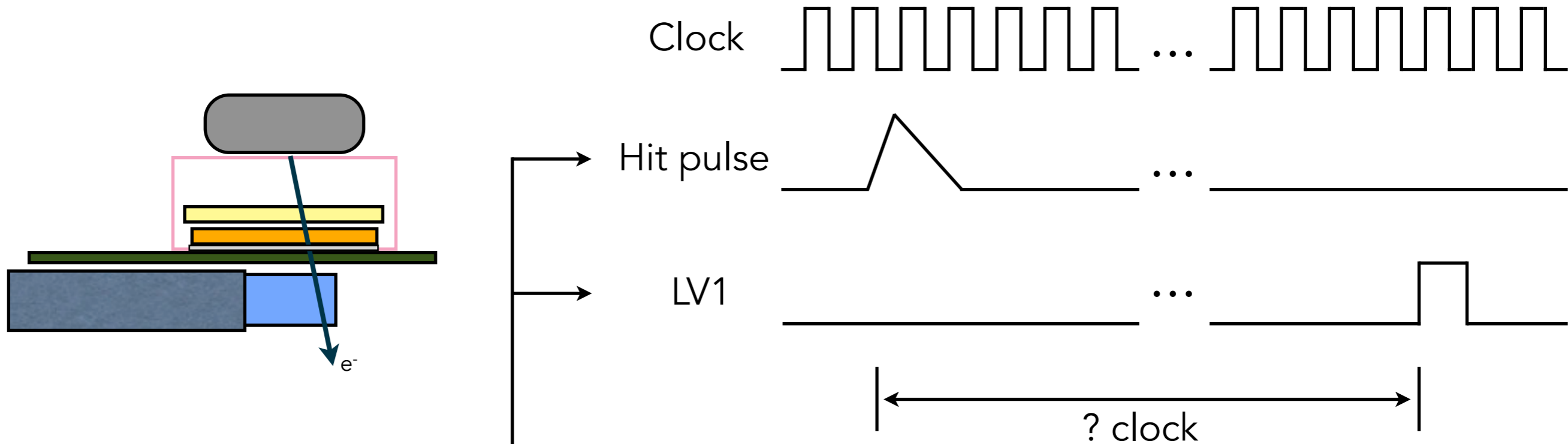
(全体を暗箱で覆う)

外部トリガー機能追加

- PMTからのトリガー信号をNIMで読み出しボードへ
- firmwareでLV1 commandを生成
- 検出器へ送信



トリガータイミング調整



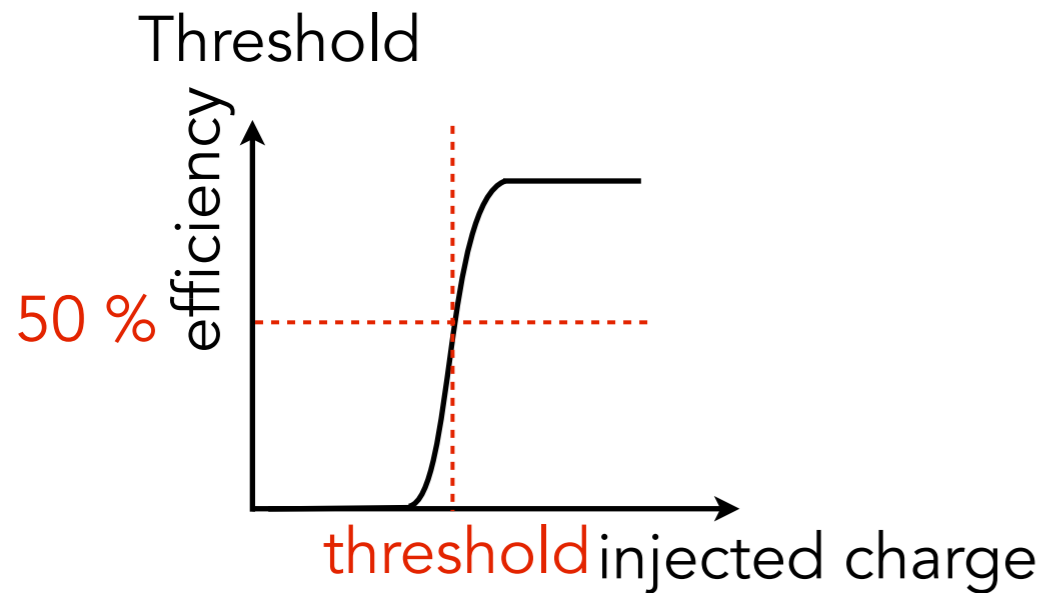
Discriminator, cable,
firmwareなどによるズレ

→ ヒットとトリガーの
タイミング不明
→ 最適なタイミングを探す

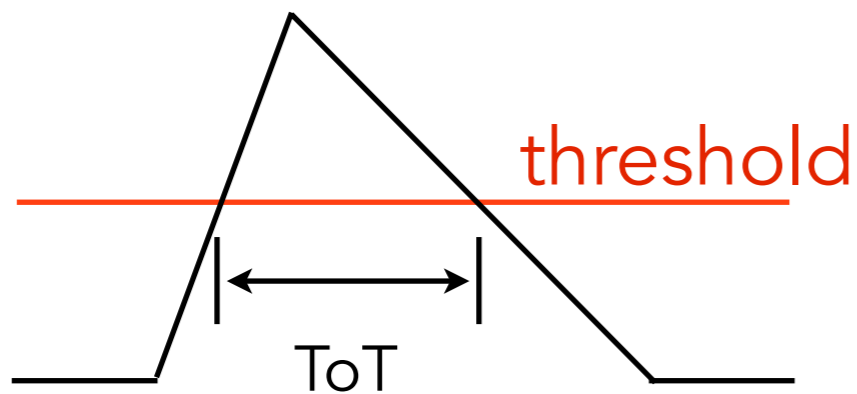
→ タイミング決定
ASICに値を設定

Latency (clock)	Efficiency (%)
234	0
235	25
236	95
237	11
238	0

チューニング

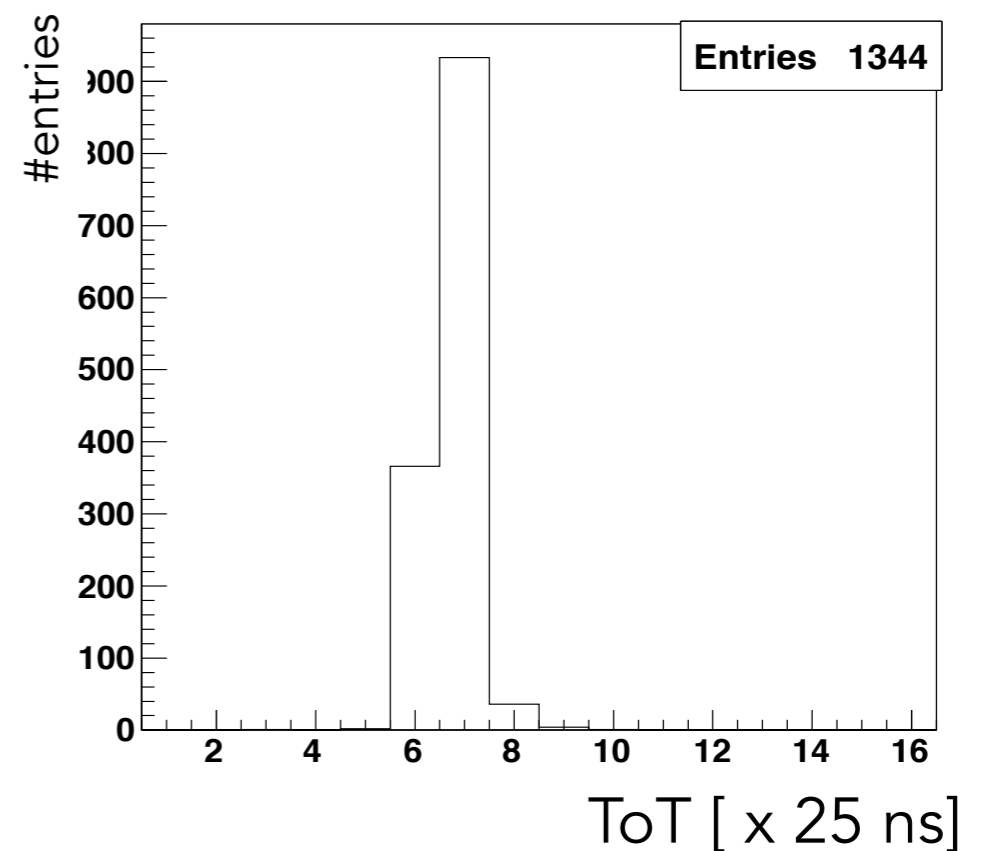
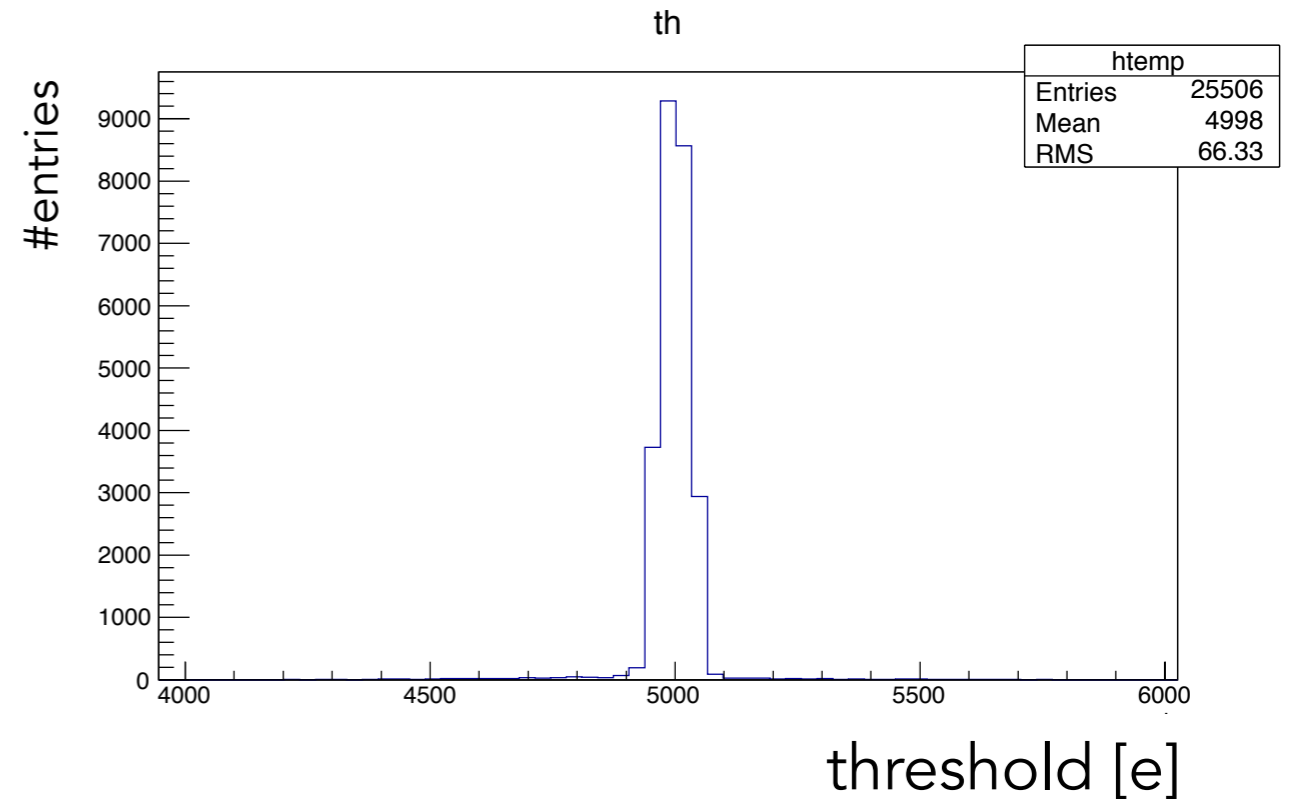


ToT : Time over Threshold



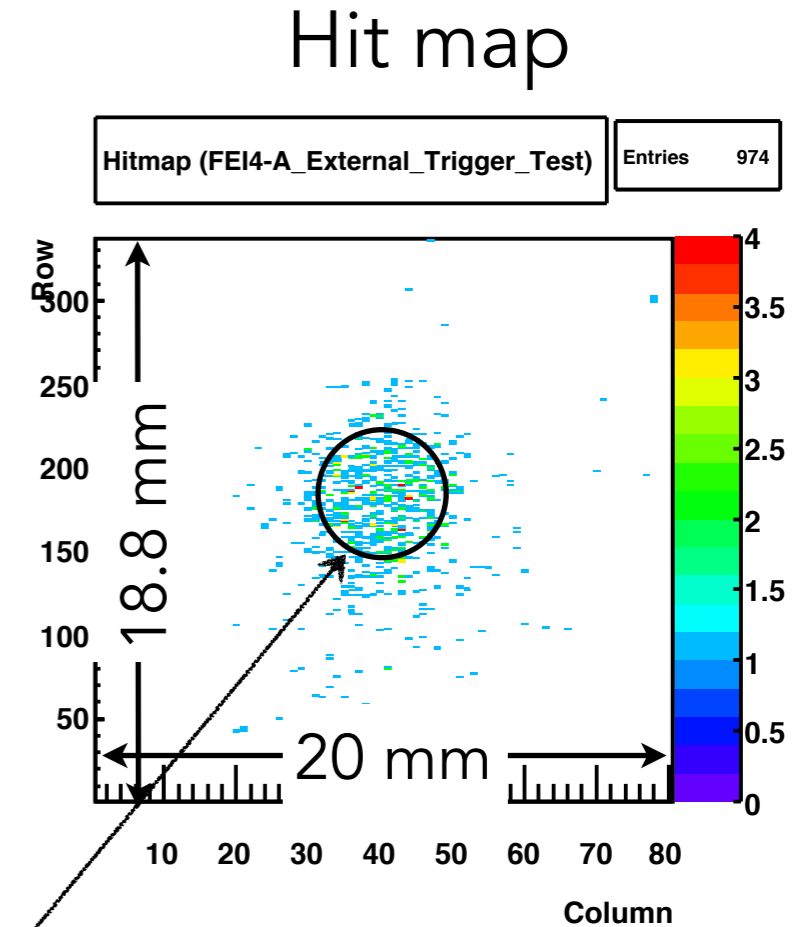
- ピクセルごとにthreshold、ToTを調整し、設定したい値に揃える

target threshold : 5000e
target ToT : 7@20,000 e



β線に対する反応

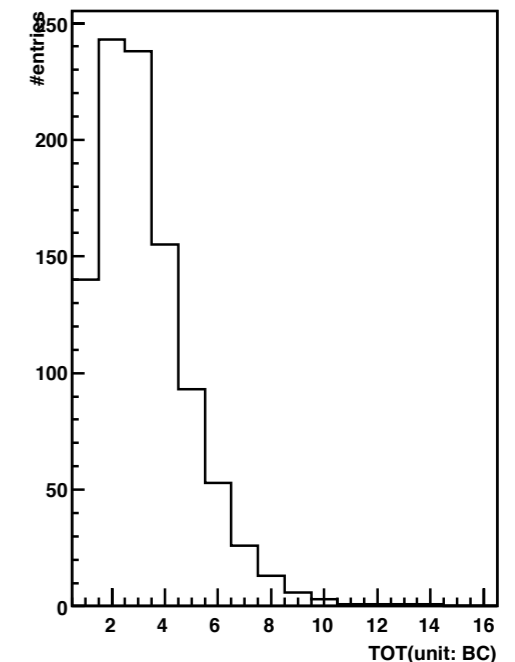
- 外部トリガーによる Hit map
 - 予想されるビームサイズの大きさと一致
- トリガー用シンチレータのシングルレート (線源なし) : 0.01 Hz
- ランダムトリガー x 100,000 → ヒットなし



コリメータから
予想される範囲

β線を検出できている
センサーからの信号読み出しに成功

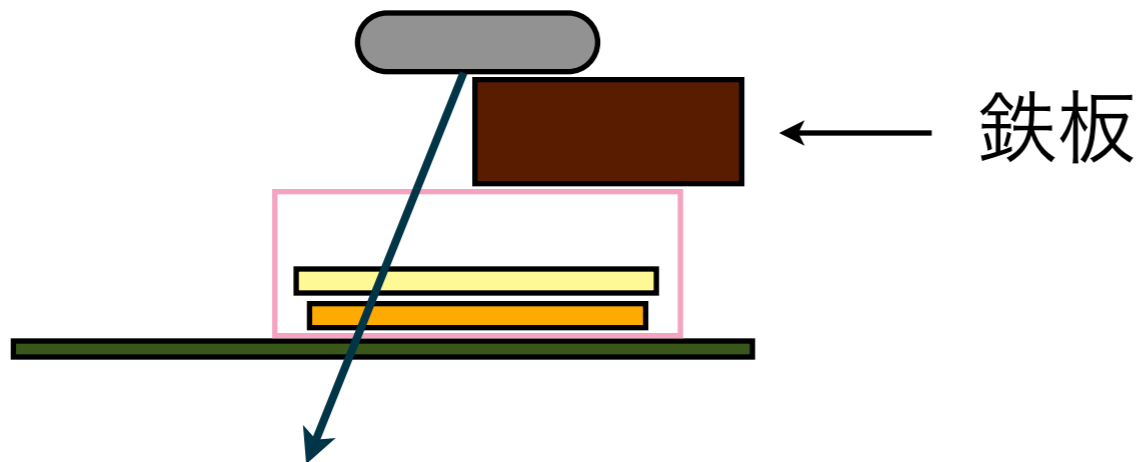
ToT distribution



β線に対する反応

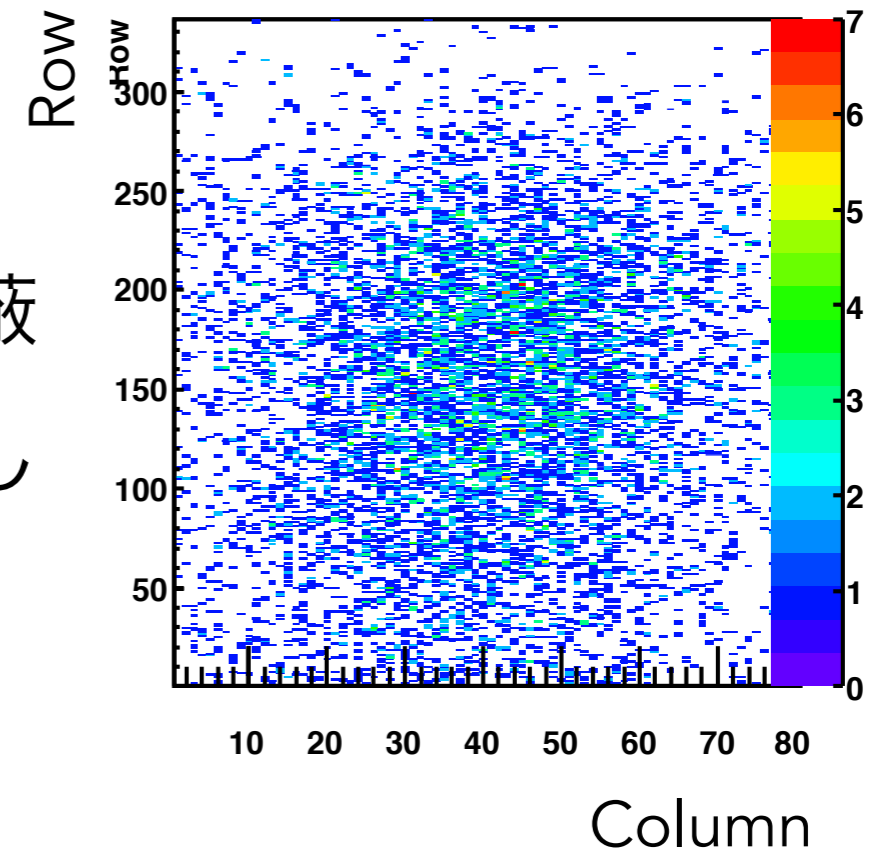
- 遮蔽物を置く

- 8.5 mm 鉄板
- コリメータなし

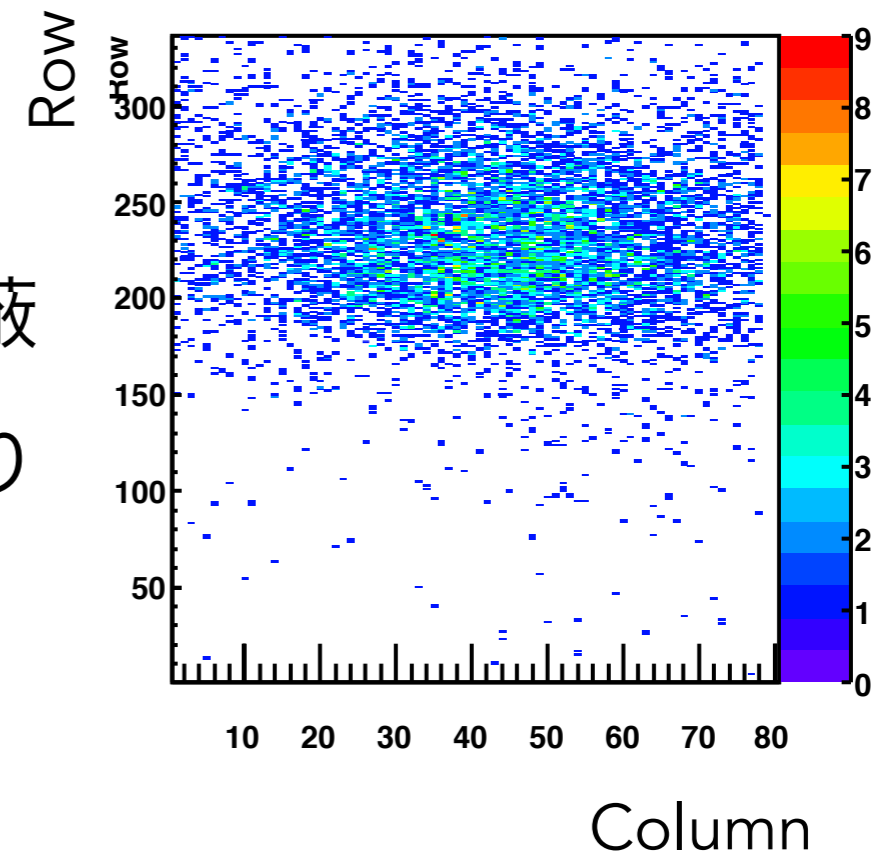


→ 予想される通りのhit map

遮蔽
無し



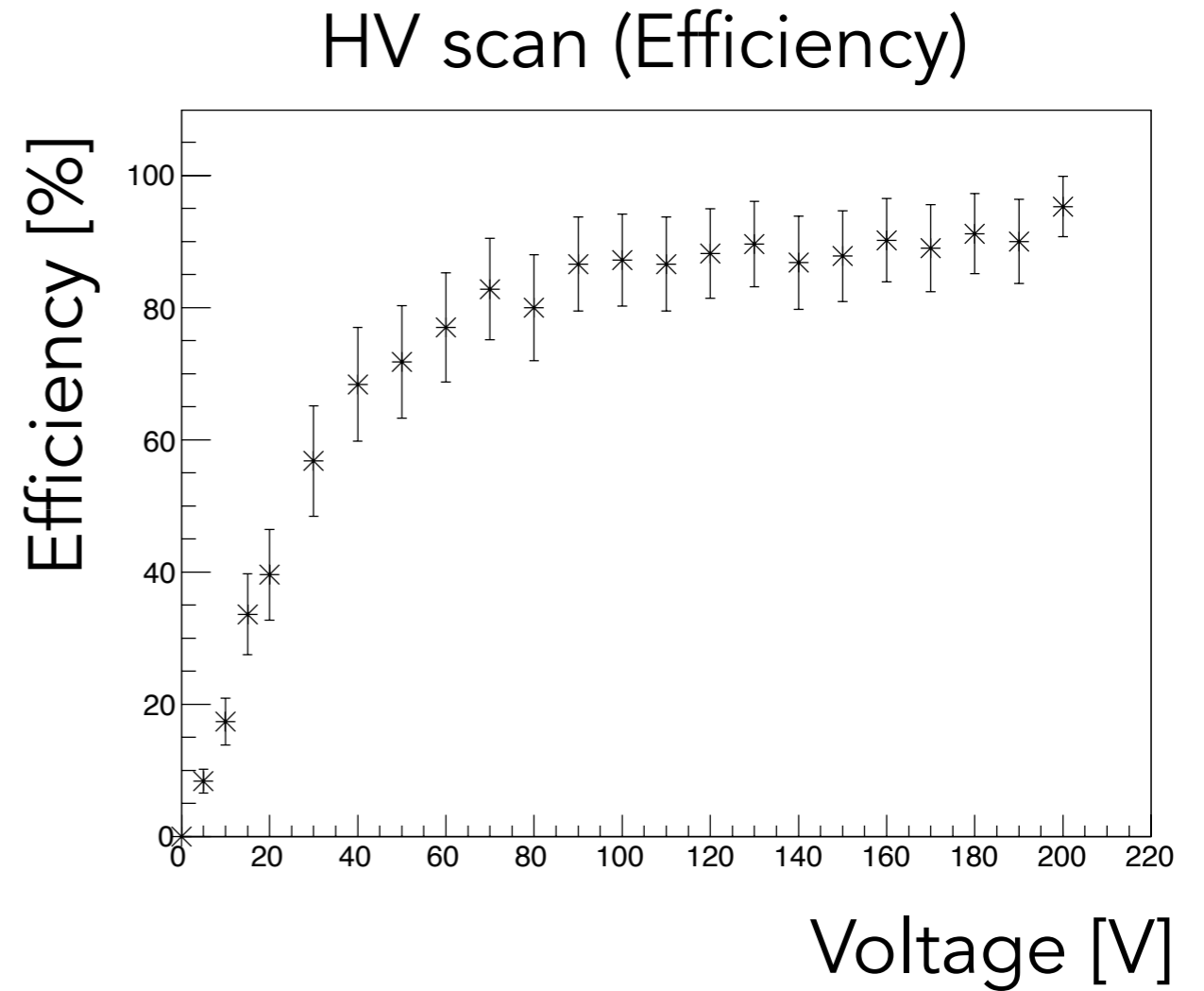
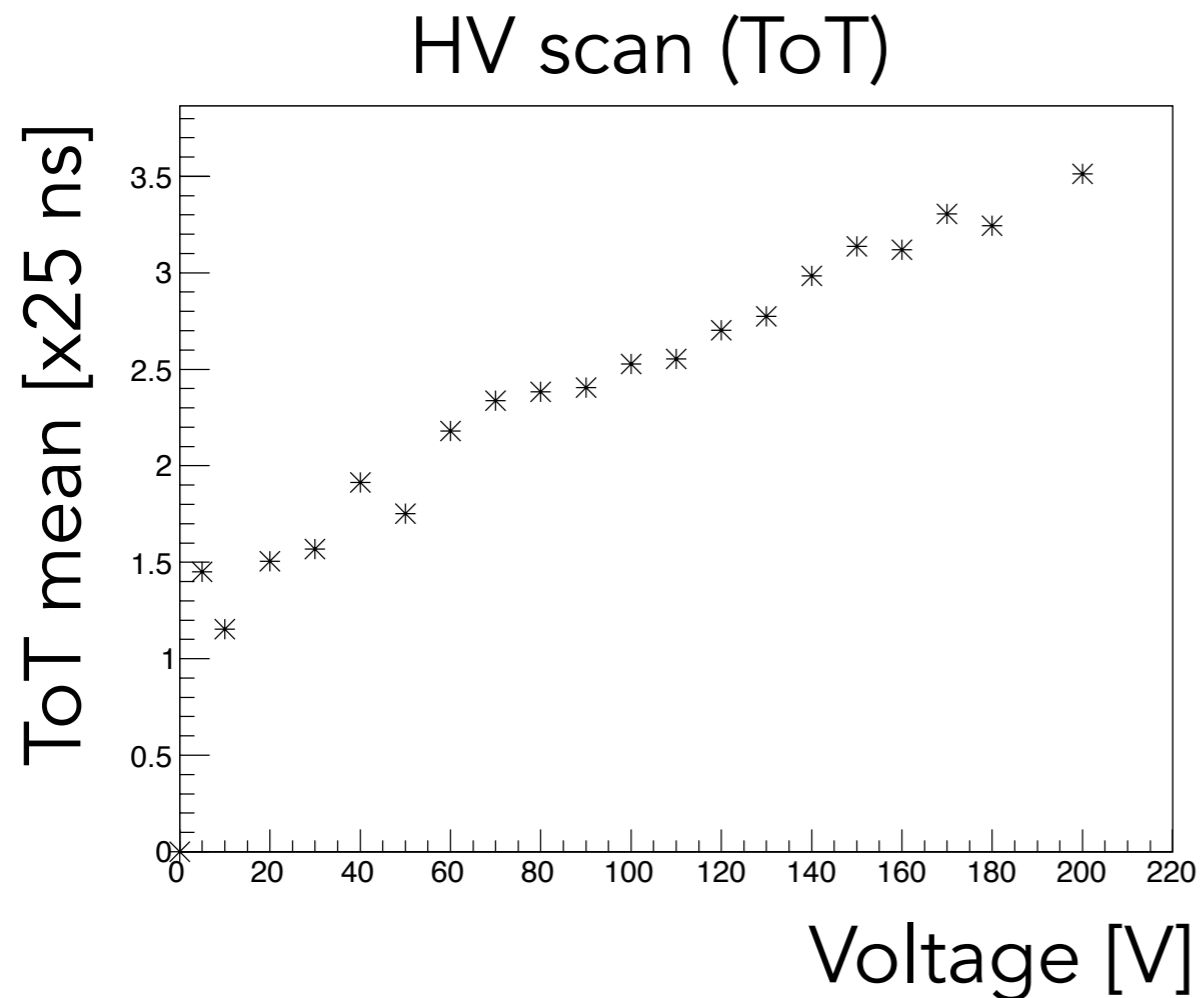
遮蔽
有り



Bias 電圧依存性

- HV scan

- 予想通りの依存性が見える



結論

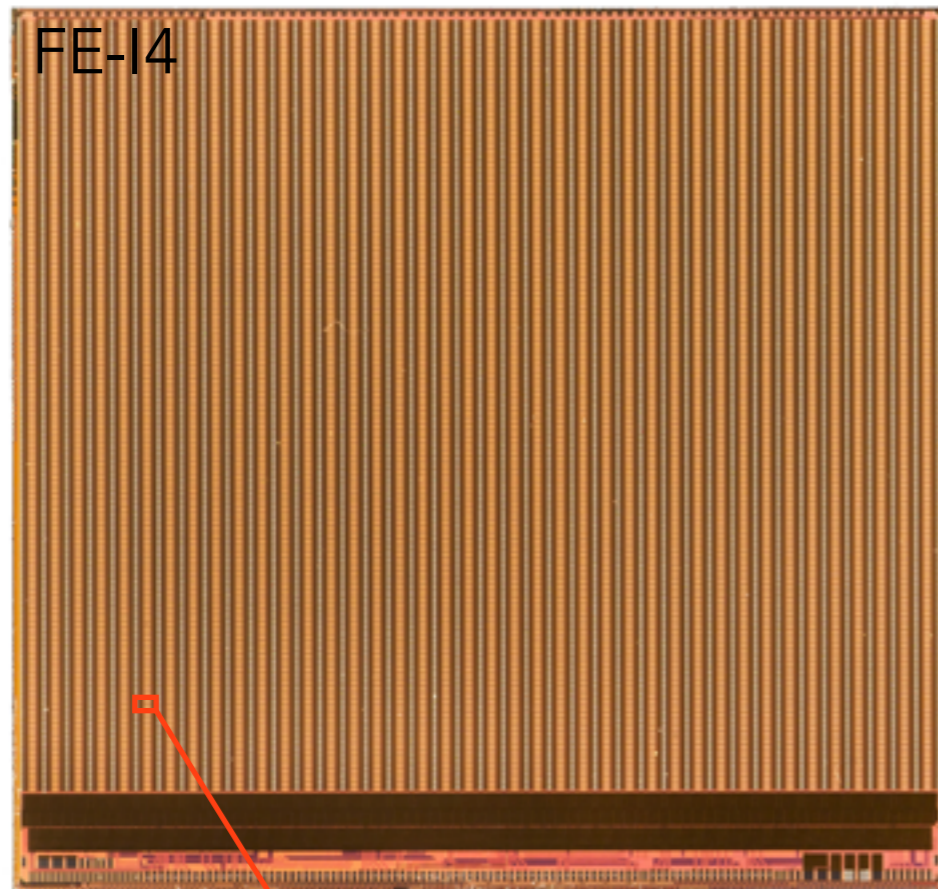
- 外部トリガーでLV1信号を出力する機能をDAQシステムに追加
- β 線源を用いて試験
 - センサーからの信号を検出
- 展望
 - Charge Collection Efficiencyの理解
 - irradiated sensorの試験

Backup

FE-I4

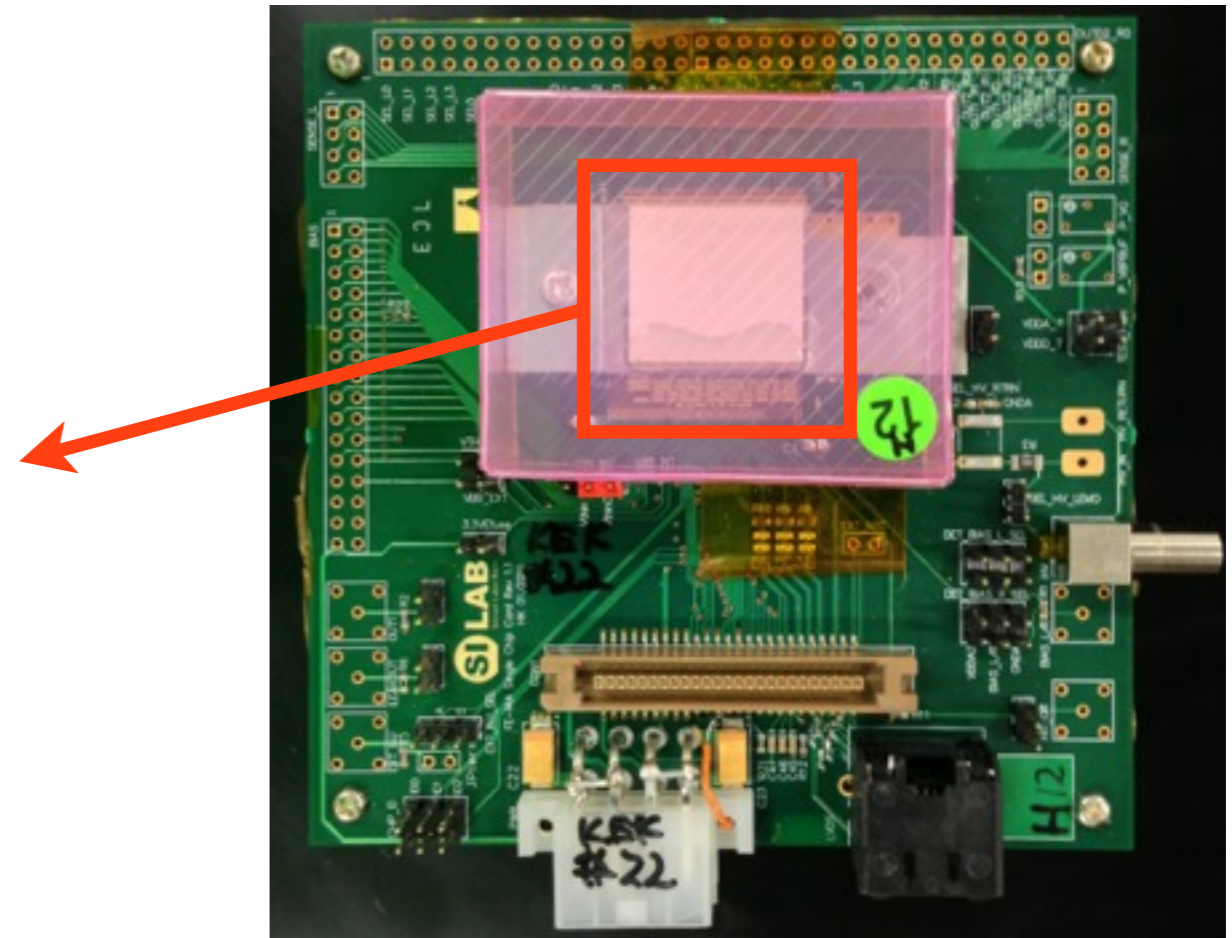
Front End ASIC

80 columns, 20 mm



336 rows,
18.6 mm

pixel size : $50 \times 250 \mu\text{m}^2$



FE-I4 Single Chip Card (SCC)

チューニング

target threshold : 5000e

target ToT : 7@20,000 e

GDAC tune



IF tune



x 3



TDAC tune



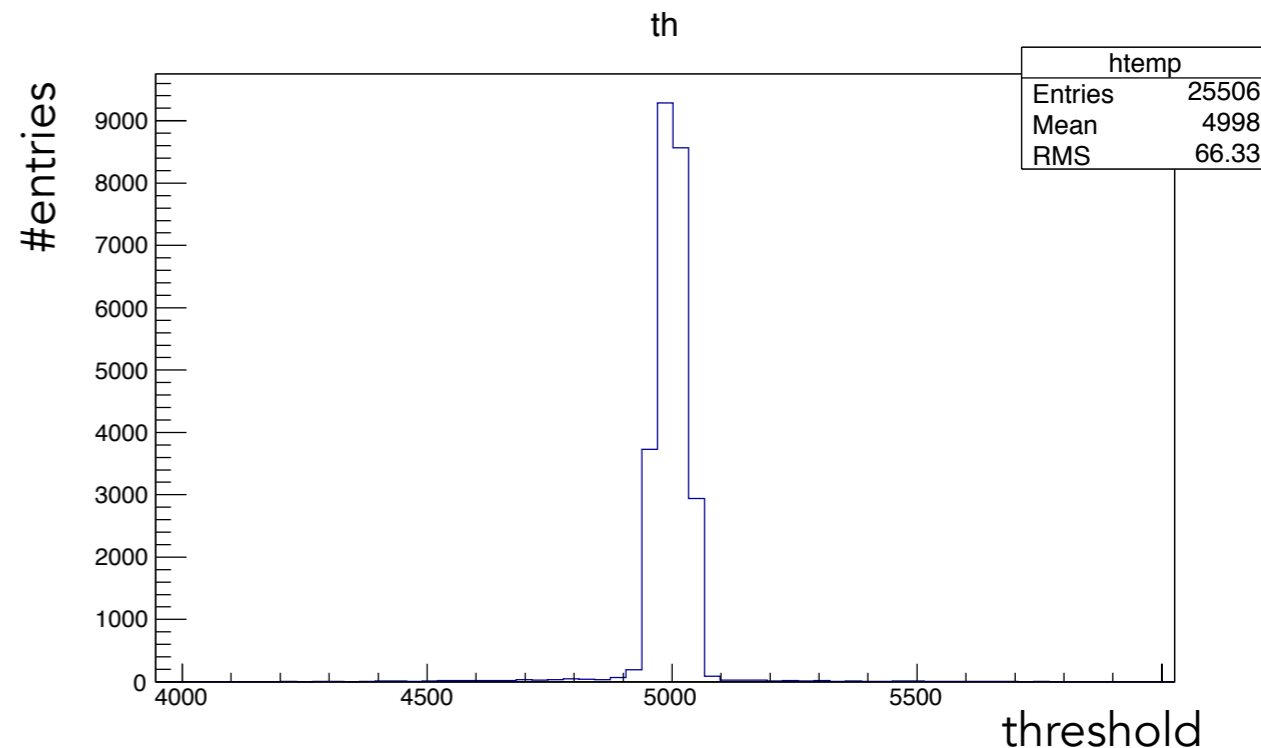
FDAC tune



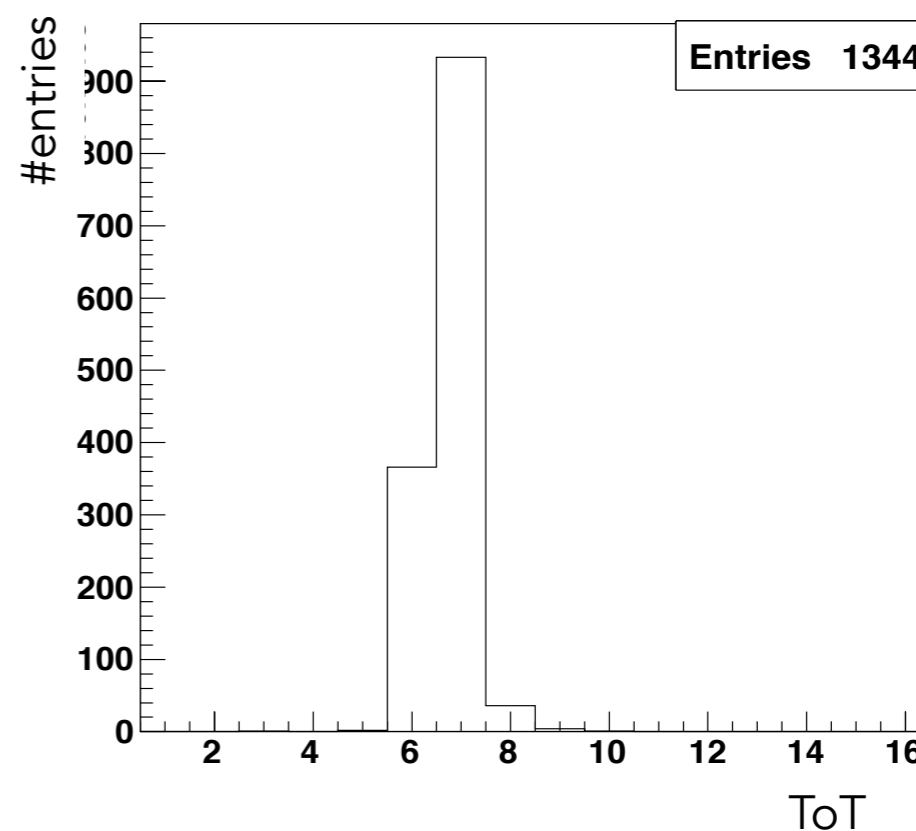
(FDAC tune後にthresholdがずれた)
(本来はTDAC tuneをもう一度)

GDAC, IF : 全体の大まかなthreshold, ToT

TDAC, FDAC : pixelごとの細かなthreshold, ToT



after TDAC tune



before FDAC tune

ピクセル検出器アップグレード

- ピクセル検出器

- 最内層、衝突点に近い
- 高い位置分解能