

# ATLAS実験アップグレードに向けた p型シリコンピクセルセンサーおよび ストリップセンサーの性能評価 －電極分離構造の放射線損傷－

総合研究大学院大学/高工研 三井真吾

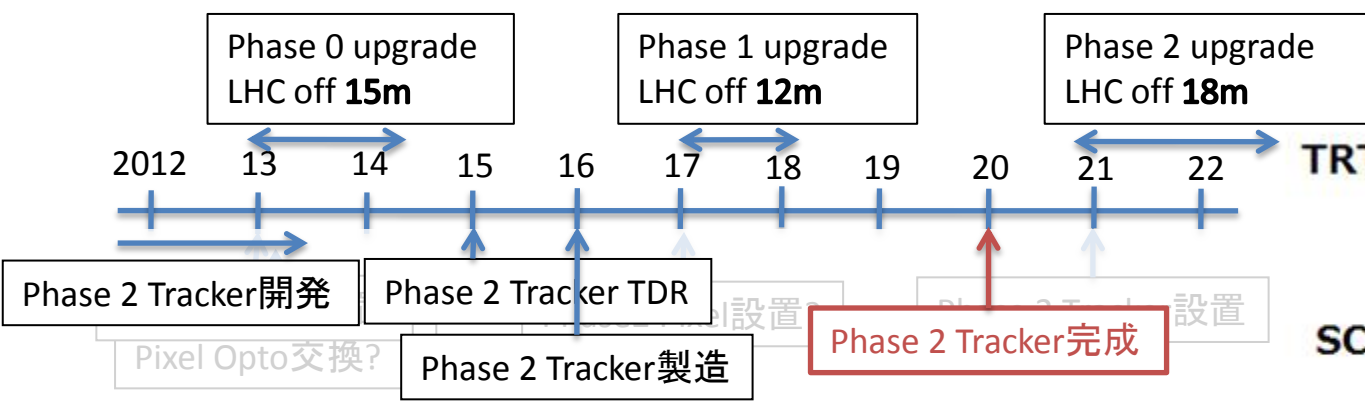
総研大/高工研, 筑波大<sup>A</sup>, 東工大<sup>B</sup>, 京都教育大<sup>C</sup>,  
岡山大<sup>D</sup>, 阪大<sup>E</sup>, 早大理工<sup>F</sup>, 九州大<sup>G</sup>

海野義信, 池上陽一, 寺田進, 田窪洋介, 近藤敬比古,  
原和彦<sup>A</sup>, 永井康一<sup>A</sup>, 陣内修<sup>B</sup>, 高嶋隆一<sup>C</sup>, 中野逸夫<sup>D</sup>,  
花垣和則<sup>E</sup>, 寄田浩平<sup>F</sup>, 木村直樹<sup>F</sup>, 東城順治<sup>G</sup>

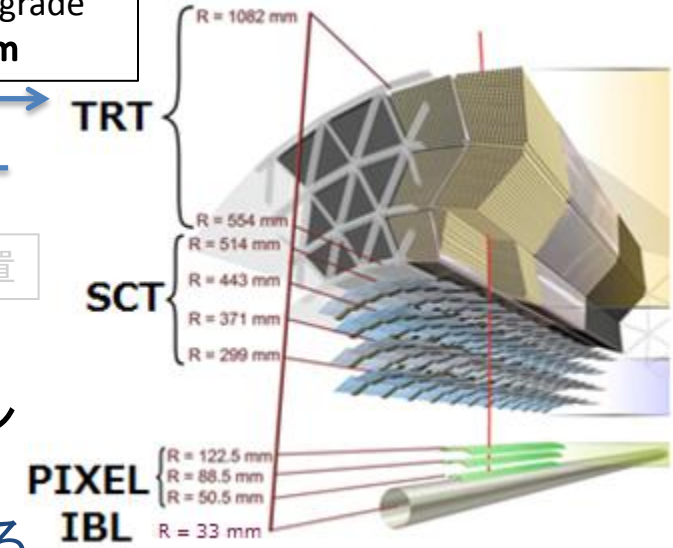
# 概要

- ATLASアップグレード
- n-in-pシリコンセンサー
- 陽子線照射試験
- ストリップ間抵抗測定
- p-stop電位測定
- Hot electron撮影
- まとめ

# ATLASアップグレード



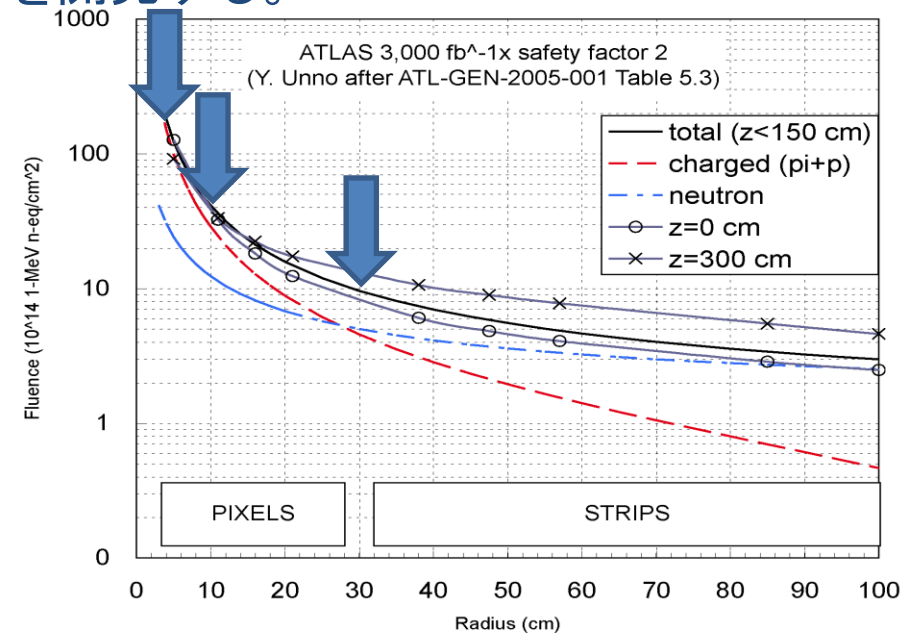
## ATLAS内部飛跡検出器



Phase 2(HL-LHC)では、内部飛跡検出器を全てシリコンセンサーにアップグレードする。  
⇒高度放射線耐性を持つシリコンセンサーを開発する。

HL-LHCで見込まれる放射線量  
(1 MeVの中性子の個数に換算)

- IBL  
— R = 3.3cm :  $\sim 2 \times 10^{16} \text{ n}_{\text{eq}}/\text{cm}^2$
- PIXEL  
— R = 10 cm :  $\sim 4 \times 10^{15} \text{ n}_{\text{eq}}/\text{cm}^2$
- SCT  
— R = 30 cm :  $\sim 1 \times 10^{15} \text{ n}_{\text{eq}}/\text{cm}^2$



# n-in-pシリコンセンサー

現行SCT(p-in-n)シリコンセンサー

⇒放射線によりバルク内のp型不純物が増加すると、バルクがp型に型反転する。

⇒全空乏化しないと、信号が読み出せない。

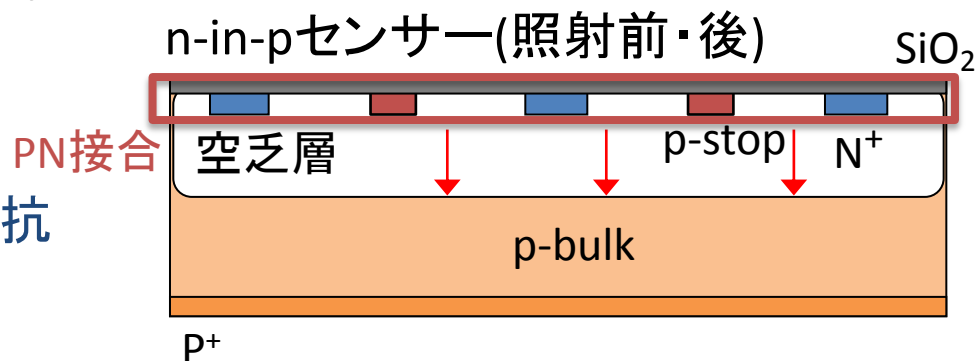
⇒放射線損傷により全空乏化電圧が上昇し、システム耐圧である500 Vを超えた時がセンサーの寿命。

型反転せず、部分空乏化でも読み出せるn-in-pセンサーを開発している。

n-in-pセンサーは、バルク表面に電子が蓄積し電極間の分離が悪化するため、電極分離構造“p-stop”が必要となる。

・放射線損傷による、p-stop電位の変化を調べる。

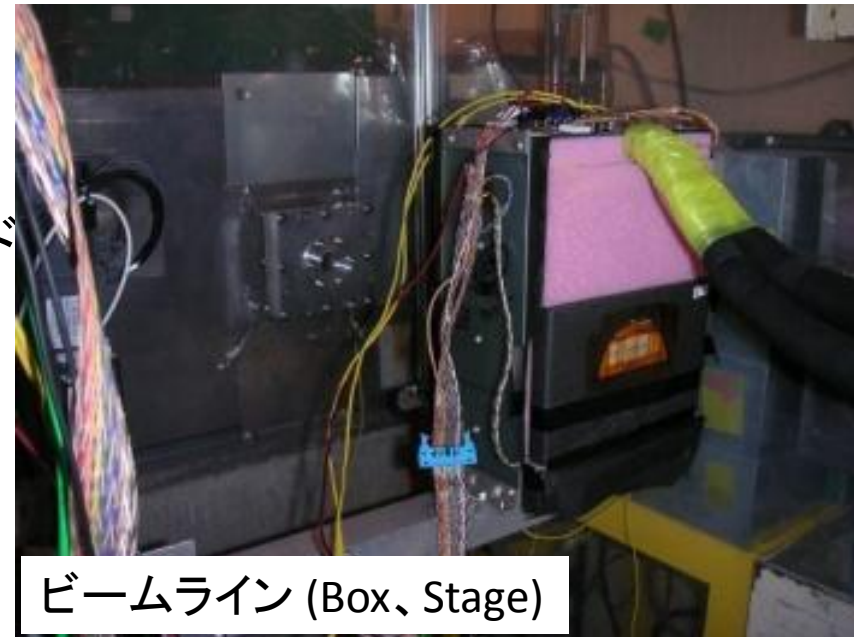
・放射線損傷による、ストリップ間抵抗の変化を調べる。



# 陽子線照射試験 東北大CYRIC

- エネルギー: 70 MeV
- 照射量
  - 1st : 5.7e12、1.1e13、1.2e14、1.2e15、1.1e16  $n_{eq}/cm^2$
  - 2nd : 1.1e14、1.2e15、5.7e15、1.2e16  $n_{eq}/cm^2$
- 照射サンプル: 浜松ホトニクス社製
  - p-stop 1x1cm STRIPセンサー
  - PIXEL 1x1cm PIXELセンサー
  - PTP 1x1cm STRIPセンサー
  - Multi Guard ring 4x4mm ダイオード
  - Slim Edge 4x4mm ダイオード

照射ボード

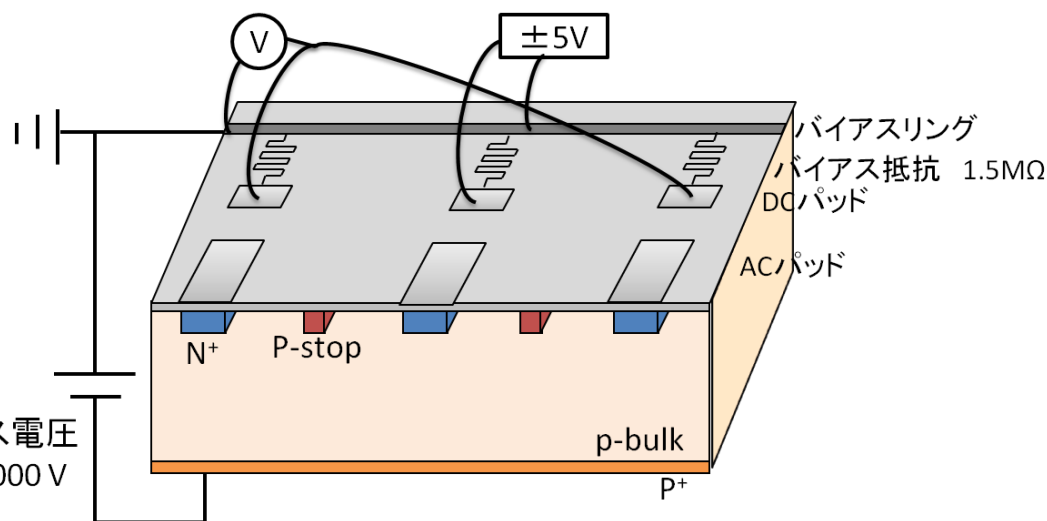


ビームライン (Box、Stage)

# ストリップ間抵抗測定

## ストリップ間抵抗測定

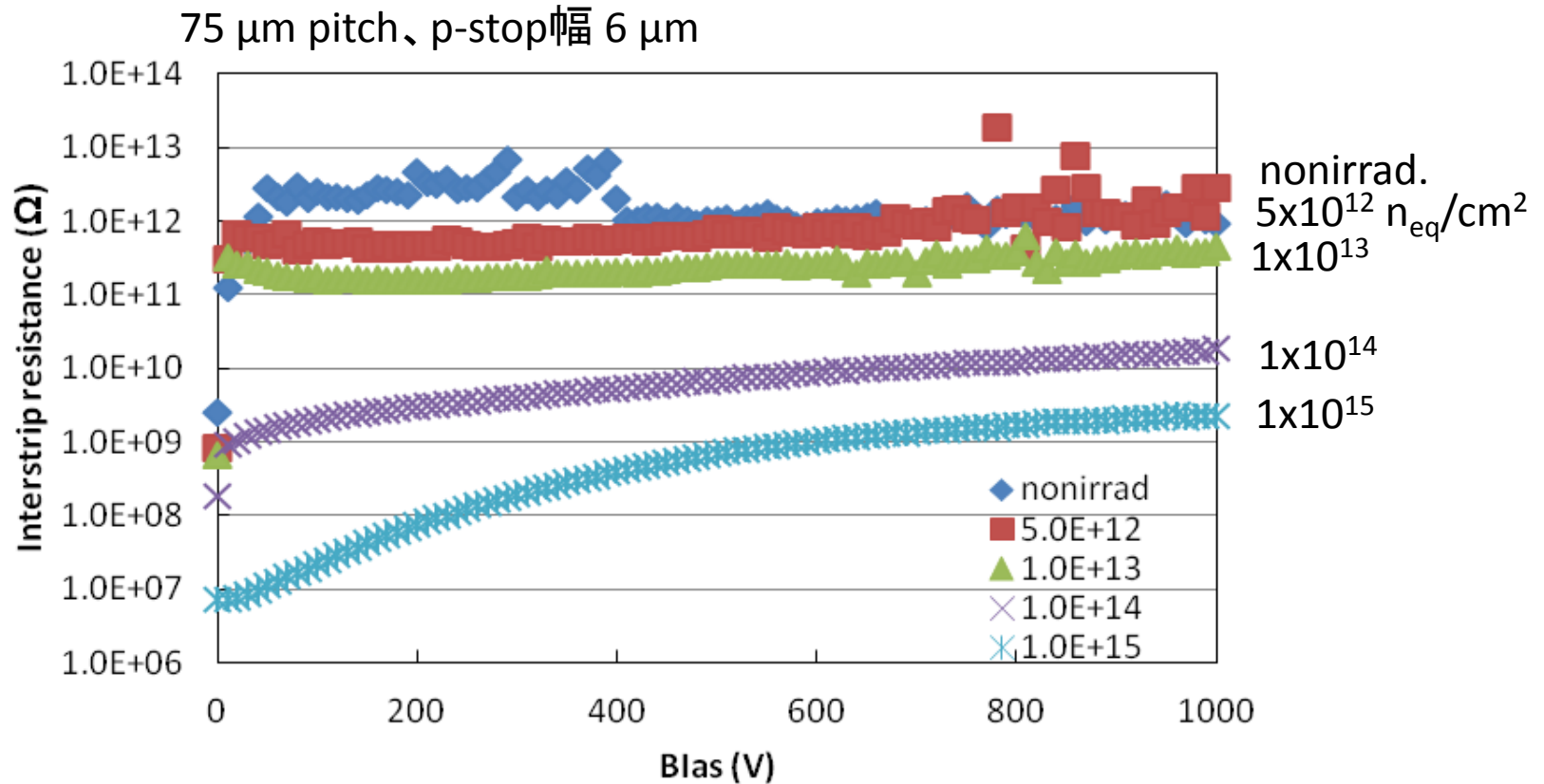
- 中央のストリップのDCパッドに $\pm 5$  V印加する。
- 左右のストリップのDCパッドとバイアスリング間の電圧を測定する。
- バイアス抵抗( $1.5 \text{ M}\Omega$ )とストリップ間抵抗の抵抗分割回路となっており、測定された電圧からストリップ間抵抗を評価する。



## サンプル

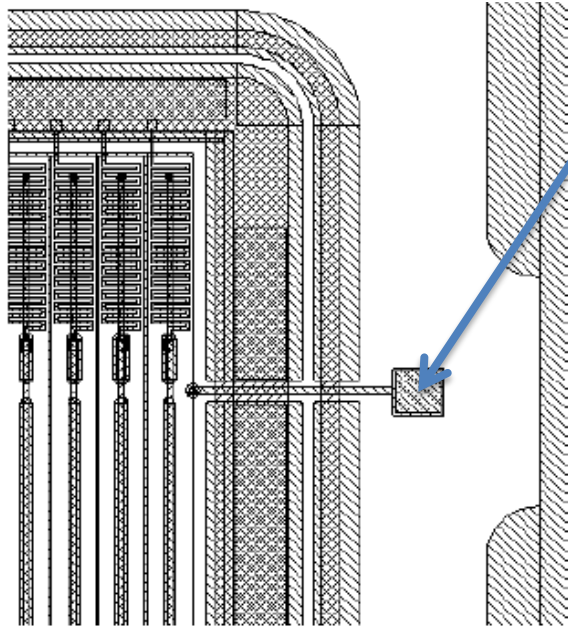
- $320 \mu\text{m}$ 厚
- 照射量:  $5.7 \times 10^{12}$ 、 $1.1 \times 10^{13}$ 、 $1.2 \times 10^{14}$ 、 $1.2 \times 10^{15} \text{ n}_{\text{eq}}/\text{cm}^2$
- アニーリング:  $60^\circ\text{C}$  65分相当
- 測定温度:  $-20^\circ\text{C}$

# ストリップ間抵抗



- ストリップ間抵抗
  - 照射量が増加すると、抵抗値は減少する。
  - バイアス電圧を上げると、抵抗値は増加する。

# p-stop 電位測定



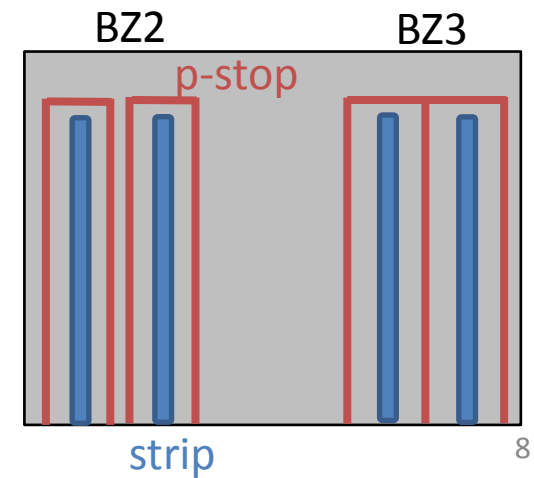
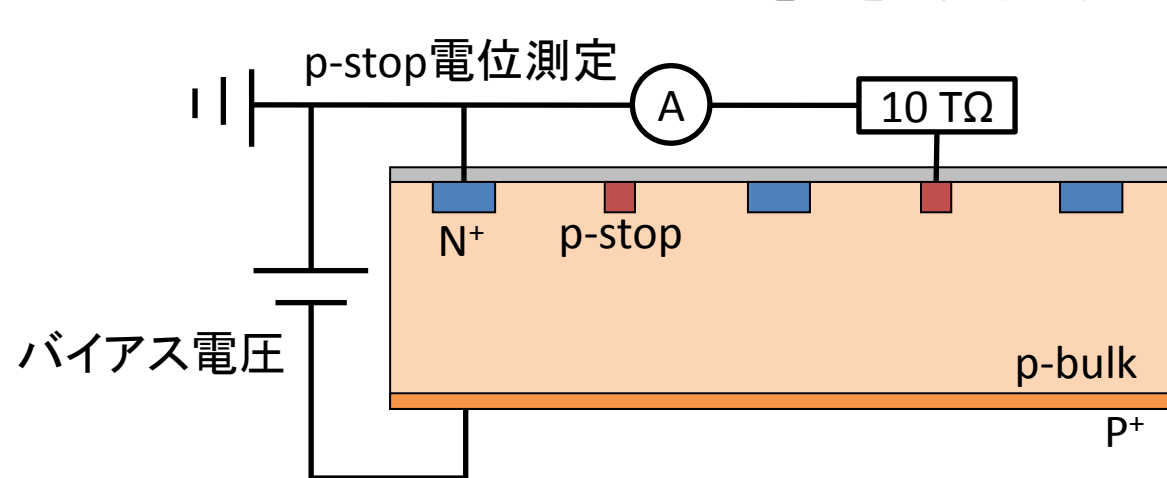
p-stopからパッドを引き出し、p-stopの電位を測定する。

## サンプル

- 320  $\mu\text{m}$ 厚
- 照射量:  $5.7\text{e}12$ 、 $1.1\text{e}13$ 、 $1.2\text{e}14$ 、 $1.2\text{e}15$   $n_{\text{eq}}/\text{cm}^2$
- アニーリング:  $60^\circ\text{C}$ 65分相当
- 測定温度: 非照射:  $+20^\circ\text{C}$ 、照射後:  $-20^\circ\text{C}$

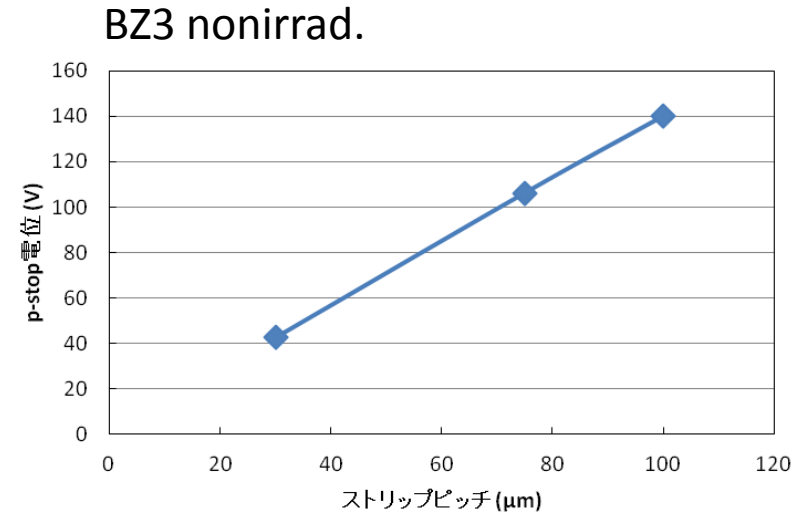
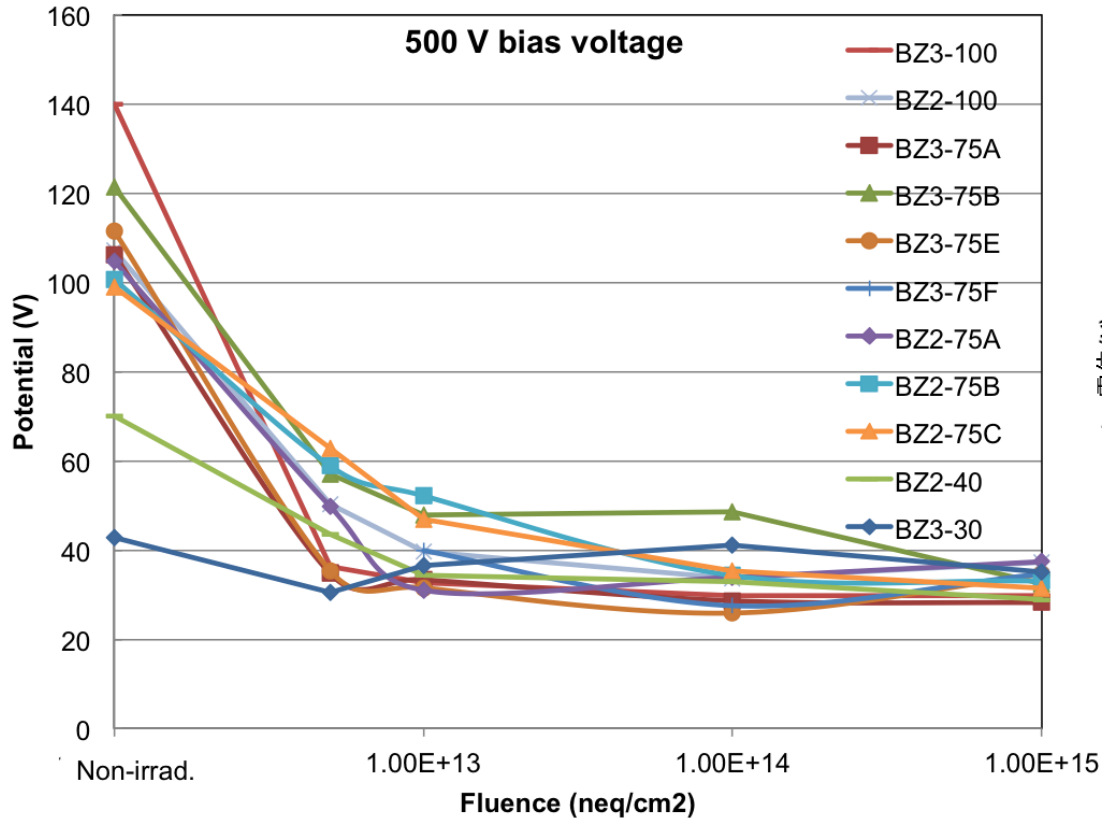
## p-stop電位測定

- バイアス電圧( $0 \sim -1000$  V)を印加した時のp-stop電位を測定する。



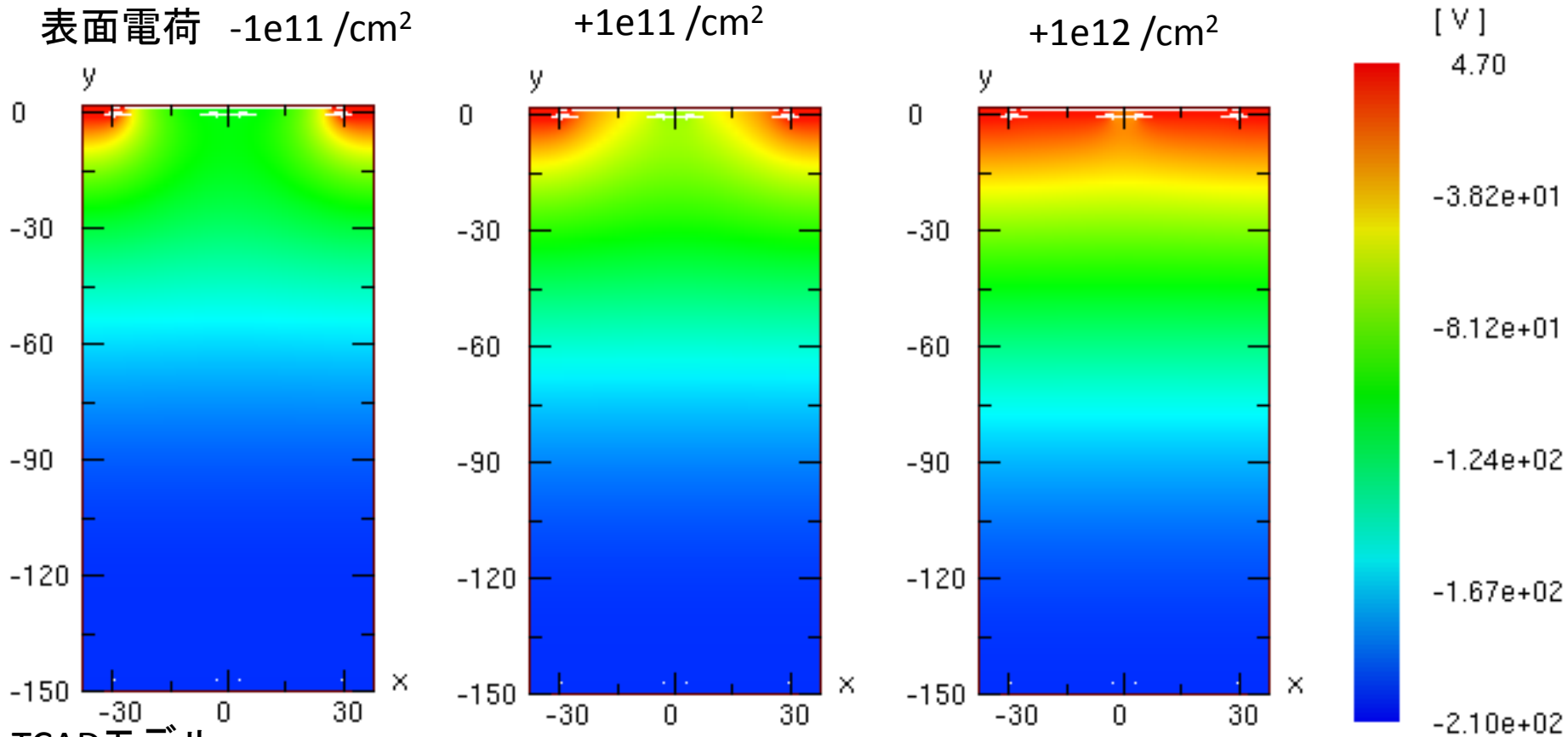


# p-stop電位

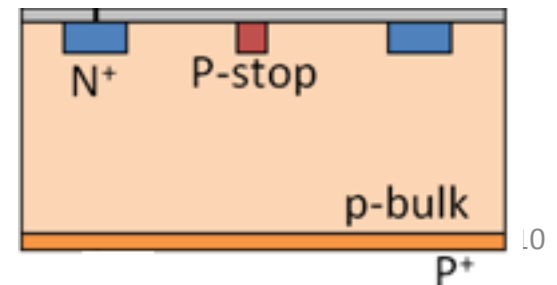


- ストリップピッチが広くなると、p-stop電位が大きくなる。
- 照射量が増加すると、p-stop電位は減少し一定となる。

# P-stop電位 - TCAD

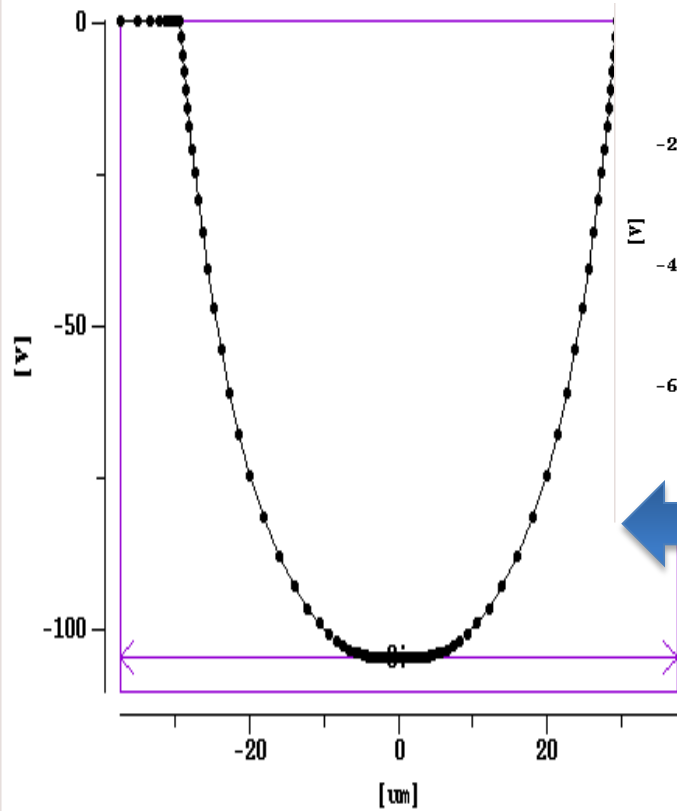


- 150  $\mu\text{m}$ 厚、バイアス電圧 =  $-200 \text{ V}$
- バルク部の放射線損傷
  - アクセプターの増加によりバルク部の抵抗値は減少する。
  - 有効不純物密度  $\sim 1.4 \times 10^{12} / \text{cm}^3$
  - 全空乏化電圧  $\sim 1 \text{ kV}$  (320  $\mu\text{m}$ 厚)

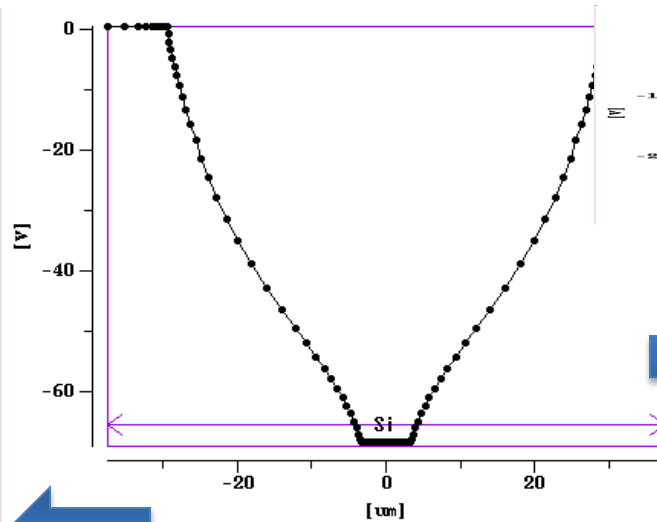


# P-stop電位 - TCAD

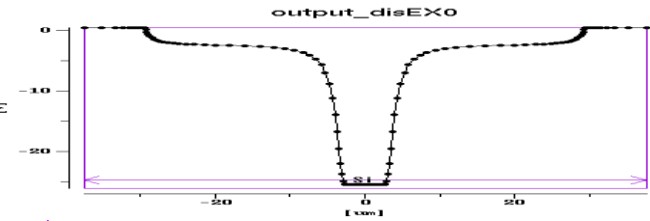
表面電荷  $-1e11 / \text{cm}^2$



$+1e11 / \text{cm}^2$



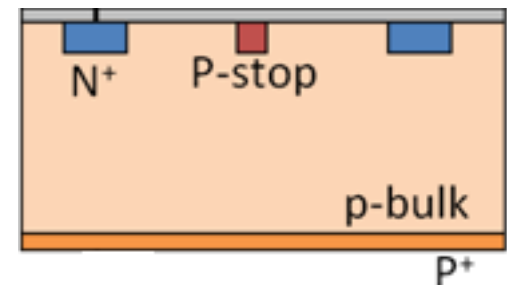
$+1e12 / \text{cm}^2$



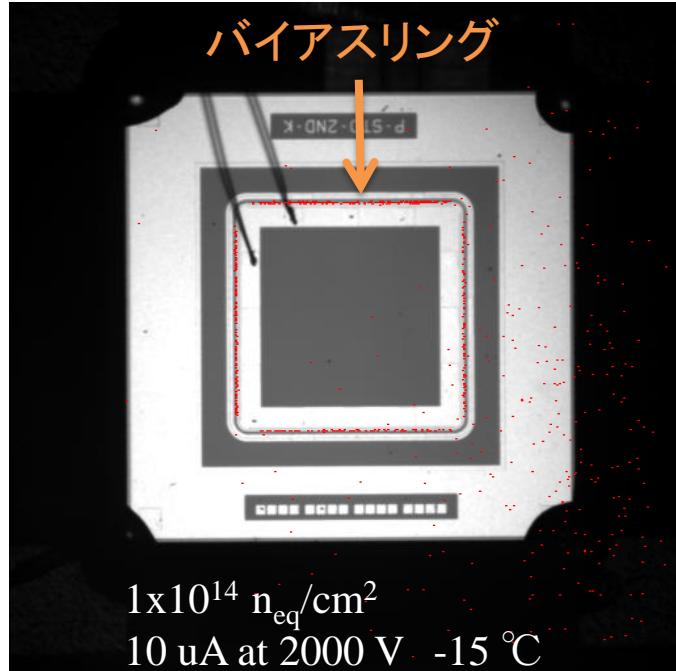
Y.Unno PIXEL2012

- マイナスに帯電
  - “p-stop電位の減少”を説明できない。

- プラスに帯電
  - “p-stop電位の減少”を説明できる。



# Hot electron撮影



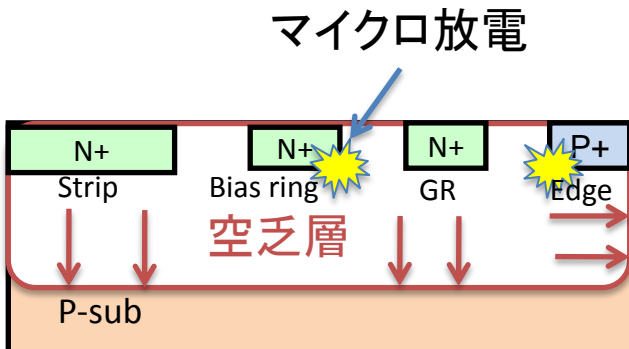
- センサーにバイアス電圧を印加し、Hot electron撮影によりマイクロ放電が発生する位置を特定する。

## マイクロ放電

- 局所的な高電場により電子雪崩が発生し、暗電流が急激に増加する。

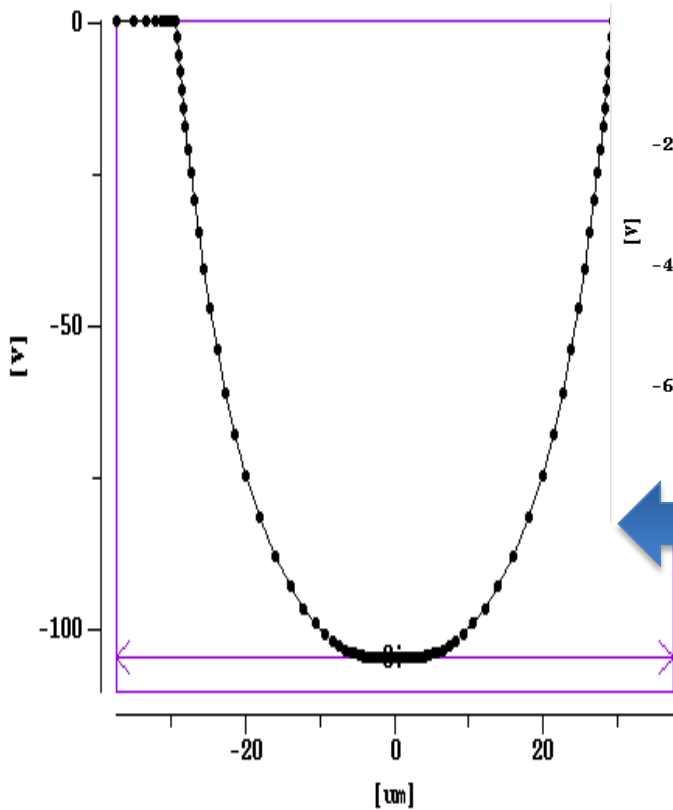
## ホットエレクトロン写真

- 最も電場が高くなる場所は、バイアスリング( $\text{n}^+$  implant)。
- エッジリング( $\text{p}^+$  implant)ではない。

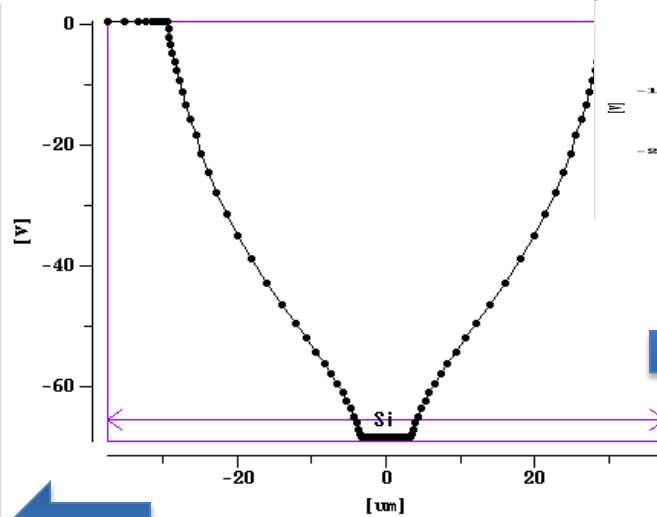


# P-stop電位 - TCAD

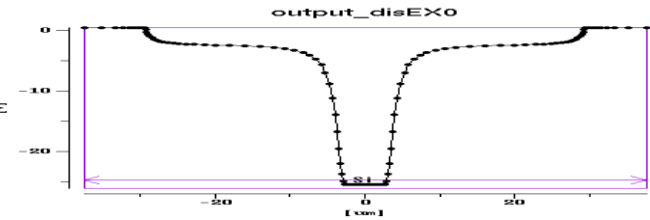
表面電荷  $-1e11 / \text{cm}^2$



$+1e11 / \text{cm}^2$



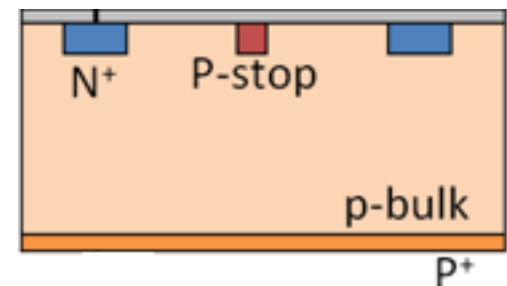
$+1e12 / \text{cm}^2$



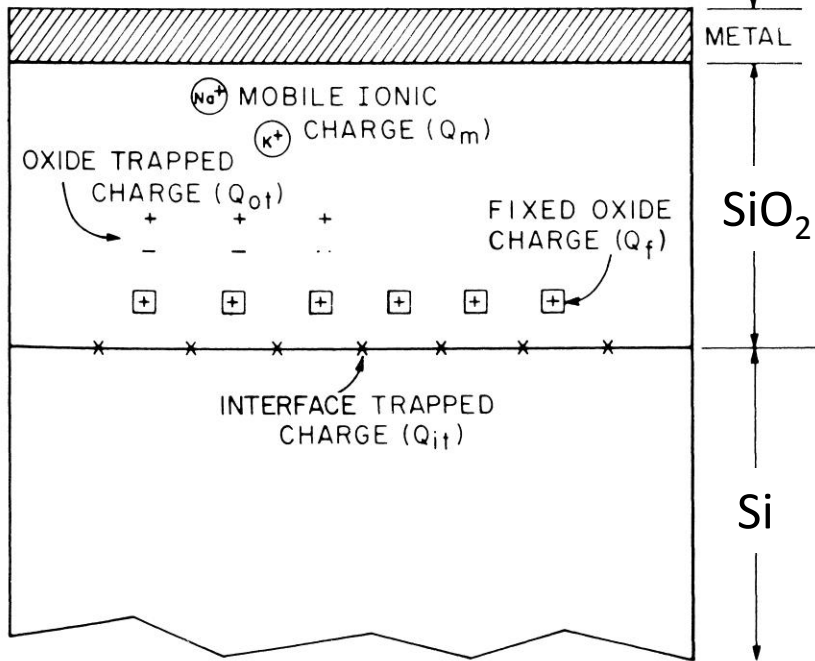
Y.Unno PIXEL2012

- マイナスに帯電
  - “p-stop電位の減少”を説明できない。
  - バイアスリング( $n^+$  implant)のhot spotを説明できる。

- プラスに帯電
  - “p-stop電位の減少”を説明できる。
  - バイアスリング( $n^+$  implant)で電場が最大になることが説明できない。

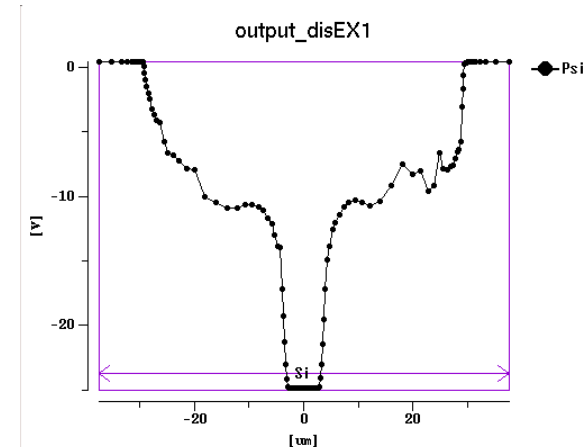


# 表面電荷



- Fixed oxide charge ( $Q_t$ )
  - “+”として知られている
- Interface trapped charge ( $Q_{it}$ )
  - 表面状態により、“+”と“-”のどちらも取り得る

- 照射後の表面電荷
  - 主な要因は、fixed oxide chargeの“+”電荷の増加
  - 二次的要因として、interface trapped chargeの“-”電荷の増加が考えられる。
  - これは、全ての測定結果を説明できる。
- TCADで、二次的要因も含めシミュレーションする。⇒



# まとめ

ATLAS実験アップグレードに向けた、p型シリコンピクセルセンサー及びストリップセンサーの電極分離構造の放射線損傷を評価した。

- 放射線照射後の表面損傷の証拠を、TCADシミュレーションとの比較から得ることが出来た。
  - 主な要因はfixed oxide chargeの“+”電荷
  - 二次的要因はinterface trapped chargeの“-”電荷

# Backup slides



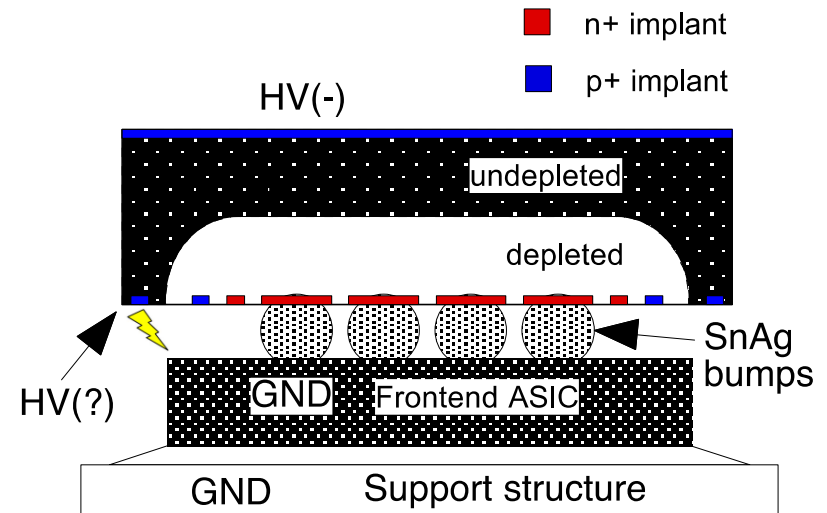
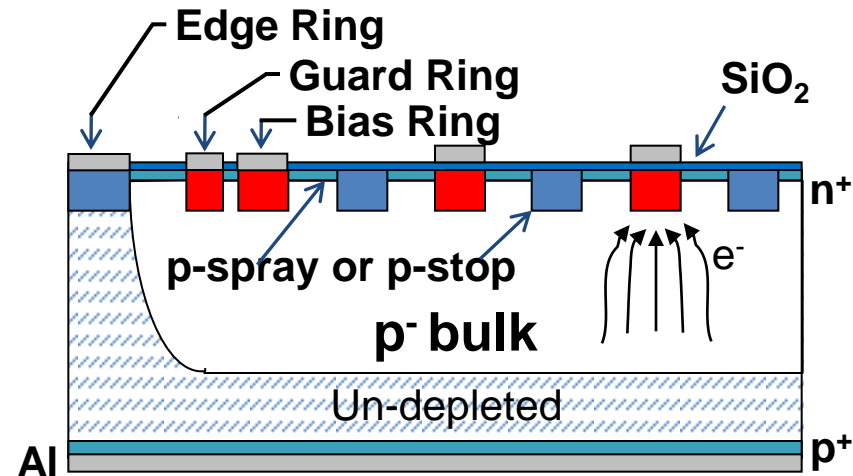
# n<sup>+</sup>-in-p Benefits and Issues

Starting with “p-type” silicon, with n<sup>+</sup>-readout, (n-in-p), has benefits:

- Tolerance against radiation (bulk) damage
  - Depletion from the readout side always
  - Good signal even partially depleted, initially or heavily damaged towards the end of life
- Collecting faster carrier, electrons
  - Larger signal, reduced charge trapping
- Single-sided process
  - Cheaper than double-side process
  - More foundries and available capacity, world-wide
- Easier handling/testing
  - due to more robust back-side than patterned
- Wafer availability in 6-in. with higher resistivity

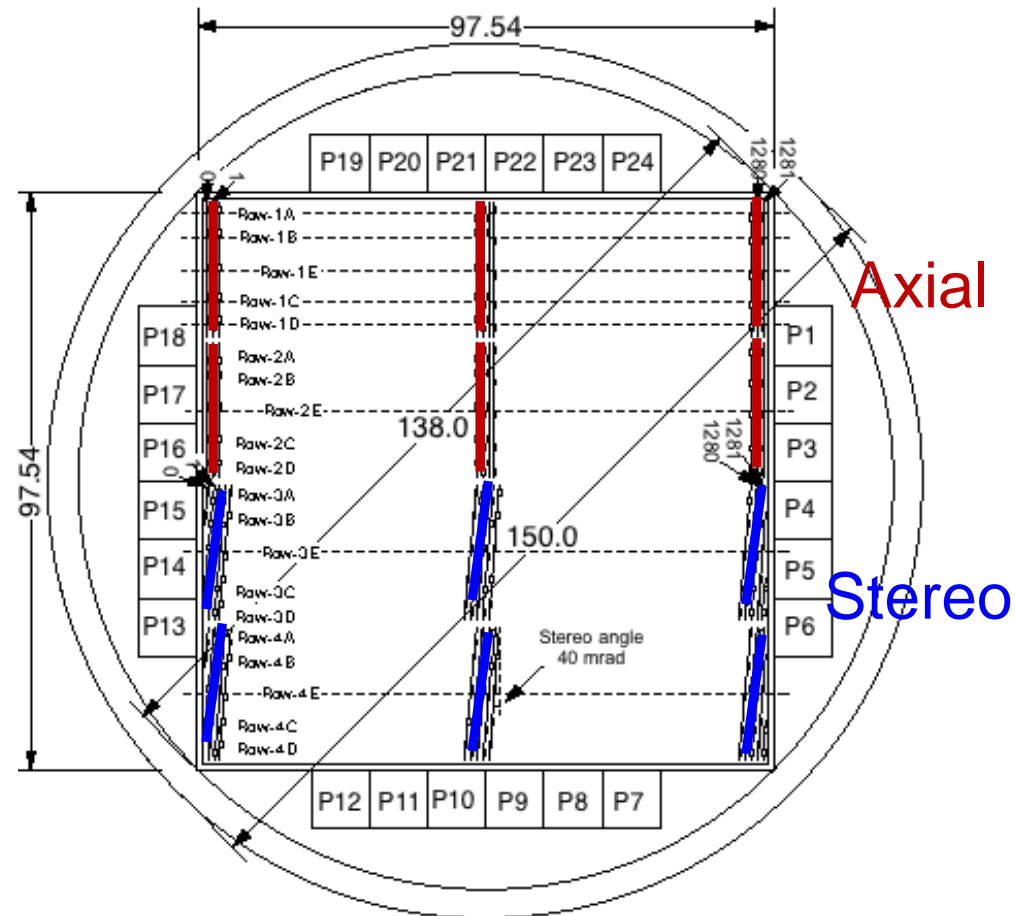
Specific requirements

- N-side Isolation
  - against electron-layer in the silicon surface attracted to the “positive” charges in the Si-SiO<sub>2</sub> interface
  - p-stop or p-spray
- Bias structure
  - if AC-coupling readout, e.g., strip sensors
  - if requesting testability in DC-coupling, e.g., pixel sensors
- HV protection
  - between the front edge and the ASIC, in hybrid pixel modules





# Novel n<sup>+</sup>-in-p Strip Sensors

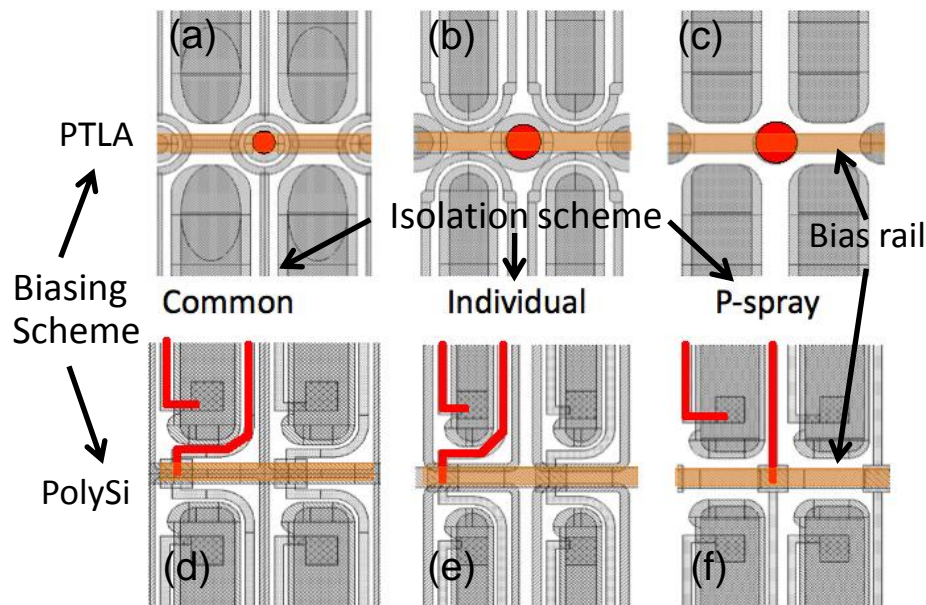
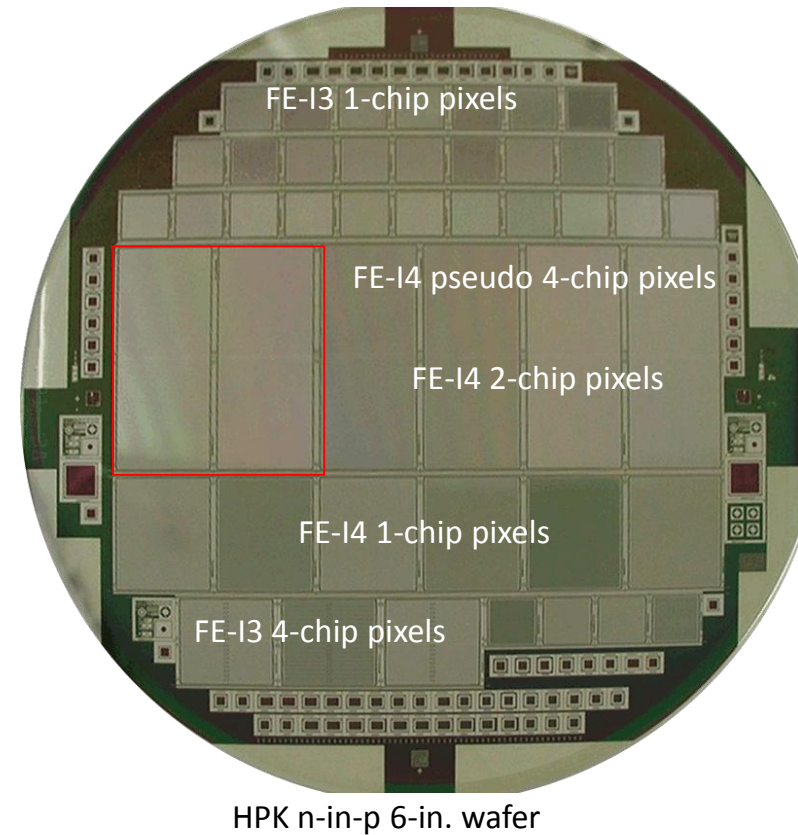
- Collaboration of ATLAS with Hamamatsu Photonics K.K. (HPK)
- Silicon wafers
  - 6 in., p-type, FZ <100>, 320  $\mu\text{m}$  thick wafers
  - >3 k $\Omega$  cm wafers available industrially
- Strip sensors
  - large area
    - 9.75x9.75 cm<sup>2</sup> sensors
  - 4 segments
    - 2 axial, 2 stereo
    - 1280 strip each, 74.5 mm pitch
  - Miniature sensors
    - 1x1 cm<sup>2</sup> for irradiation studies
  - Y. Unno, et. al., Nucl. Inst. Meth. A636 (2011) S24-S30
  - And the poster (ID=8)



# Novel n<sup>+</sup>-in-p Pixel Sensors

- n-in-p 6-in. wafer process in HPK
  - ATLAS FE-I3 and FE-I4 pixel sensors
  - Isolation structures
    - p-stop (common, individual) or p-spray
  - Biasing structures
    - Punth-thru dot at 4-corner (PTLA) or PolySi resister
    - “Bias rail” is a metal over insulator, no implant underneath.
    - No electrode in the silicon, other than the bias “dot”
  - *Y. Hase et al. Nucl. Instr. Meth. A650 (2011)*

FE-I3 (~1cm ) FE-I4 (~2cm )

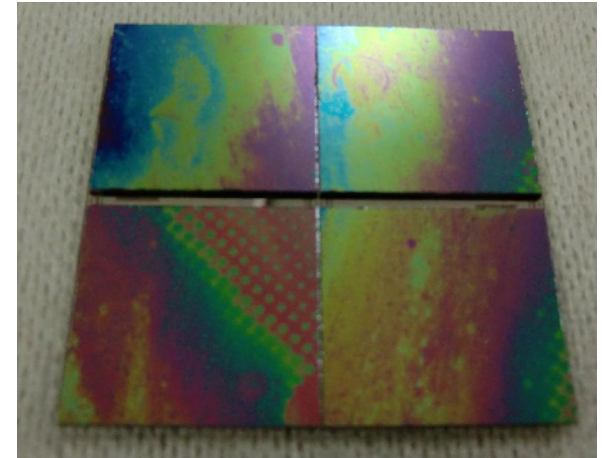


## Thinned sensors

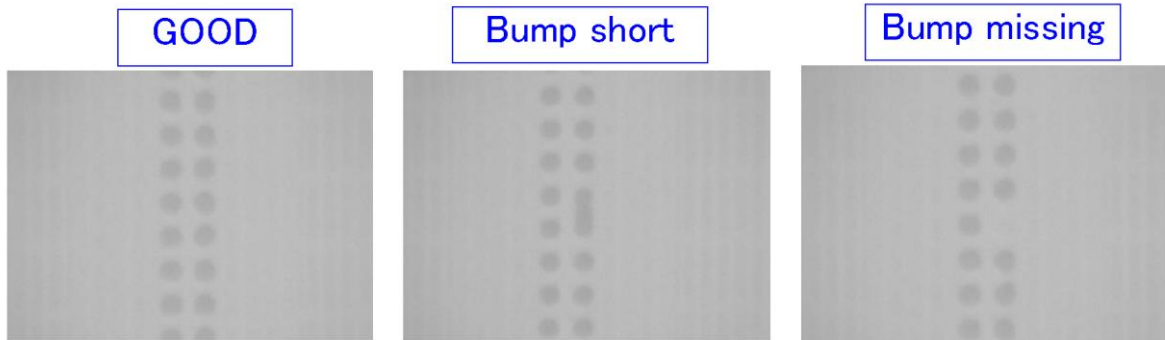
- Finishing 320  $\mu\text{m}$  wafer process first
- Thinning the wafers to 150  $\mu\text{m}$

# Pixel modules - Bumpbonding

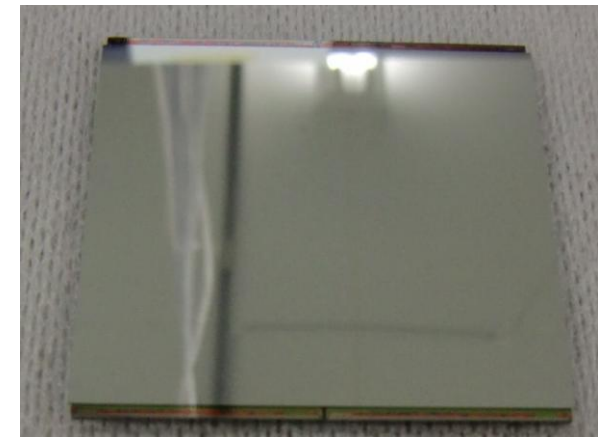
- Latest achievement
  - Lead-free bumps (SnAg)
  - 4 cm x 4 cm pixel sensor
  - 4x FE-I4 (2 cm x 2 cm) readout ASIC's
  - 80 col.\*336 row\*4 chips =1M bumps
  - A sample in the HPK display table



ASIC side



Most of bumps( >about 99.8%) look "GOOD".  
But, some of bumps have short or missing.  
We are trying to improve the yield.

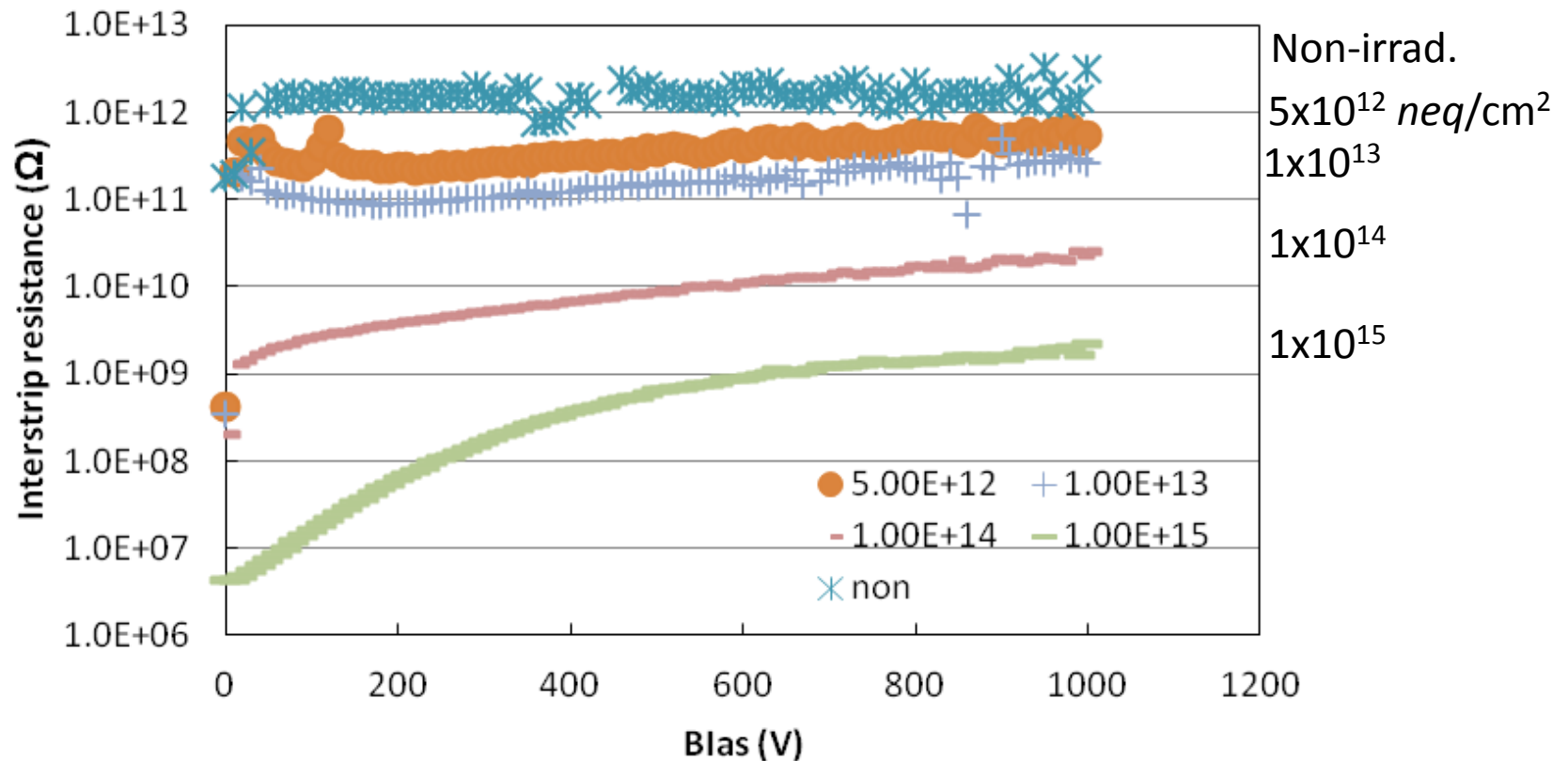


Sensor side

# The goals of R&D

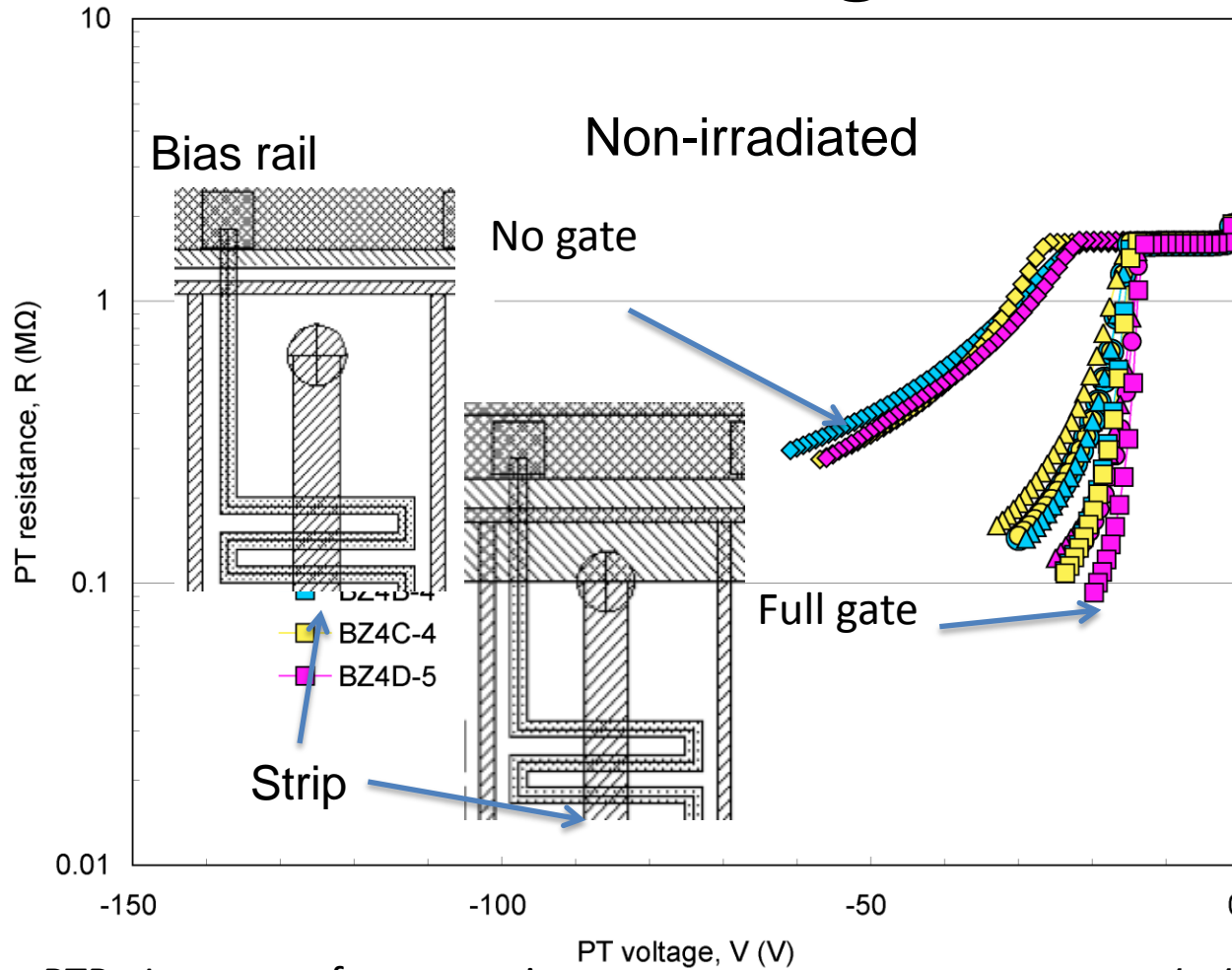
- Application
  - For the very high radiation environment, e.g.,
  - High-Luminosity LHC which aims to collect data of 3,000 fb<sup>-1</sup>
    - Presently running LHC goal is 300 fb<sup>-1</sup>
- Fluences of hadronic particles in HL-LHC
  - Pixels:  $\sim 2 \times 10^{16}$  1-MeV neutron-equivalent (*neq*)/cm<sup>2</sup>
  - Strips:  $\sim 1 \times 10^{15}$  *neq*/cm<sup>2</sup>
- Understanding of the radiation effect, specially in the surface, after the studies of irradiated sample:
  - Surface resistance – Interstrip resistance
  - Punch-thru onset voltage – PTP structures
  - Effect of the surface potential – Bias rail, Bias-PTP gate
  - Potential of the p-stop

# Interstrip Resistance



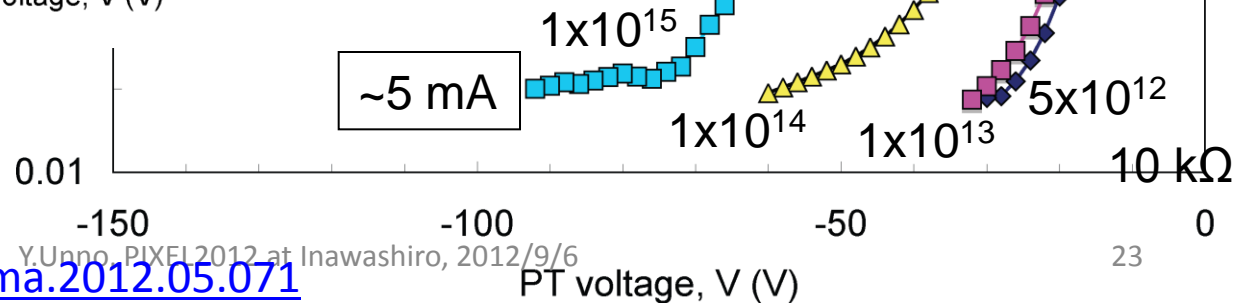
- Interstrip resistance
  - decreases with fluence
  - increases with bias voltage

# PTP Onset Voltage – after irradiation

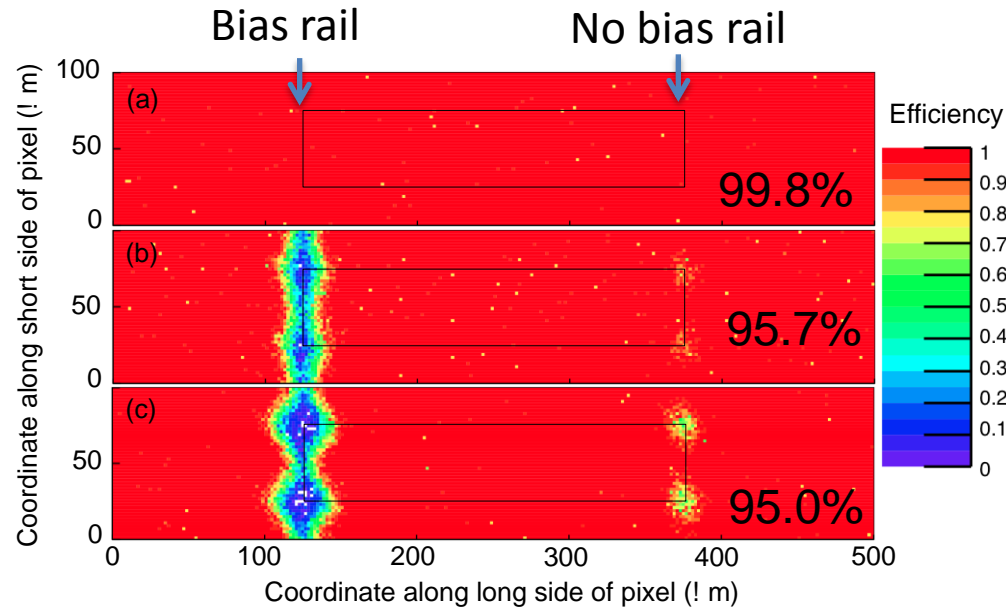
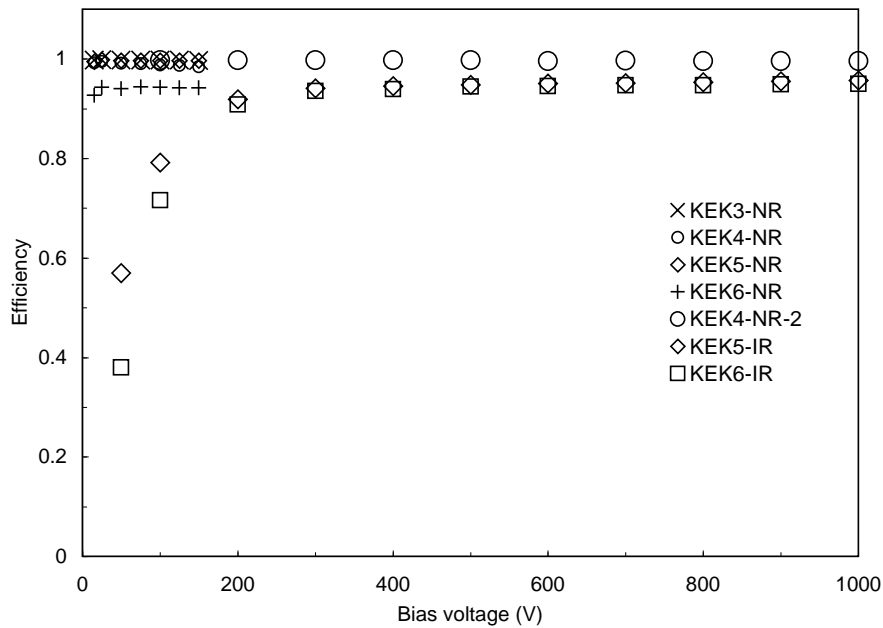


PTP - Insurance for protecting  
integrated AC coupling  
capacitors from beam splash  
 $\Delta V$  (Implant-Metal)  $\leq 100$  V

- Onset voltage
  - Increases with fluence



# Bias Rail Effect – after irradiation



(a) PolySi x p-stop (b) PolySi x p-stop,  $2 \times 10^{15}$   
(c) PTLA x p-stop

	1st beamtest	2nd beamtest
SCC93	$^{a}99.7 \pm 0.005\%$ (NR)	N/A
SCC94	$^{a}98.7 \pm 0.01\%$ (NR)	$^{b}99.6 \pm 0.01\%$ (NR)
SCC95	$^{a}99.7 \pm 0.01\%$ (NR)	$^{c}95.6 \pm 0.02\%$ (IR)
SCC96	$^{a}94.2 \pm 0.02\%$ (NR)	$^{c}94.9 \pm 0.02\%$ (IR)

Weighted averages and errors of:  $^{a}(100, 125, 150 \text{ V})$ ,  $^{b}(100, 200, 300 \text{ V})$ ,  
 $^{c}(800, 900, 1000 \text{ V})$

<http://dx.doi.org/10.1016/j.nima.2012.04.081>

- **Beamtests** with MIP particles
- Thin ( $150 \mu\text{m}$ ) FE-I4 pixel sensors
- Irradiation ( $2 \times 10^{15} \text{ neq/cm}^2$ )
  - Successful operation up to 1000 V
- Reduction of efficiency specially underneath the bias rail



# Inensitive area - after Irradiation

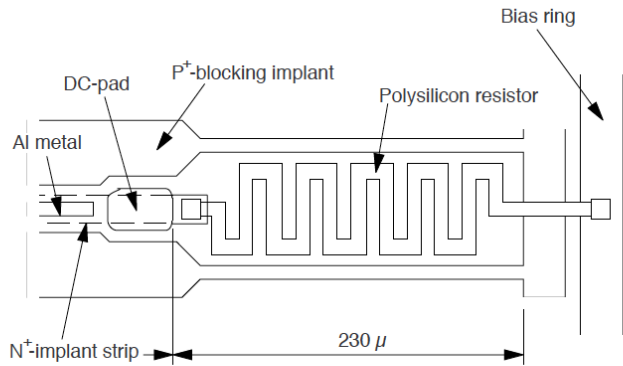


Fig. 9 Structure around the polysilicon bias resistor of the n-side. The n<sup>+</sup>-implant strip ends at the DC-pad; no n<sup>+</sup>-implant strip was designed under the bias resistor in this detector.

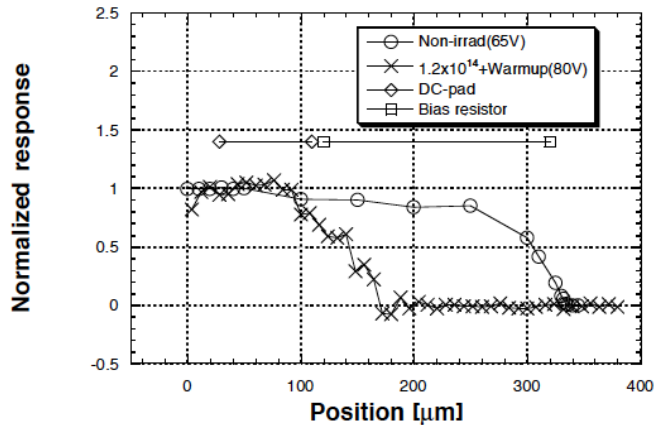
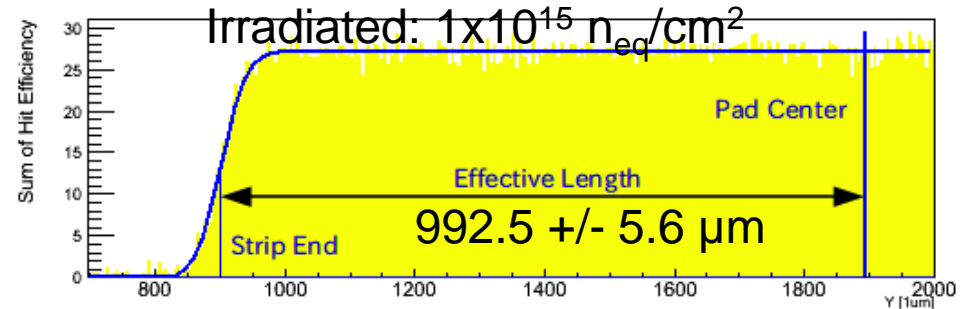
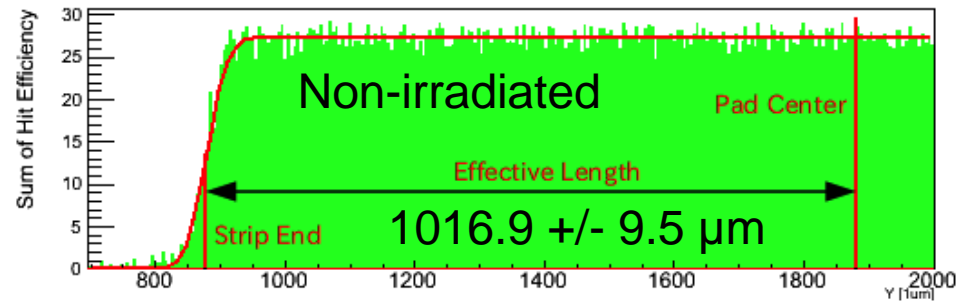
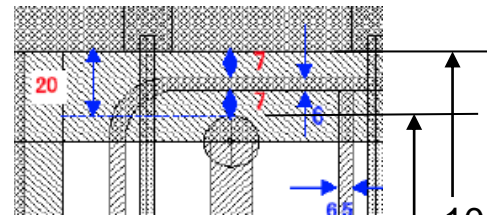


Fig. 10 The charge collection under the bias resistor where no n<sup>+</sup>-implant strip was fabricated has been measured by using a laser light (1064 nm). The laser response was obtained for non-irradiated (circle) and the irradiated (cross) detectors. The areas of the bias resistance (square) and the DC-pad (diamond) are shown together.

Y. Unno et al., IEEE TNS 44 (1997) 736-742

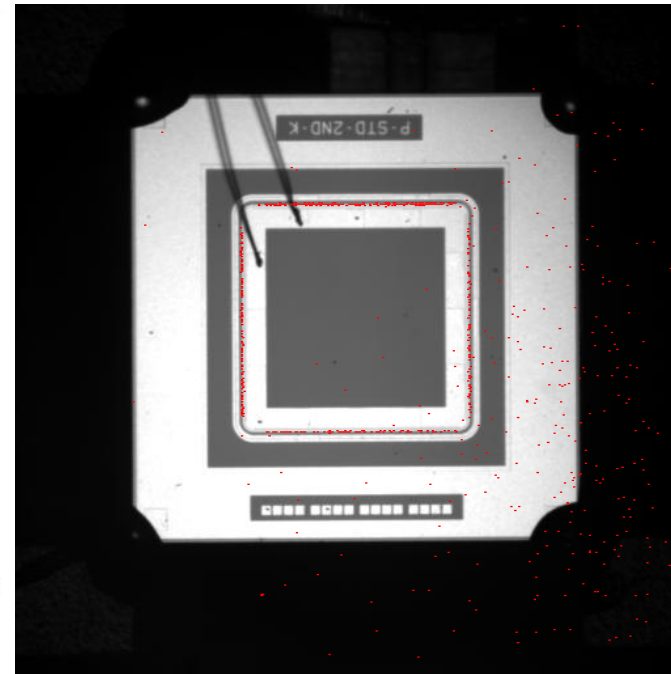
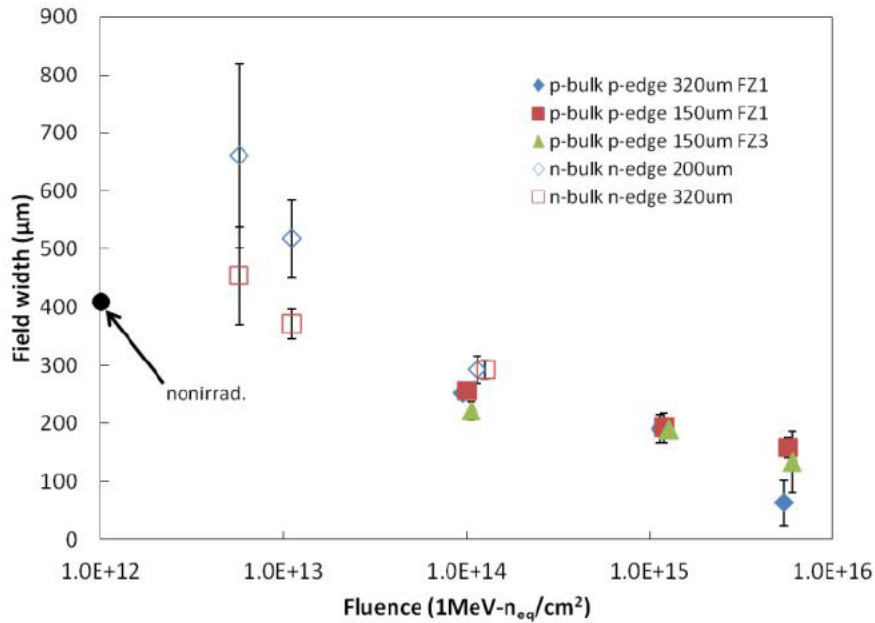


New result from a beamtest (Poster ID=52)

1015 μm  
995 μm

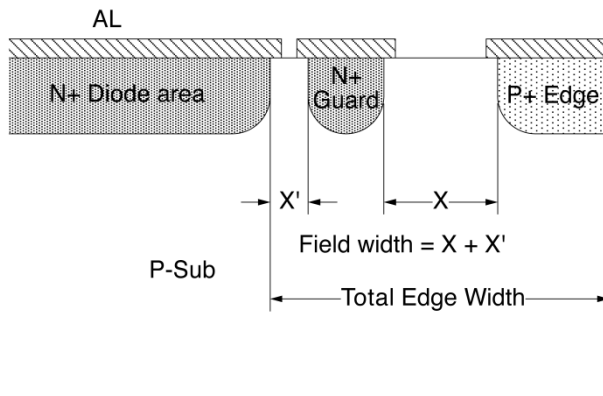
- Underneath the gate (metal) seems insensitive after irradiation
  - 20 μm width

# Sensor Edge – Field Width



$1 \times 10^{14} \text{ neq/cm}^2$   
 $10 \mu\text{A}$  at  $2000 \text{ V}$   
 $-15^\circ \text{ C}$

Figure 5: Fluence dependence of field width hold up to 1000 V.  
<http://dx.doi.org/10.1016/j.nima.2012.05.071>



- Field width
  - Area with no implantation
- Required field width
  - decreases as fluence increased
- Hot electron images confirm that
  - the highest electric field is
  - in the bias ring (n<sup>+</sup> implant)
  - not in the edge ring (p<sup>+</sup> implant)

# P-stop Potential - TCAD

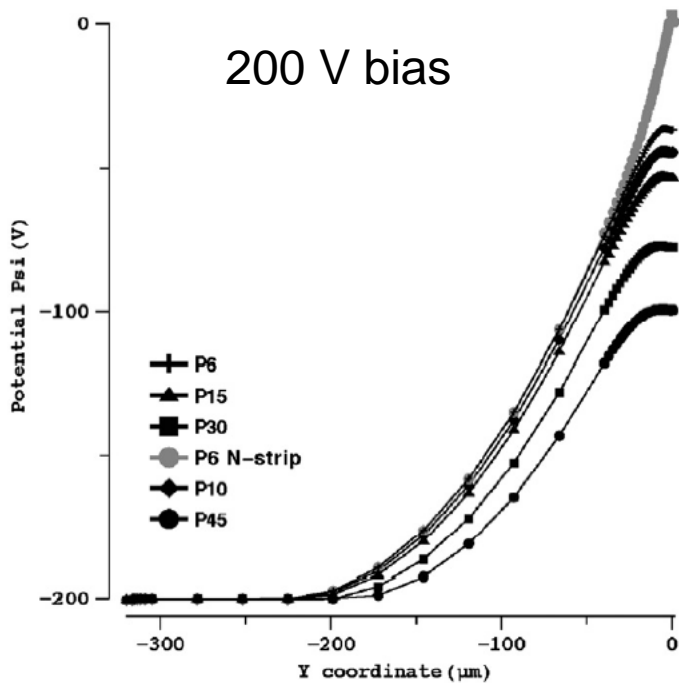


Fig. 7. Electric potential Psi charted vertically through silicon in common p-stop structures with p-stop widths of 6–45  $\mu\text{m}$  at the centre between the  $n^+$ -strips (P6–P45), and at the  $n^+$ -strip (P6 N-strip).

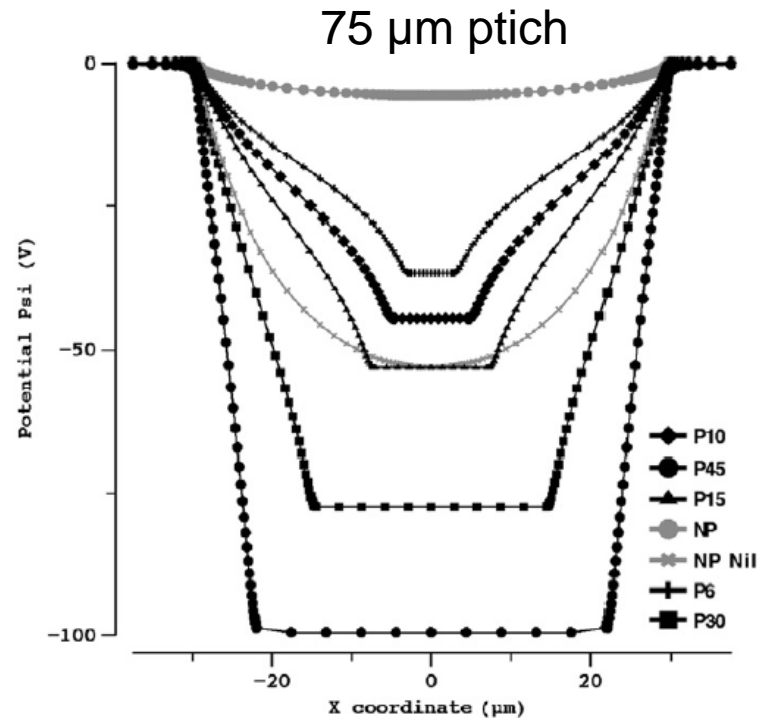


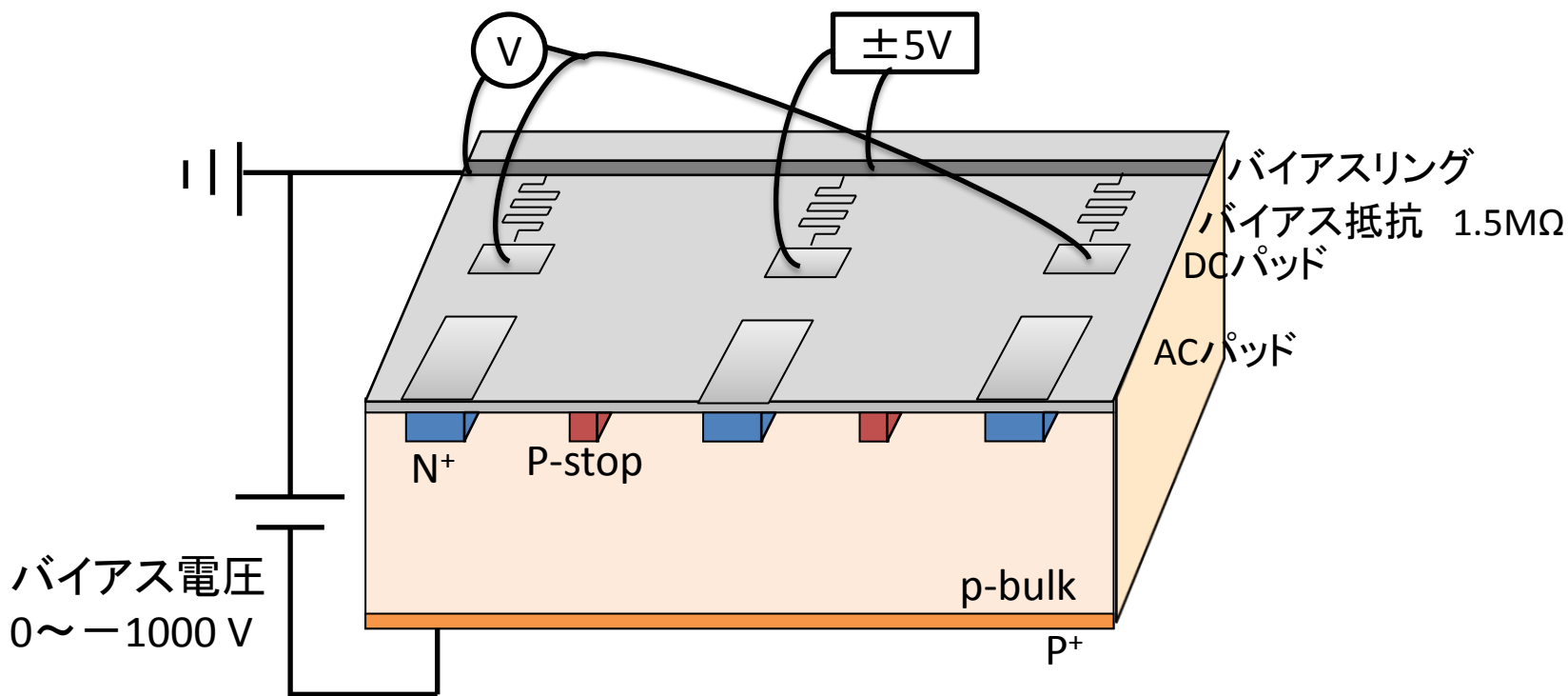
Fig. 6. Electric potential Psi near the silicon surface between  $n^+$ -strips in common p-stop structures with p-stop widths of 6–45  $\mu\text{m}$  (P6–P45), together with references without p-stop and with interface trap charges of  $1 \times 10^{11} \text{ cm}^{-2}$  (NP) and nil (NP Nil).

- Silicon wafer
  - 320  $\mu\text{m}$ , 3 k $\Omega$  cm ( $=4.7 \times 10^{12} \text{ cm}^{-3}$ )
- Condition: Non-irradiated
- Ratio of p-stop potential-to-bias voltage seems stable for the change of the bulk resistivity
- Y. Unno et al., Nucl. Instr. Meth. A636 (2011) S118–S124

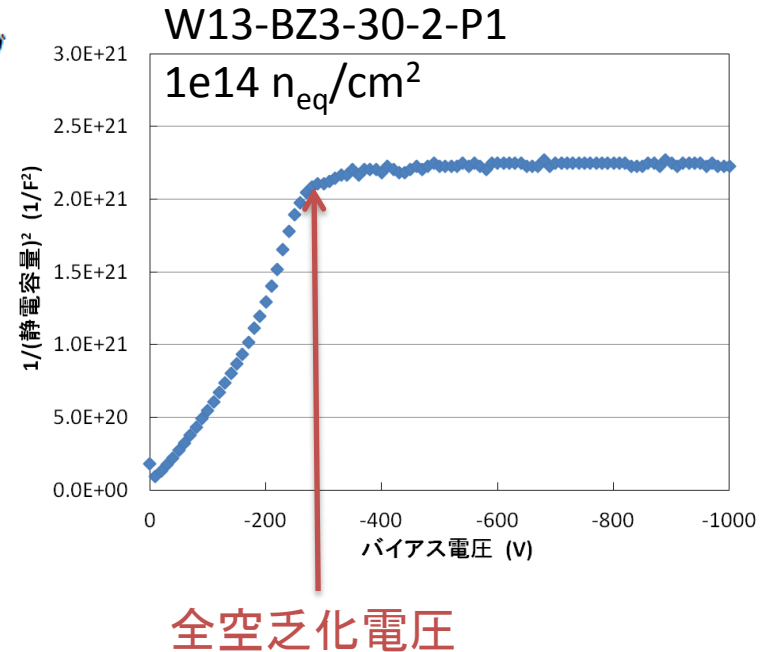
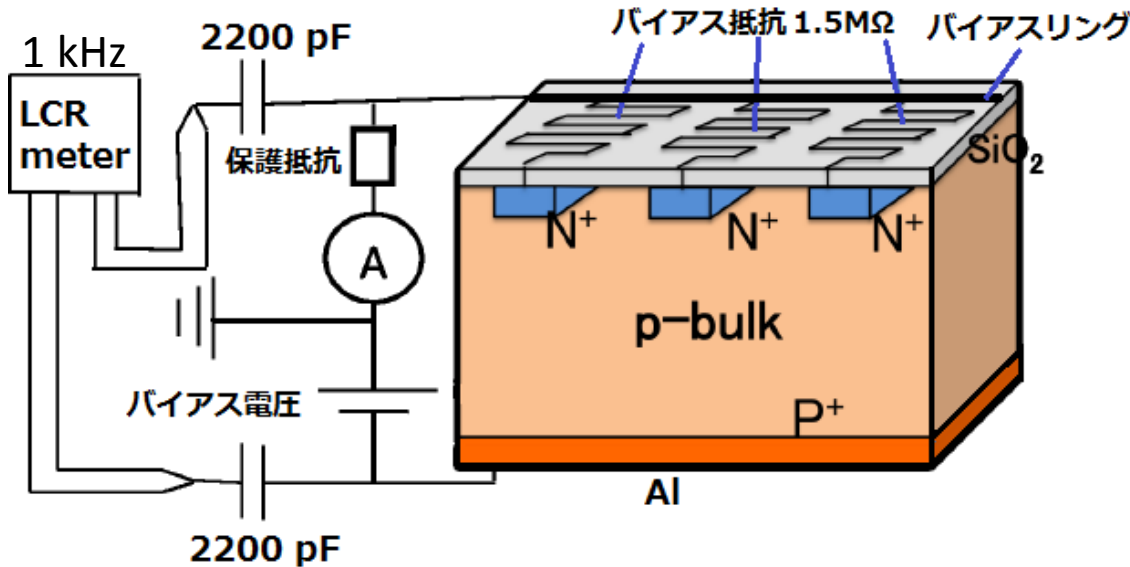
# ストリップ間抵抗測定

中央のストリップのDCパッドに $\pm 5V$ 印加する。  
左右のストリップのDCパッドとバイアスリング間の電圧を測定する。

バイアス抵抗( $1.5M\Omega$ )とストリップ間抵抗の抵抗分割回路となっており、  
測定された電圧からストリップ間抵抗を評価する。



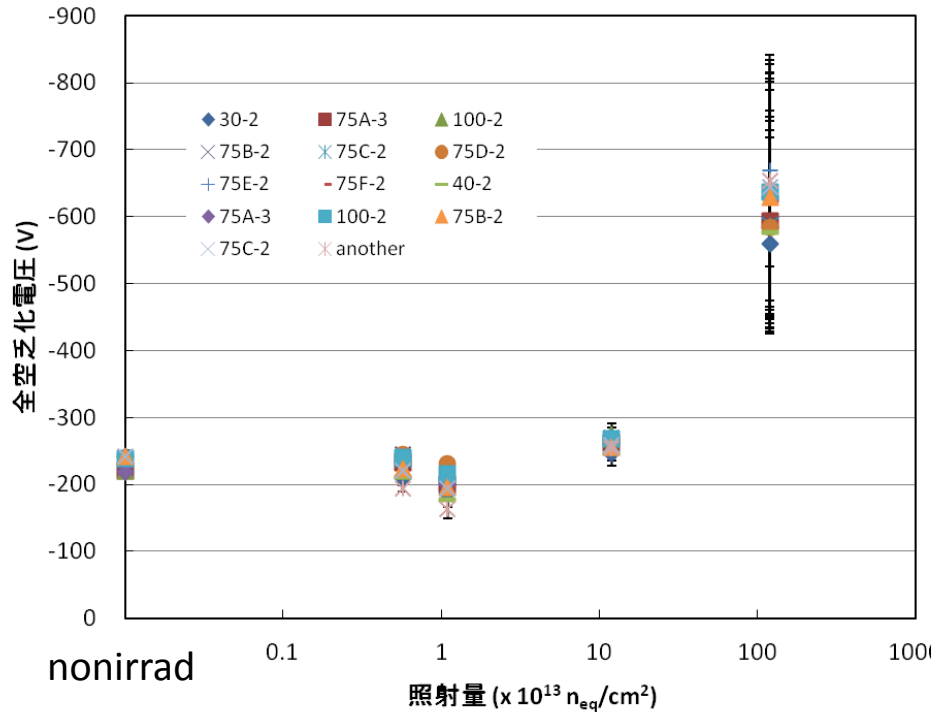
# 静電容量測定



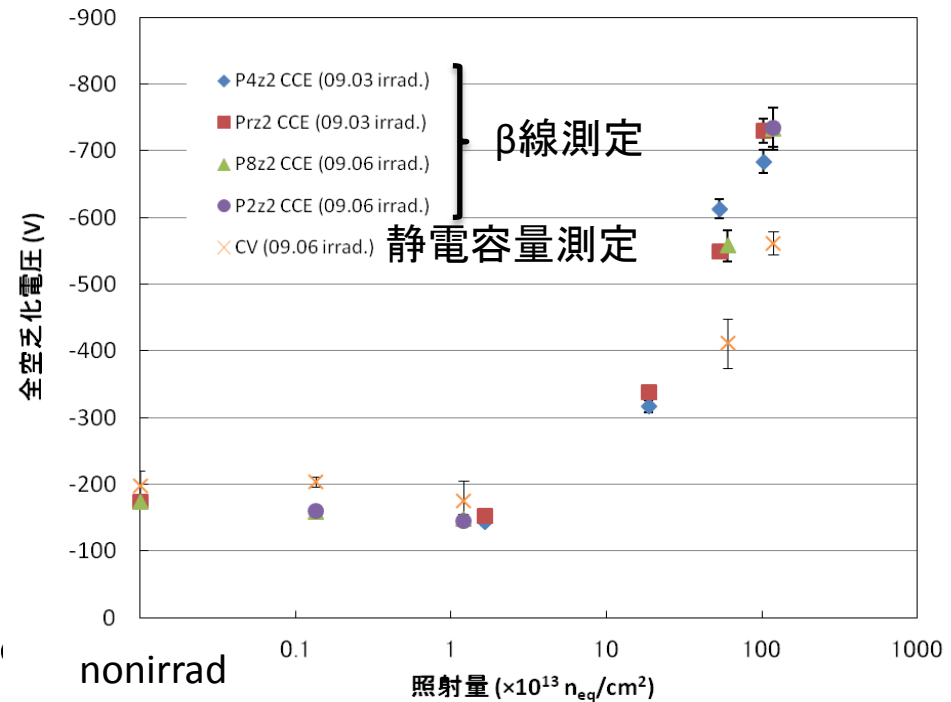
- バイアス電圧(0~-1000 V)を印加して、センサーの静電容量を測定する。
- $1/(\text{静電容量})^2$ がバイアス電圧に比例し、全空乏化後に一定になることから全空乏化電圧を評価する。
- 測定温度: 非照射: +20°C、照射後: -20°C
- アニーリング: 60°C65分相当

# 全空乏化電圧の評価

全空乏化電圧の評価



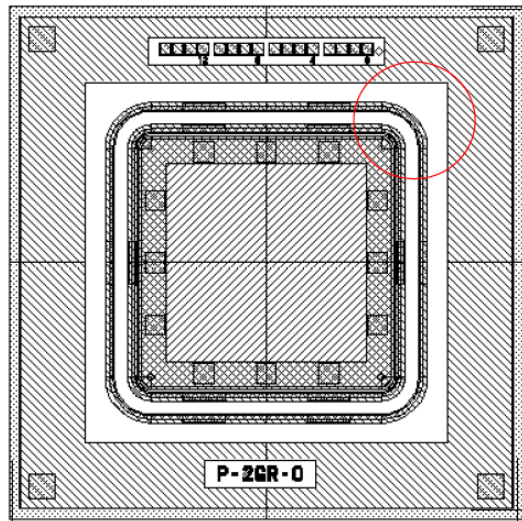
以前の測定



(HSTD8 2011.12.05-08 S. Mitsui)

1e15 n<sub>eq</sub>/cm<sup>2</sup>において-600 Vとなり、今までの結果と一致している。

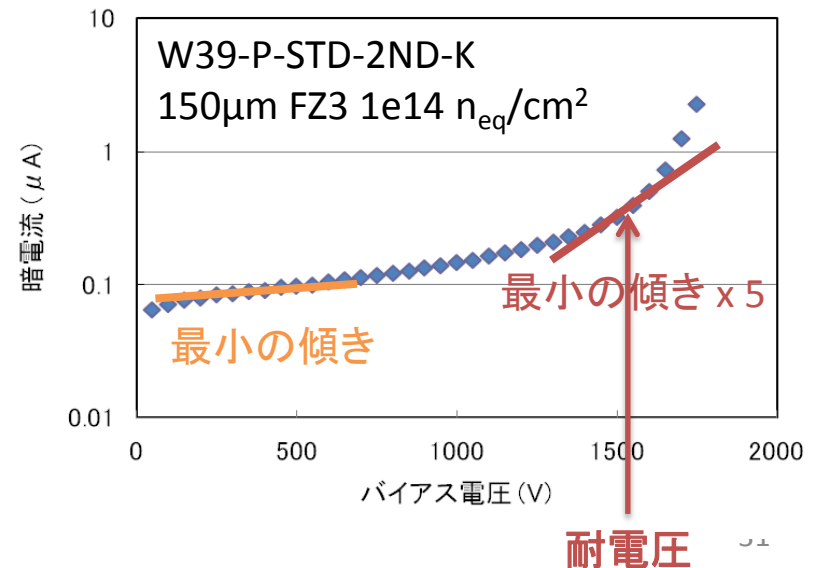
# Multi guard ringの電圧耐性



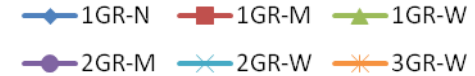
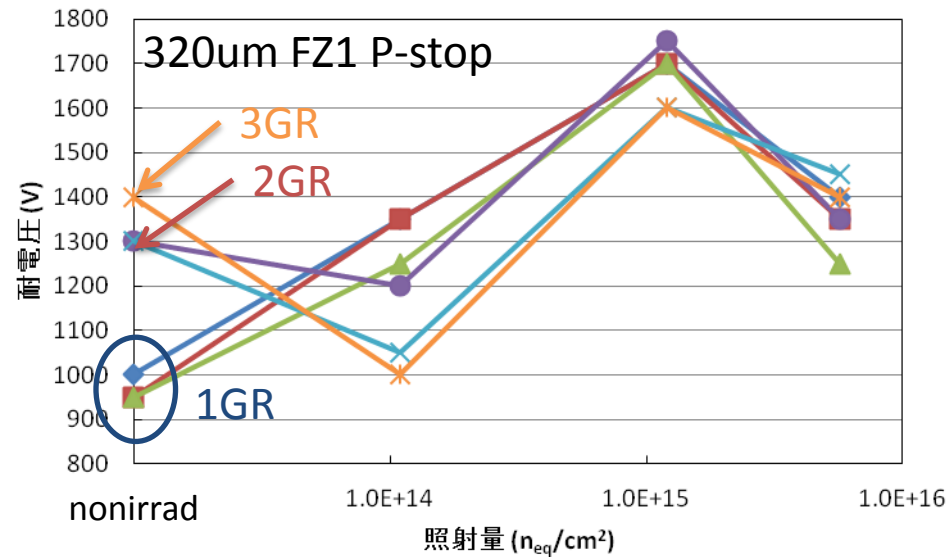
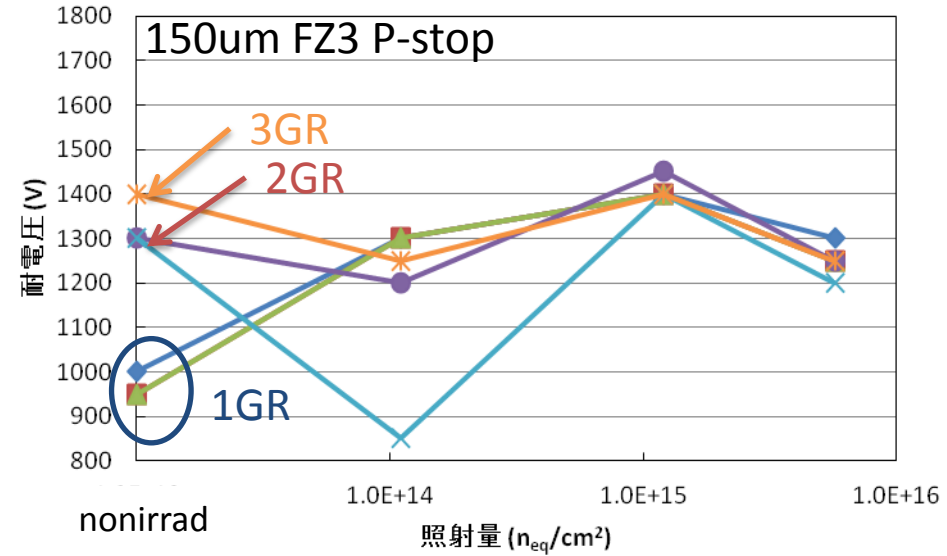
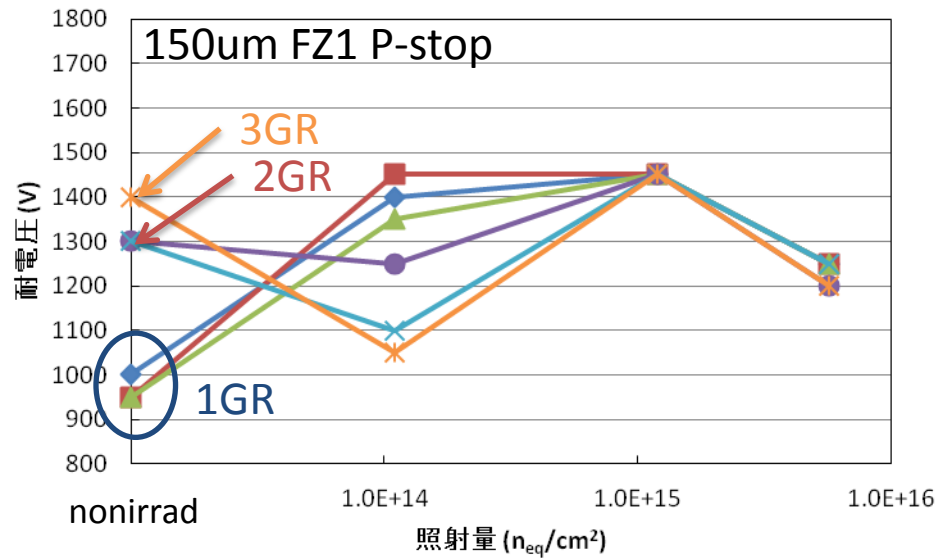
ガードリング数、幅と耐電圧の関係を調べる。

## サンプル

- 150/320  $\mu\text{m}$ 厚
- FZ1/FZ3 (裏面P+の厚さが異なる。)
- p-edge/n-edge
- 照射量:  $1.1e14$ ,  $1.2e15$ ,  $5.7e15$   $n_{\text{eq}}/\text{cm}^2$
- アニーリング:  $60^\circ\text{C}$ 65分相当
- 測定温度: 非照射:  $+20^\circ\text{C}$ 、照射後:  $-20^\circ\text{C}$



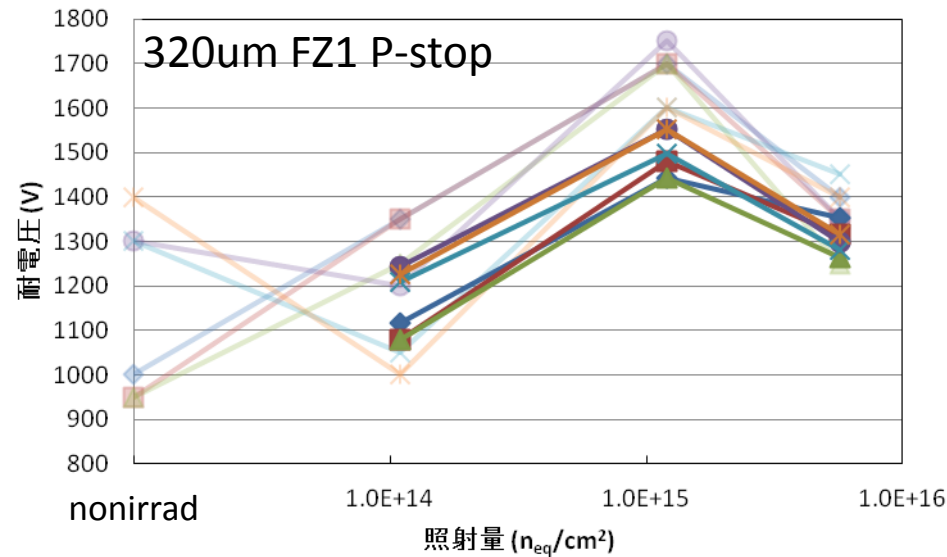
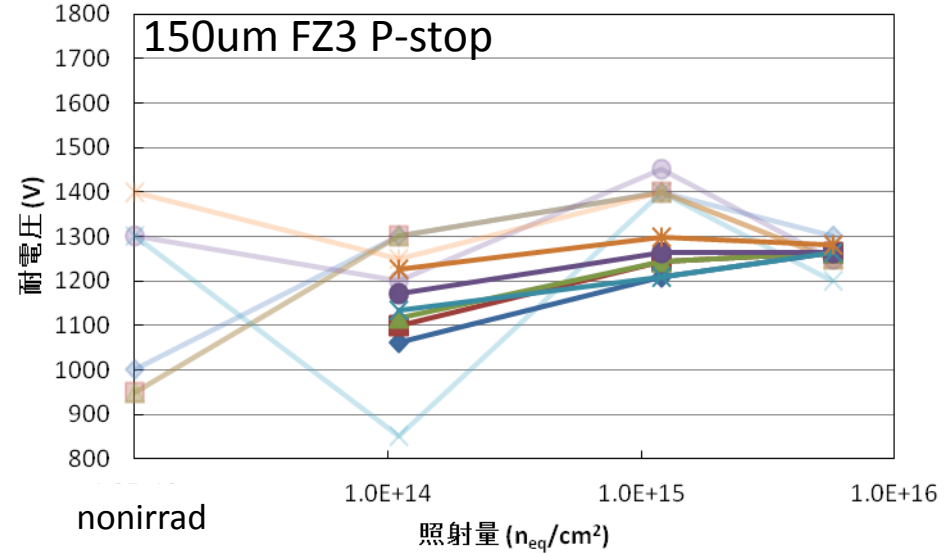
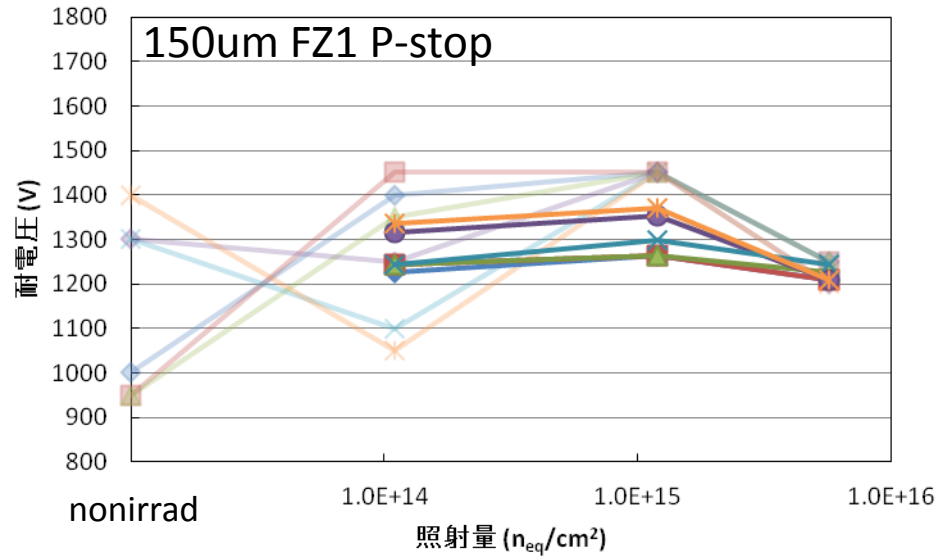
# Multi guard ringの電圧耐性 p-edge



Multi guard数が多い方が、未照射で良い電圧耐性を示す。



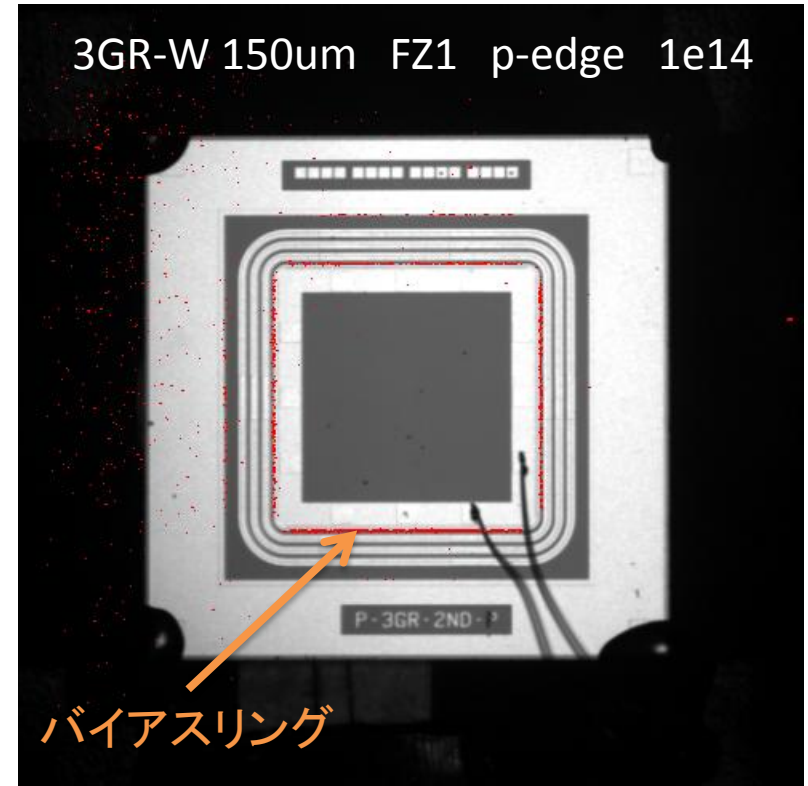
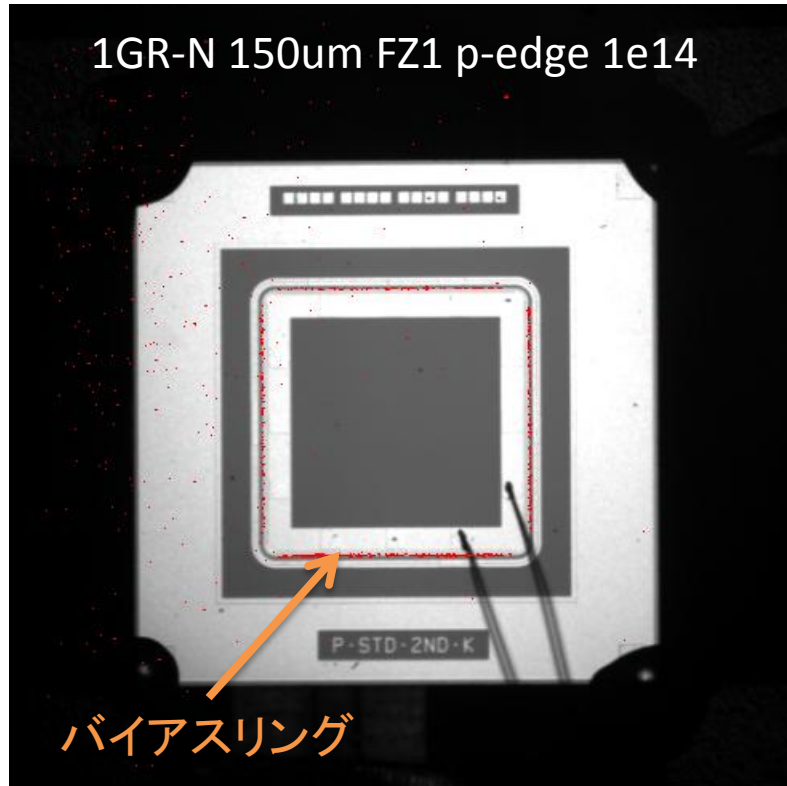
# Multi guard ringの電圧耐性 n-edge



- ◆ 1GR-N
- 1GR-M
- ▲ 1GR-W
- 2GR-M
- × 2GR-W
- ✱ 3GR-W

照射後は、相対的にp-edgeの方が耐電圧が良い。

# Hot spot撮影



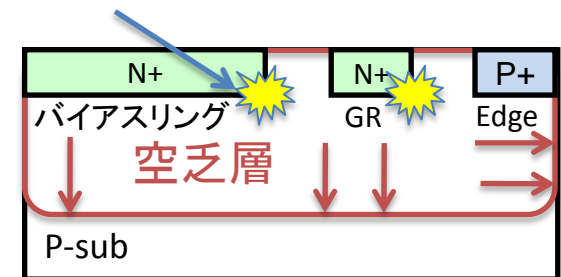
## Hot spot撮影

マイクロ放電が発生している場所を特定する。

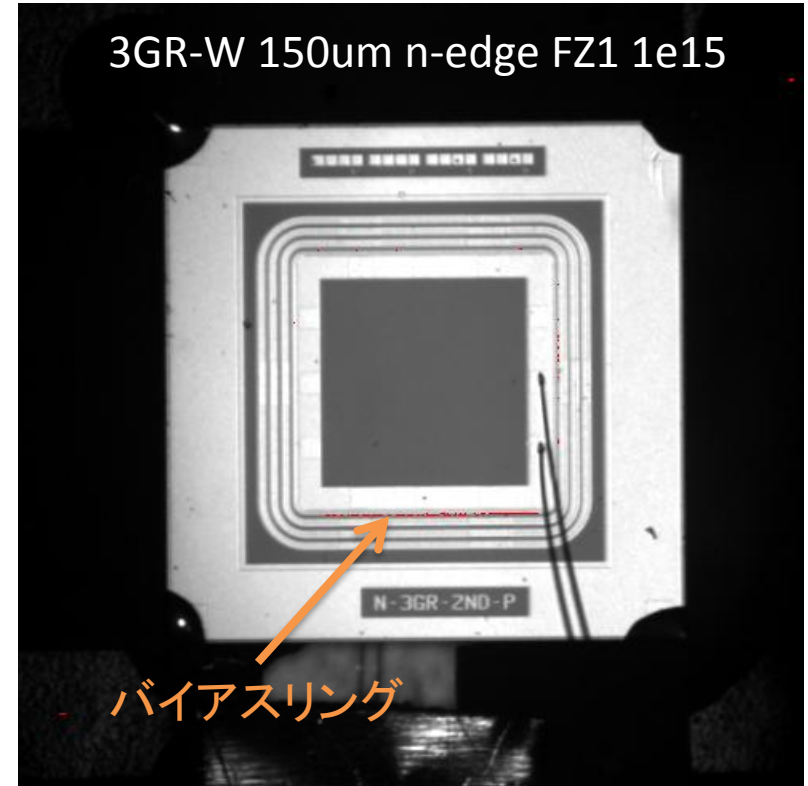
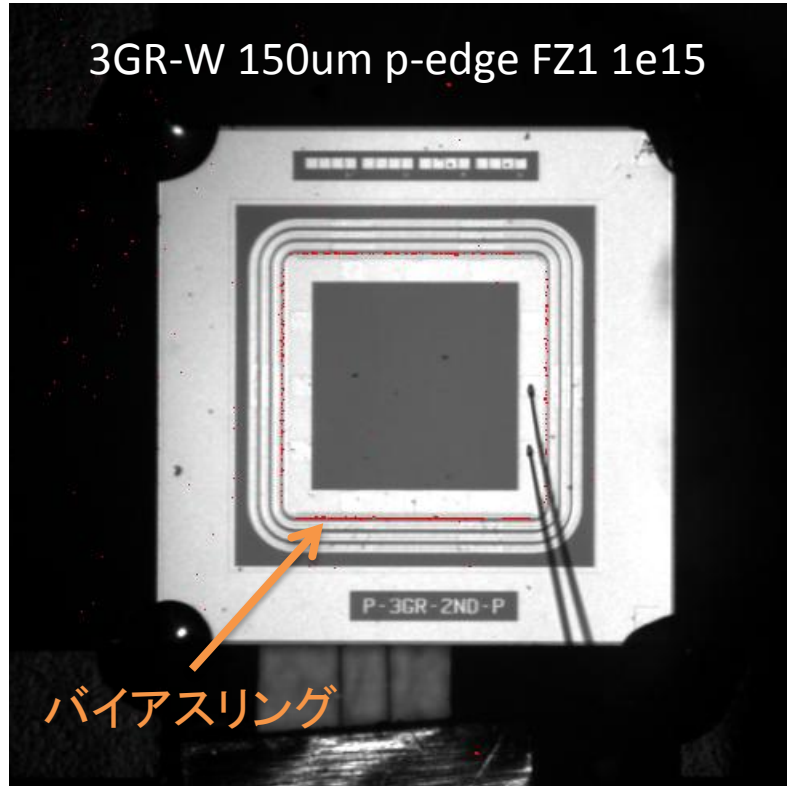
## マイクロ放電

局所的な高電界により電子雪崩が起き、暗電流が急激に増加する。

## マイクロ放電



# Hot spot撮影



Guard ringの数や幅、照射量に関係なく、全てバイアスリングでマイクロ放電が起きている。

# P-stop 電位測定

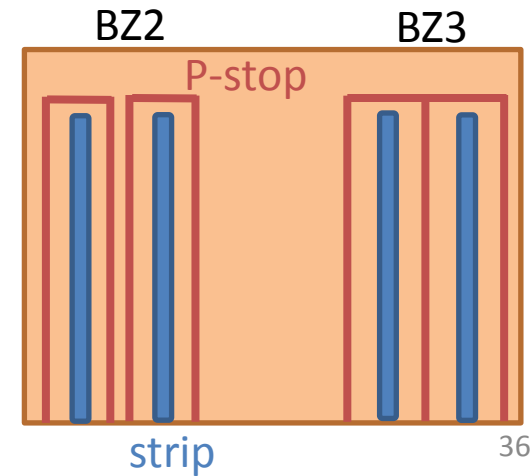
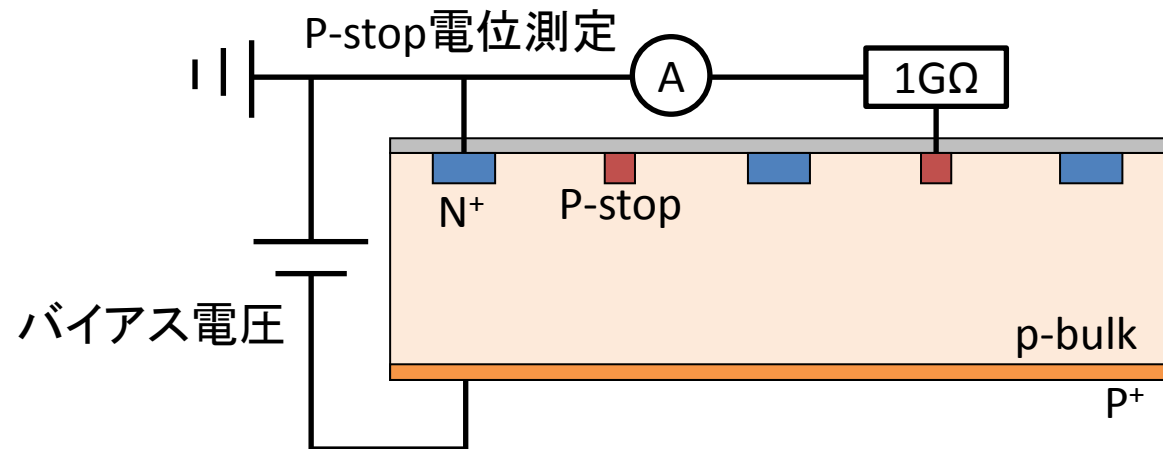
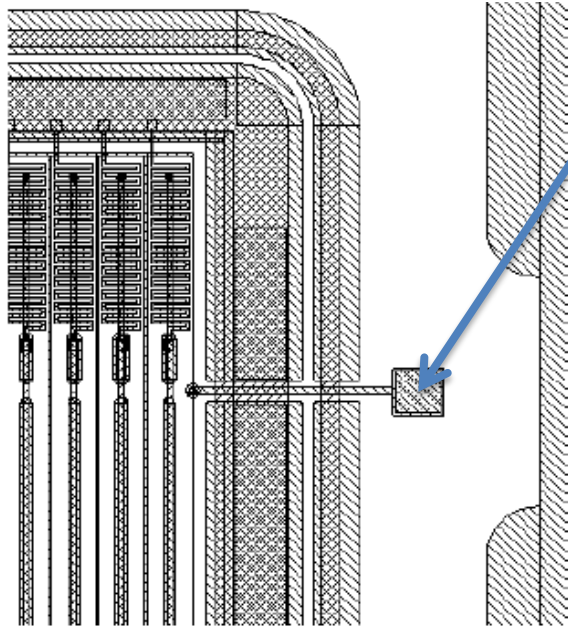
P-stopからパッドを引き出し、P-stop電位のバイアス電圧依存性を評価する。

## サンプル

- 150/320  $\mu\text{m}$ 厚、FZ1/FZ3
- 照射量:  $5.7\text{e}12$ 、 $1.1\text{e}13$ 、 $1.2\text{e}14$ 、 $1.2\text{e}15$   $n_{\text{eq}}/\text{cm}^2$
- アニーリング:  $60^\circ\text{C}$ 65分相当
- 測定温度: 非照射:  $+20^\circ\text{C}$ 、照射後:  $-20^\circ\text{C}$

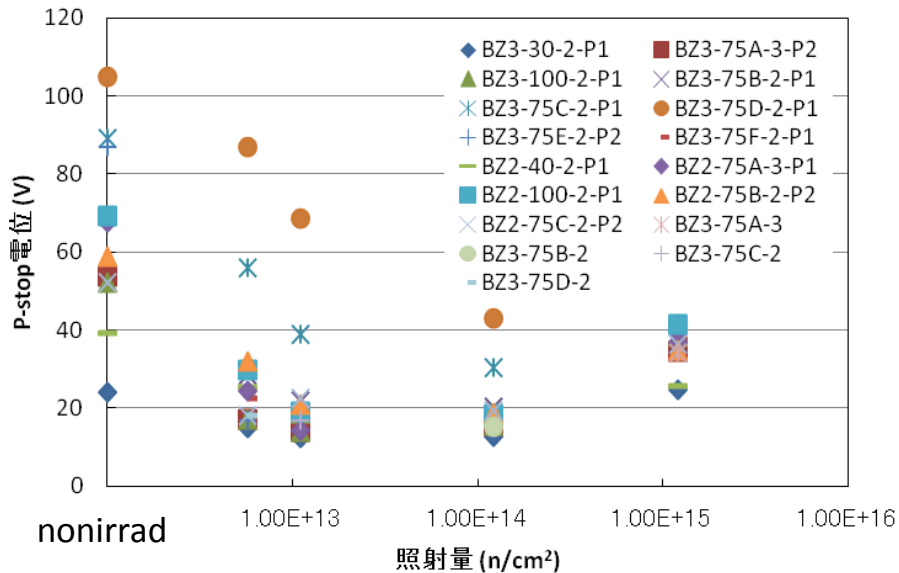
## P-stop電位測定

- バイアス電圧( $0\sim-1000$  V)を印加した時のP-stop電位を測定する。

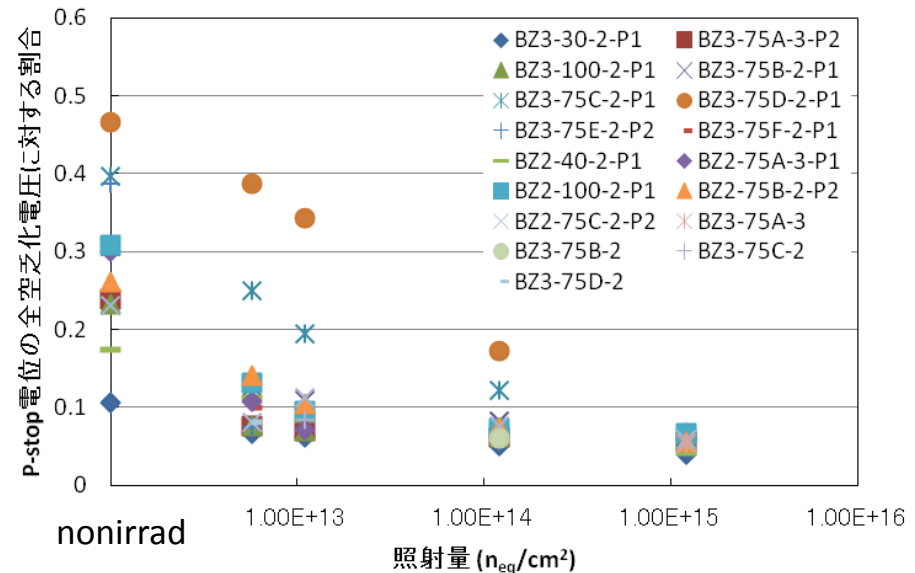


# P-stop電位の評価

## 全空乏化電圧でのP-stop電位



## P-stop電位の全空乏化電圧に対する割合



照射量が増えるとP-stop電位が表面電位に近づく。  
 P-stop電位の全空乏化電圧に対する割合は一定にならない。

# 結論・考察

研究の目的: ATLASアップグレードに向けた、p型シリコンセンサーの放射量損傷による特性変化を理解する。

- 全空乏化電圧
  - 全空乏化電圧の変化から、陽子線照射によるセンサーの損傷はバルク部の損傷として理解できる。
- Multi guard ring
  - 照射後に耐電圧がGuard ringの数、幅に依存せず、全てバイアスリングでマイクロ放電が起きていることから、バルク表面にP+が蓄積されていると考えられる。
  - p-edgeがn-edgeより耐電圧が良いのは、n-edgeにはPN接合があり内蔵電位により電場が増幅されマイクロ放電が起きやすくなるためである。
- P-stop電位
  - 放射量が増えるにつれてP-stop電位が表面電位に近づき、全空乏化電圧に対する割合が一定とならないことから、単純にバルクの抵抗だけでは理解出来ない。

今後、これらの現象を統一的に理解する必要がある。