



ATLAS内部飛跡検出器アップグレードに向けた ビーム試験用DAQシステムの構築

東京工業大学 基礎物理学専攻

岸田 拓也

久保田知徳, 陣内修

遠藤理樹^A, 岡村航^A, 花垣和則^A

池上陽一^D, 海野義信^D, 田窪洋介^D, 木村直樹^F, 近藤敬比古^D, 高嶋隆一^C, 東城順治^D, 寺田進^D, 永井康一^E, 中野逸夫^B, 原和彦^E, 寄田浩平^F, 他アトラスSCTグループ

東工大, 阪大理^A, 岡山大^B, 京都教育大^C, 高工研^D, 筑波大^E, 早大理工研^F,

LHCとATLAS実験

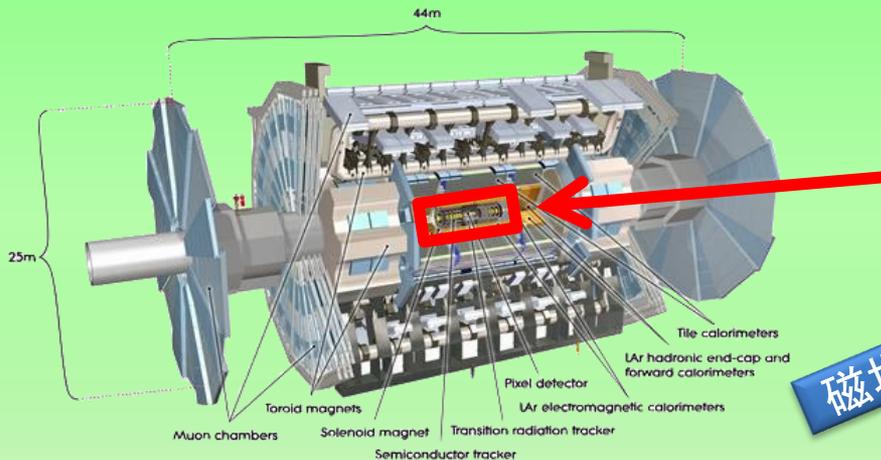
- LHC(Large Hadron Collider)

- 陽子陽子衝突型加速器
 - 重心系エネルギー $\sqrt{s} = 7 \text{ TeV}$ (14 TeV)
 - 瞬間最高ルミノシティ $2.72 \times 10^{33} [\text{cm}^{-2}\text{s}^{-1}]$
($10^{34} [\text{cm}^{-2}\text{s}^{-1}]$)
- (値は現在値、括弧内はデザイン値)

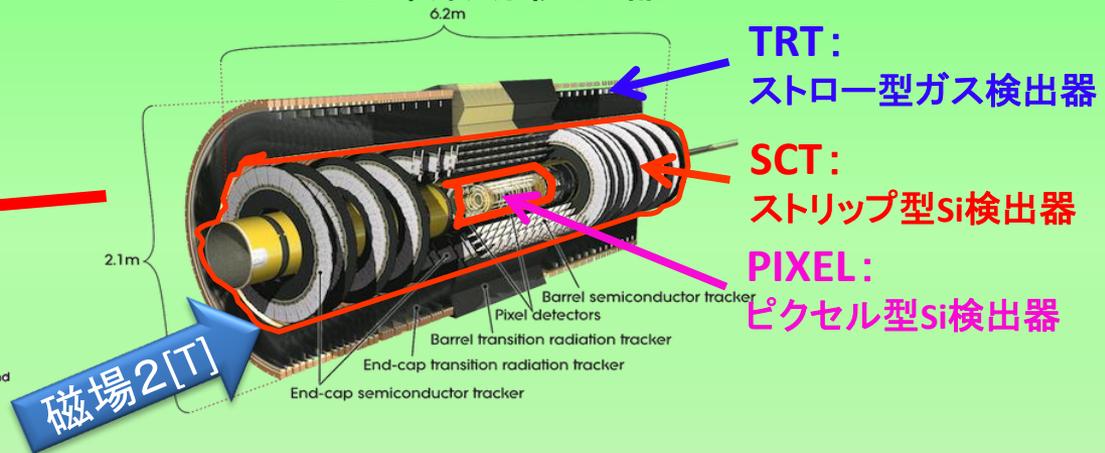
- ATLAS(A Toroidal LHC ApparatuS)

- LHCの衝突点の一つに設置されている汎用検出器
- 主な検出器:
内部飛跡検出器、カロリメータ、
ミュオンスペクトロメータ

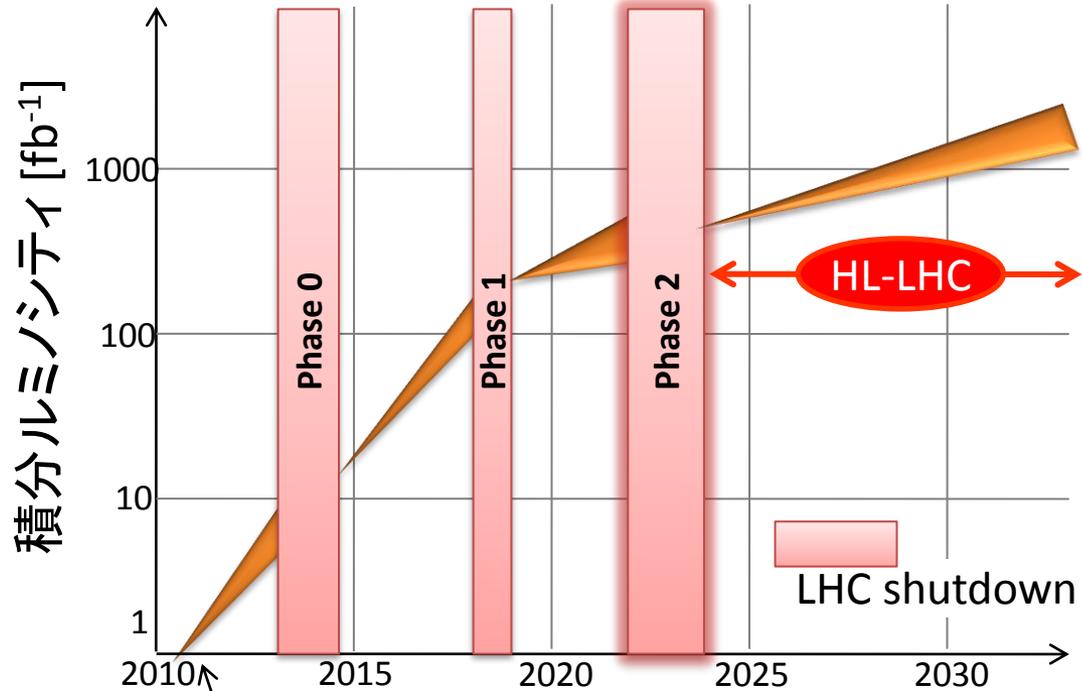
ATLAS検出器



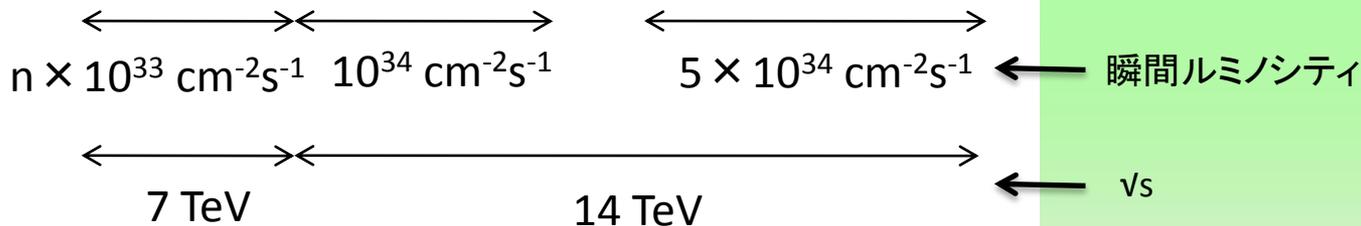
内部飛跡検出器



LHCアップグレード



現在: 2.59 fb⁻¹



LHCアップグレード:
ルミノシティの増加

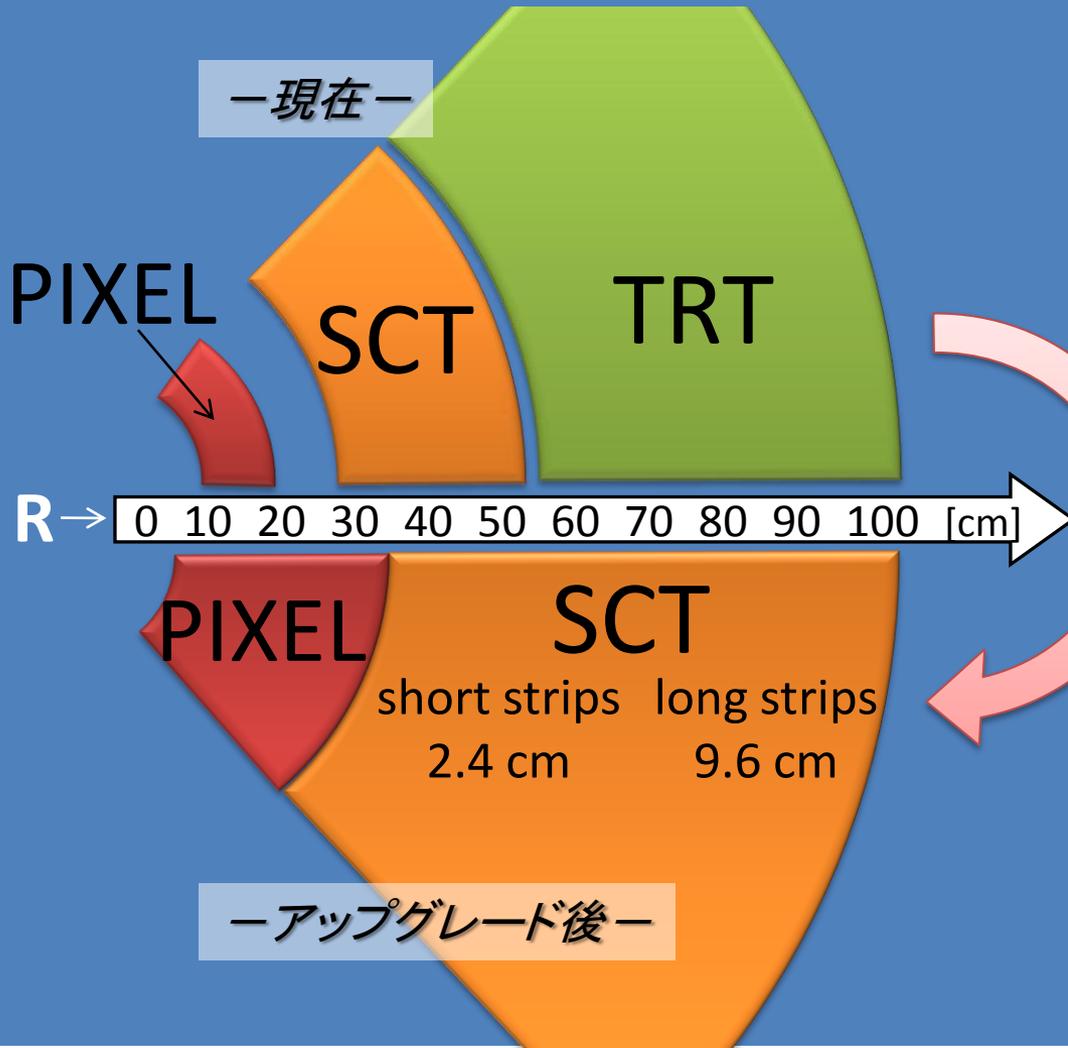


ATLAS検出器アップグレード:
 • Occupancyの増加抑制
 • 放射線耐久強化
 etc...

➤ Phase 2 :
内部飛跡検出器
総取り換え

内部飛跡検出器アップグレード

内部飛跡検出器の配置変化



—現在—

TRT : Straw tube tracker
SCT : 12 cm strips
PIXEL : $50 \times 400 \mu\text{m}$
(=1 pixel)

アップグレード

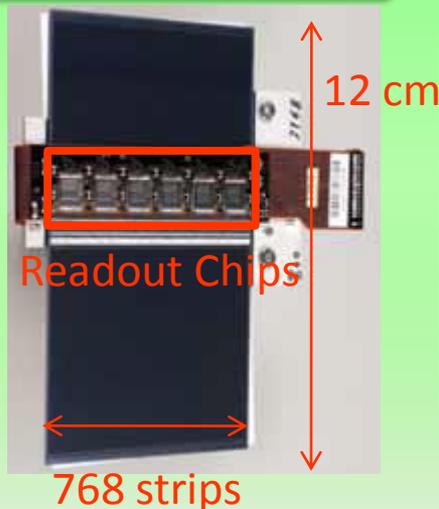
—アップグレード後—

TRT : 全撤去
SCT : long strips(9.6 cm)
short strips(2.4 cm)
PIXEL : $50 \times 250 \mu\text{m}$
(=1 pixel)

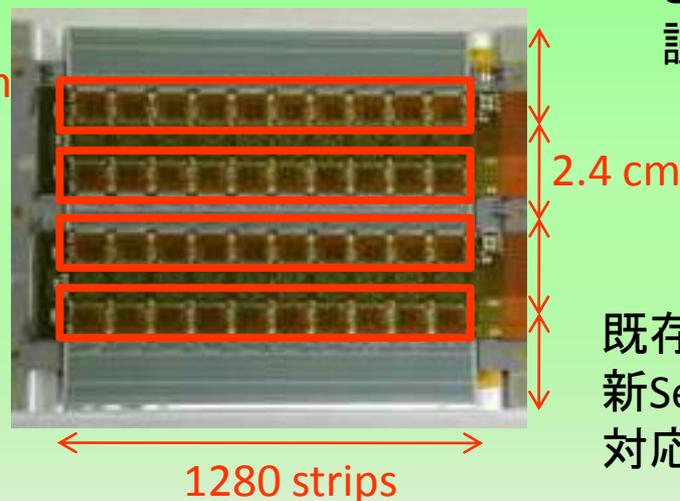
SCT アップグレード

SCT Module	現在	アップグレード後 (short)
Sensorの形式 (放射線耐久に強く寄与)	p-in-n	n-in-p
大きさ	12 cm × 6 cm	10 cm × 10 cm
Strip Sensorの長さ	12 cm	2.4 cm
Strip Sensorの間隔	80 μm (768strips)	74.5 μm (1280strips × 4)
読み出しChip	ABCD3T (× 12)	ABCN (× 40)

現行 SCT module



New short SCT module



これらの新しいSensorやChipに対応した読み出し試験システムが必要



① 既存のSCT DAQを新Sensor/Chipに対応させる。

② 既存のSCT DAQの不便な点も改良した新DAQを作る

新DAQシステムと既存DAQとの違い

	既存DAQ	新DAQ
最多読み出しLine	4	33
使用製品	専用VME module (高価&汎用性低)	SEABAS (安価&汎用性高)

昨年度の新DAQシステムの開発担当者：岡村航氏(大阪大学)

昨年度までの開発状況：

- 1 data lineにおける宇宙線測定
- 2 data lineにおける読み出しChipの内部擬似信号による試験

参照：

2010年秋季日本物理学会

“ATLAS実験シリコンストリップ飛跡検出器アップグレード用読み出しシステムの開発”

by岡村航氏(大阪大学)

2010年度後半から、この岡村氏の構築した新DAQシステムを基本にして

- 大阪大学：ATLAS SCT用moduleへの対応
- 東京工業大学：TestBeam用DAQの構築

が行われている。

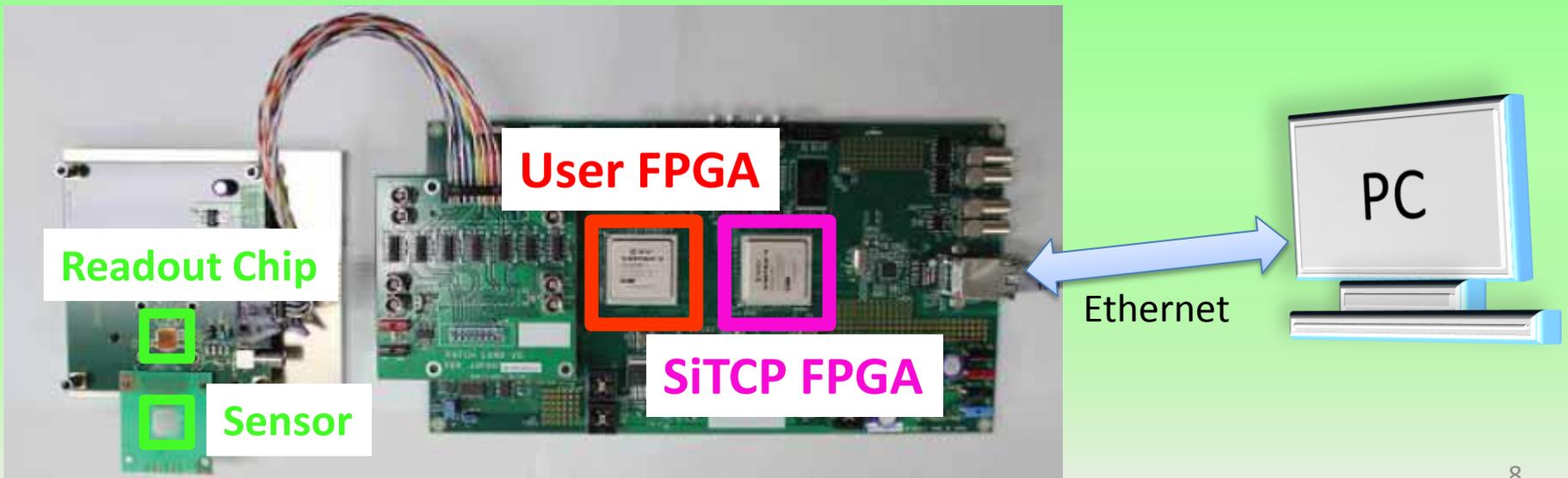
新DAQシステム (SEABAS DAQ)

- 新井氏/内田氏(KEK)作製のTCP/IP汎用読み出しボード「SEABAS」を使用
 - User FPGA: FrontEnd ASICのコントロール用
 - SiTCP FPGA: TCP/IP通信用
- 開発内容
 - PC側読み出しSoftware (C/C++)
 - User FPGAの実装



新DAQシステム (SEABAS DAQ)

- 新井氏/内田氏(KEK)作製のTCP/IP汎用読み出しボード「SEABAS」を使用
 - User FPGA: FrontEnd ASICのコントロール用
 - SiTCP FPGA: TCP/IP通信用
- 開発内容
 - PC側読み出しSoftware (C/C++)
 - User FPGAの実装

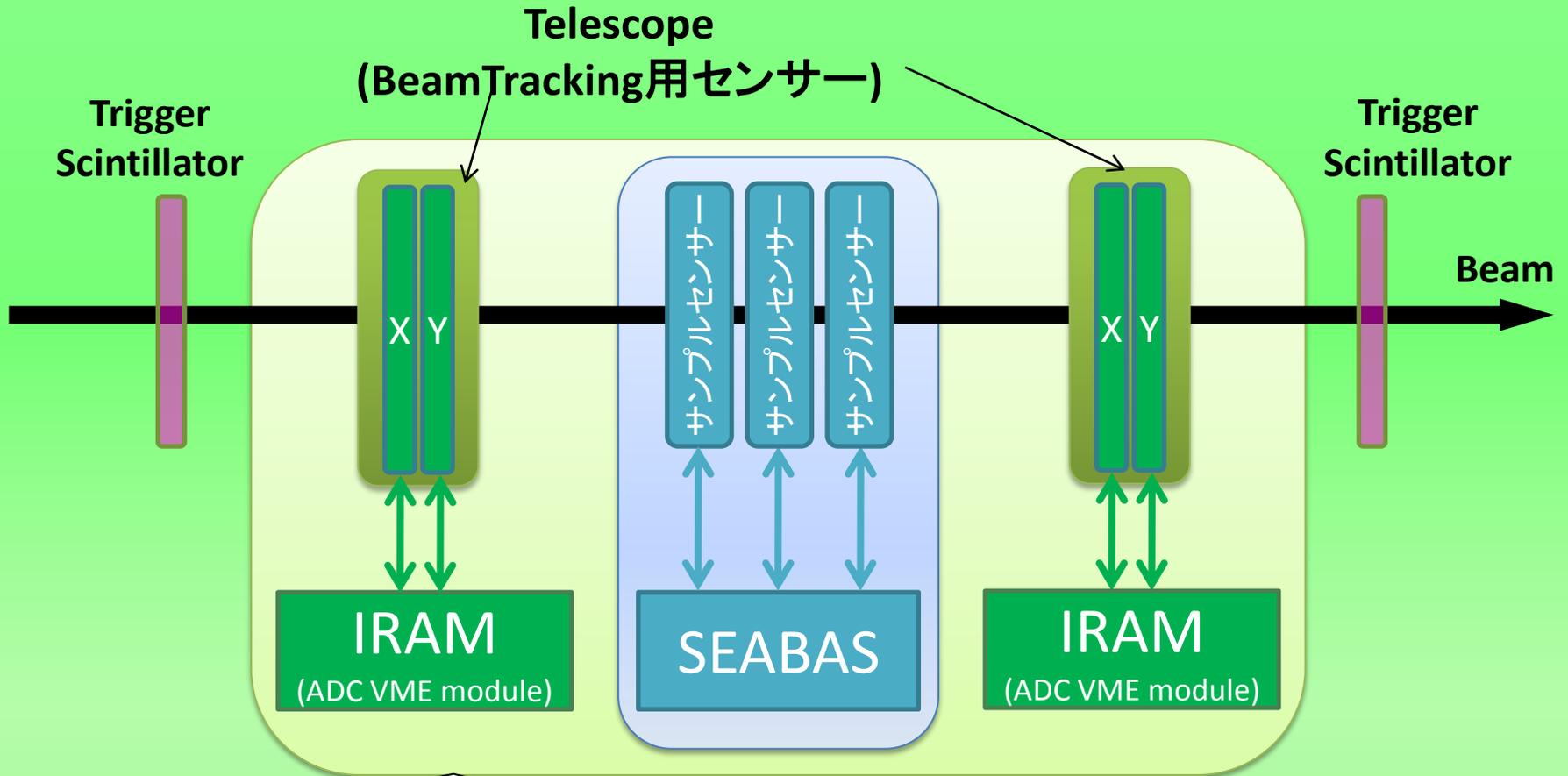


新DAQシステム (SEABAS DAQ)

- 新井氏/内田氏(KEK)作製のTCP/IP汎用読み出しボード「SEABAS」を使用
 - User FPGA: FrontEnd ASICのコントロール用
 - SiTCP FPGA: TCP/IP通信用
- 開発内容
 - PC側読み出しSoftware (C/C++)
 - User FPGAの実装



TestBeamシステム概略図



今回の目的:

1. SEABASを用いた新DAQシステムをTestBeam用に変更

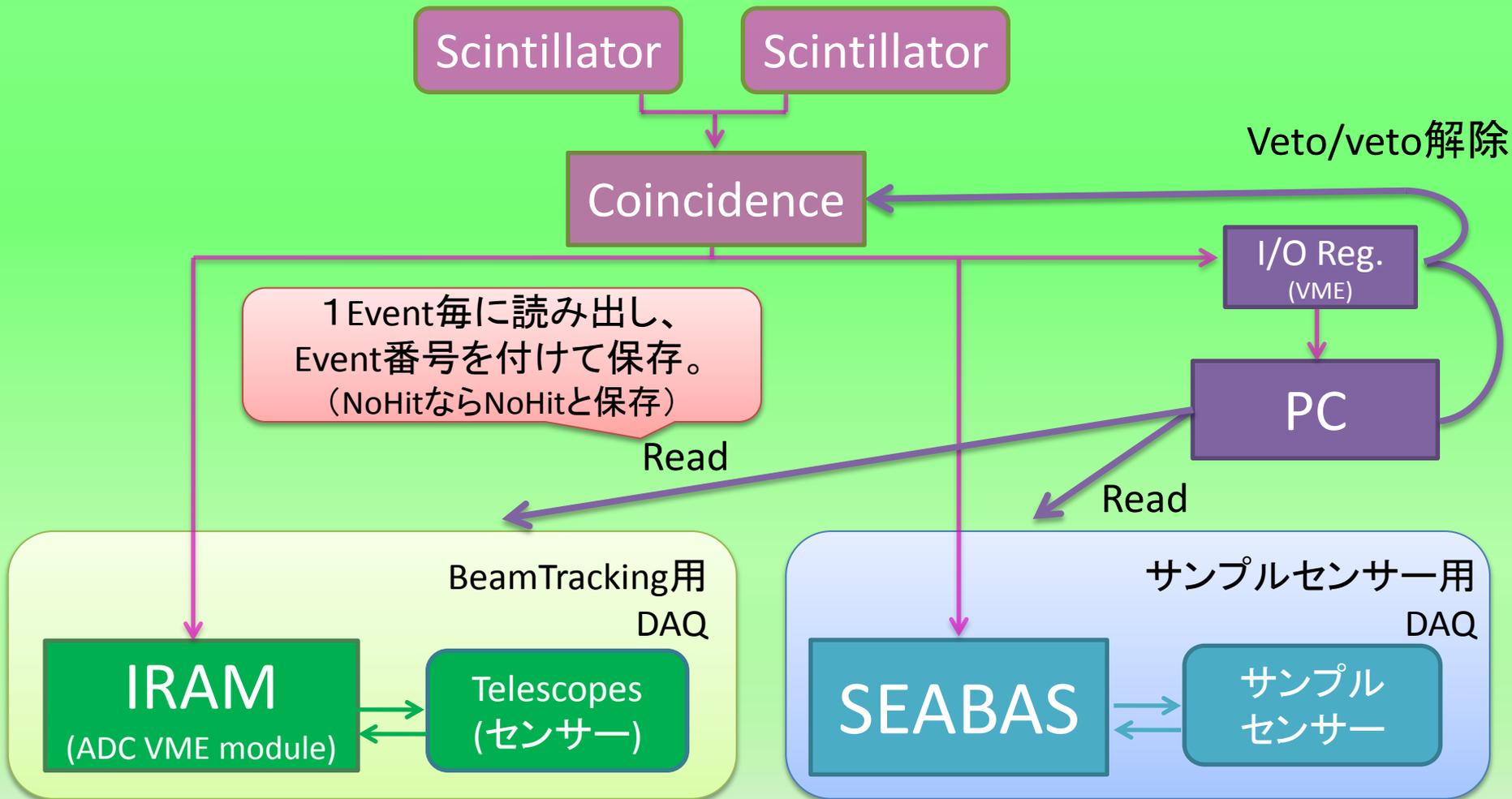
2. BeamTracking用DAQと新DAQを統合したTestBeam用DAQの構築

TestBeam用DAQの流れ

2つのDAQを統合

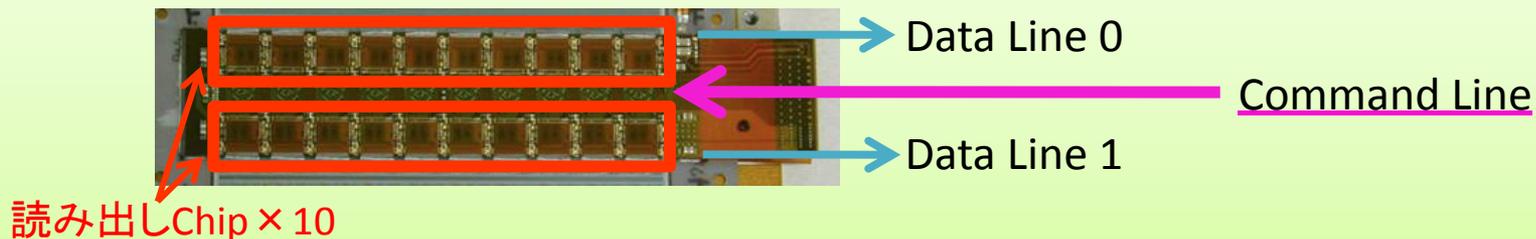


Eventのズレに注意！！

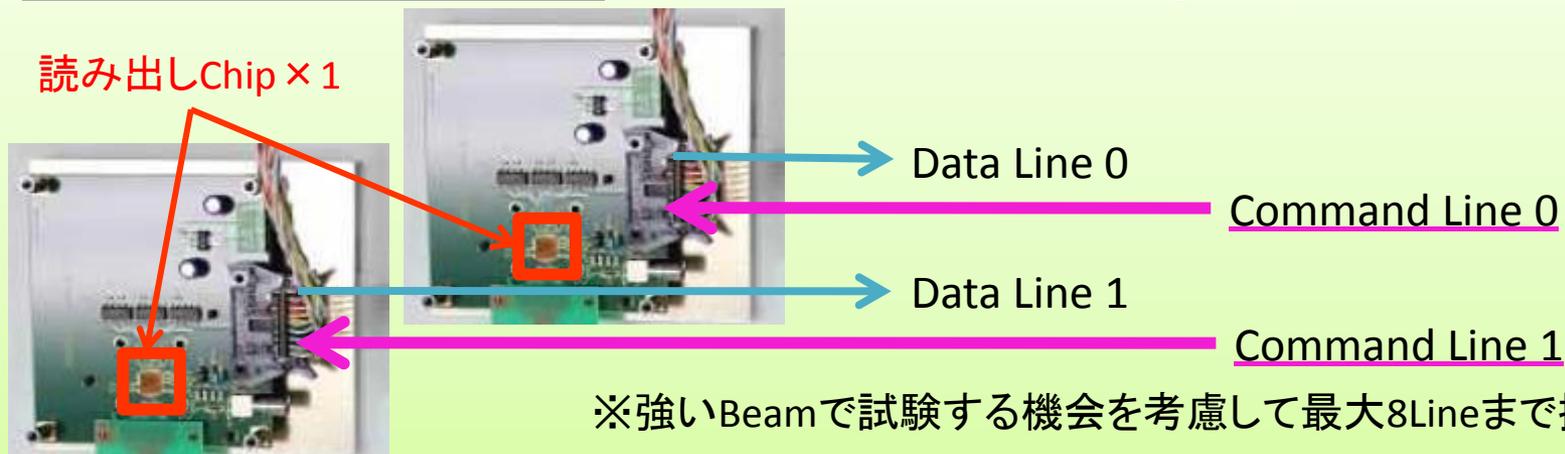


SEABAS DAQの変更点

- 岡村氏が実装したDAQ (読み出し対象 : New SCT module)



- TestBeam用SEABAS DAQ (読み出し対象 : 複数のSingle Chip module)



※強いBeamで試験する機会を考慮して最大8Lineまで拡張

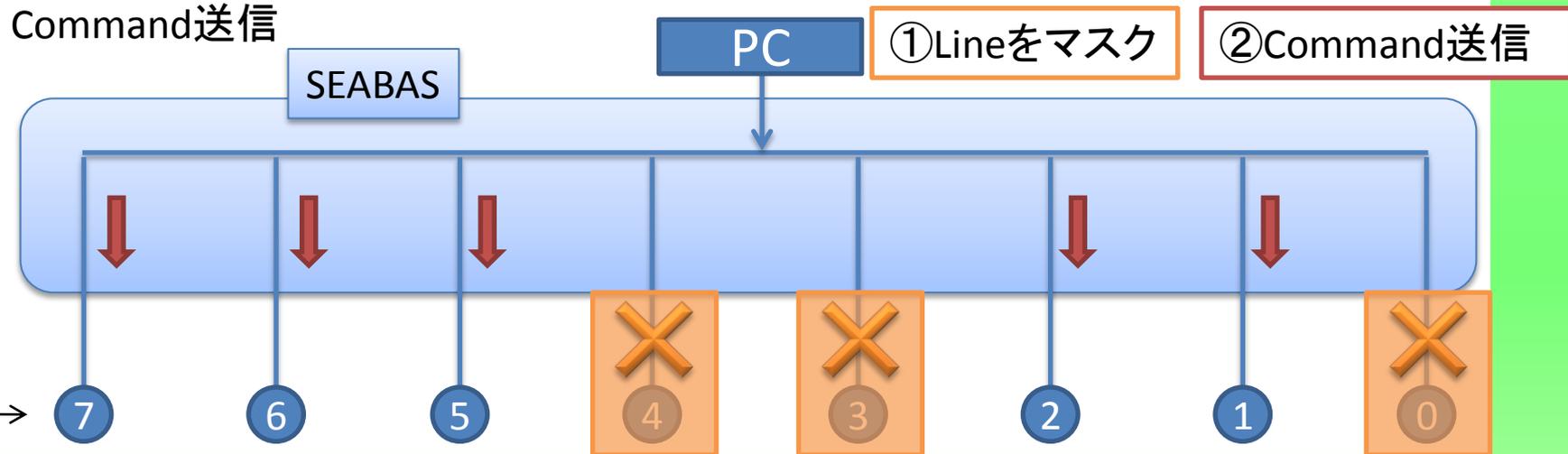
未実装な、TestBeamに必要な機能:

- ・ChipへのCommand Line複数化
- ・複数Lineにおける外部Triggerと実信号を使用した読み出し

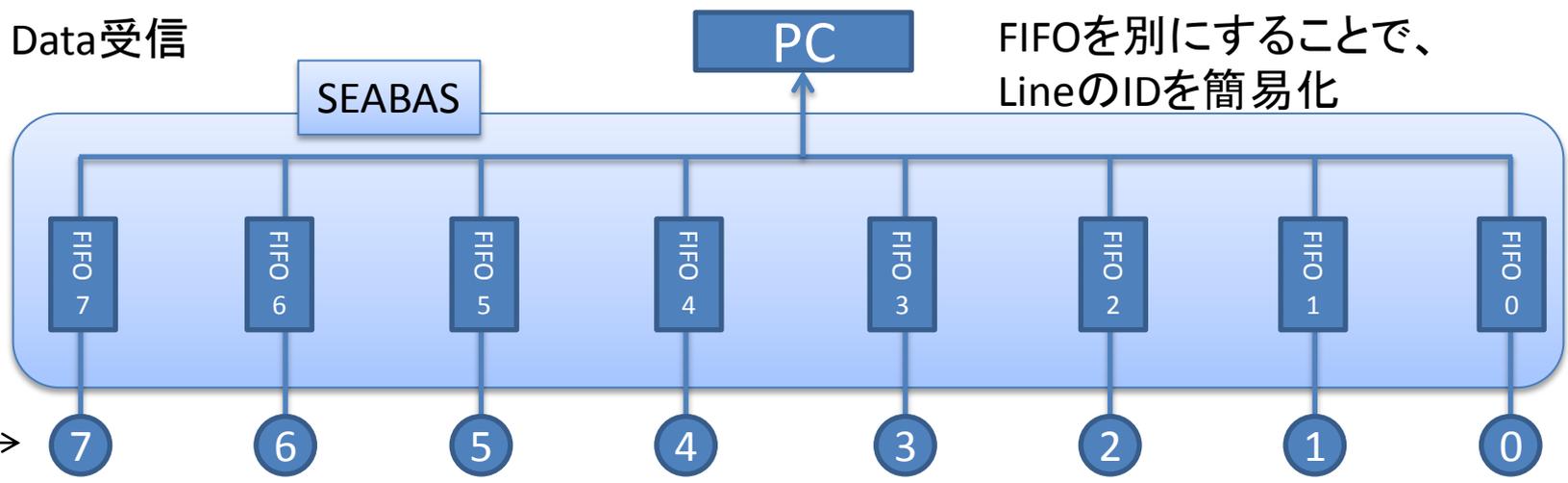
変更後のSEABAS DAQ

TestBeam用に変更したSEABAS DAQのCommand送信とData受信機構

Command送信

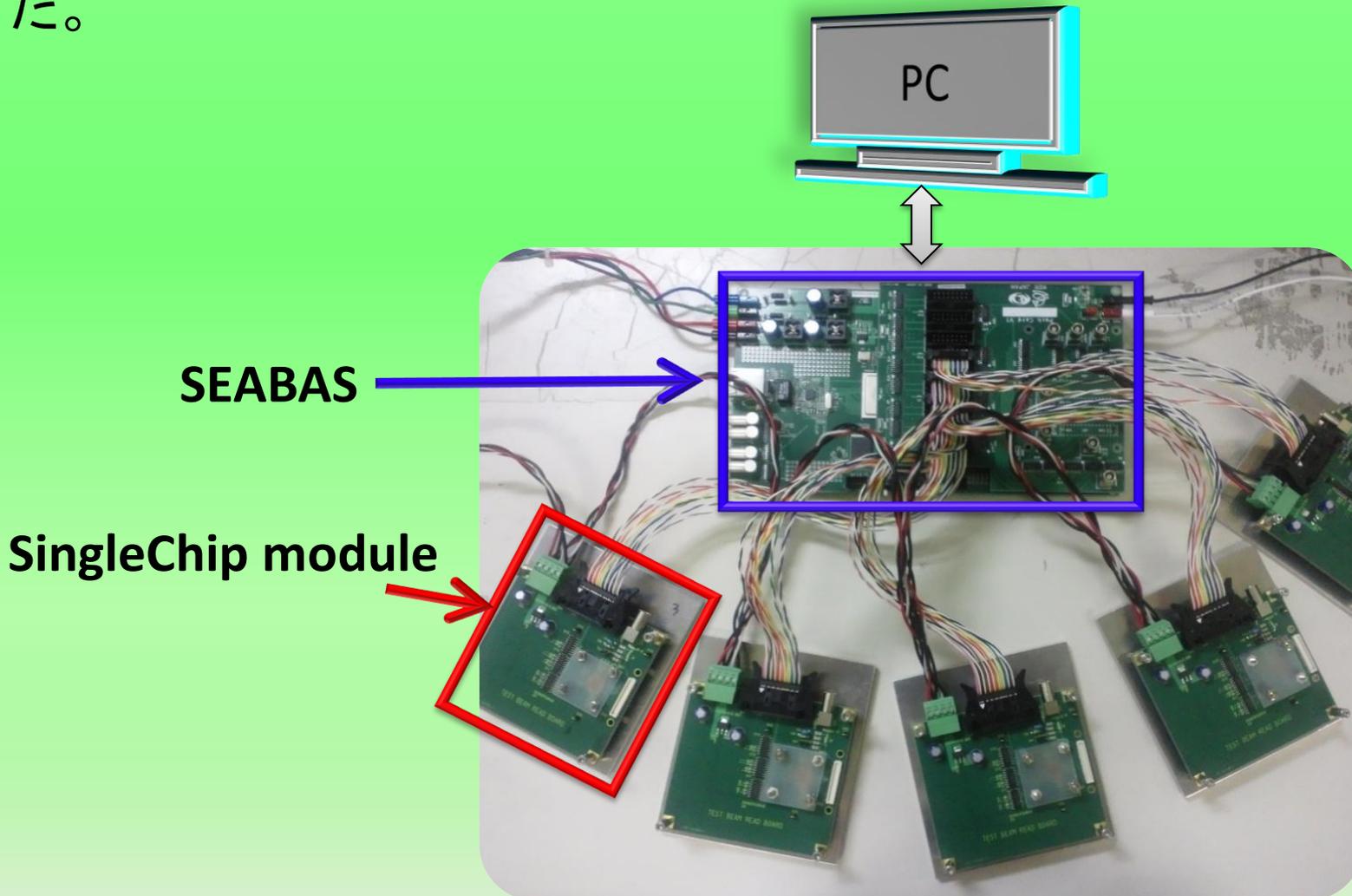


Data受信



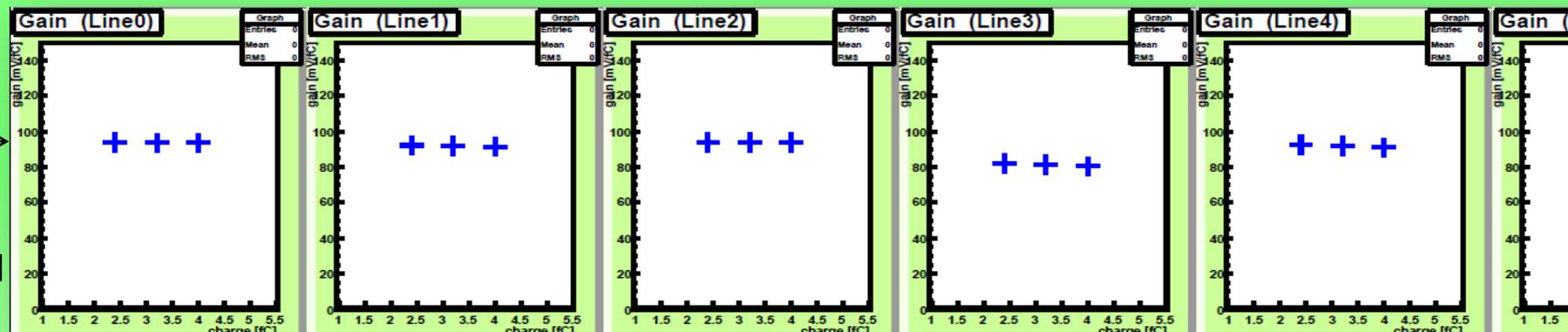
SEABAS DAQ同時読み出し

変更したSEABAS DAQを用いて、SingleChip module × 5台を読み出した。



SEABAS DAQ同時読み出し結果

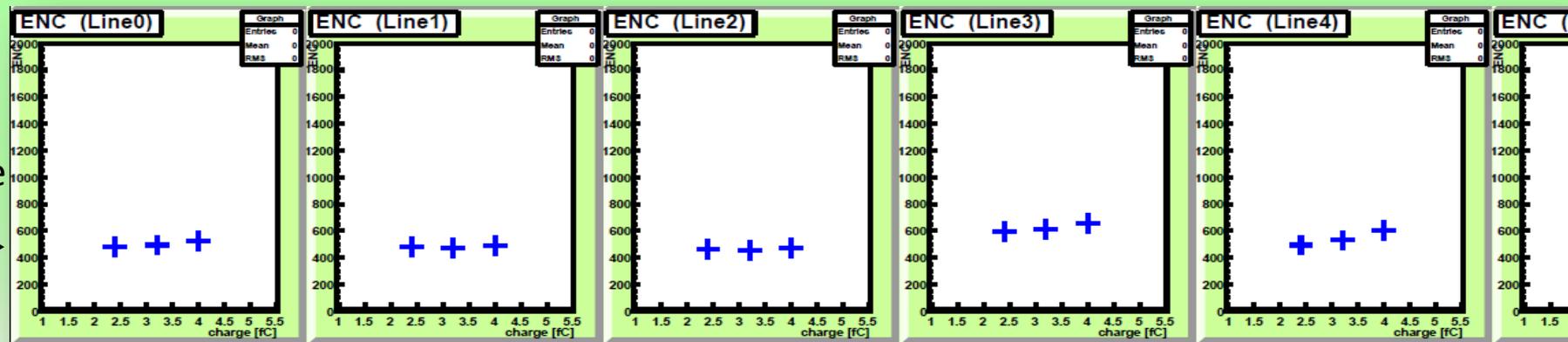
変更したSEABAS DAQを用いて、SingleChip module × 5台を読み出した。



~100
[mV/fC]

Gain vs 入力電荷

Chipの仕様通りの値が測定されている。
Gain : ~ 100弱 [mV/fC] ENC : 400強

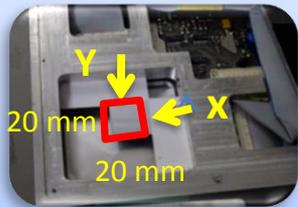


~450e

ENC vs 入力電荷

BeamTracking用DAQ

Telescope位置検出器 = 高分解能なSilicon Strip位置検出器



「Telescope位置検出器」



「IRAM」
ADC VME module



- Telescope位置検出器
 - Silicon Strip 検出器
 - X方向・Y方向の2つで1組
 - X・Yそれぞれ384 ch
 - Strip間隔：50 μm
 - 20 mm 四方
 - 分解能： $\sim 5 \mu\text{m}$ (design値)

BeamTracking用DAQ

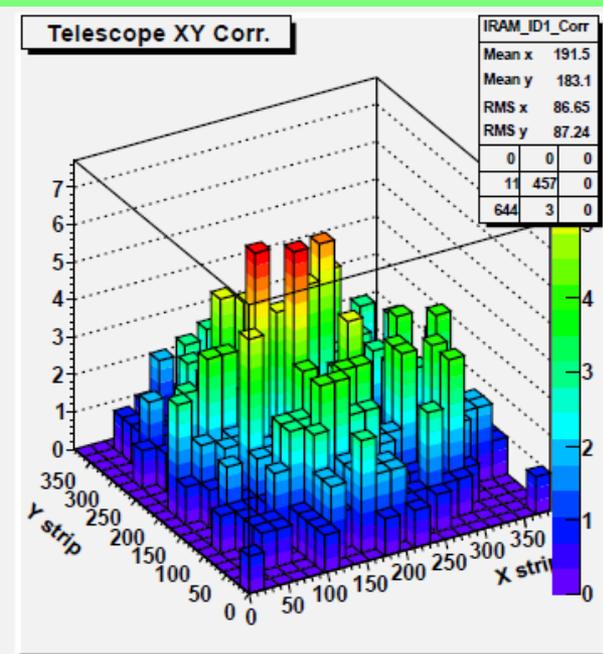
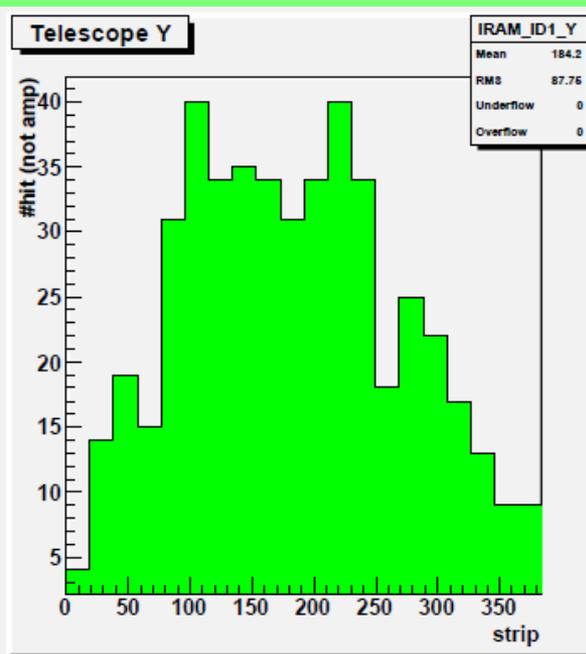
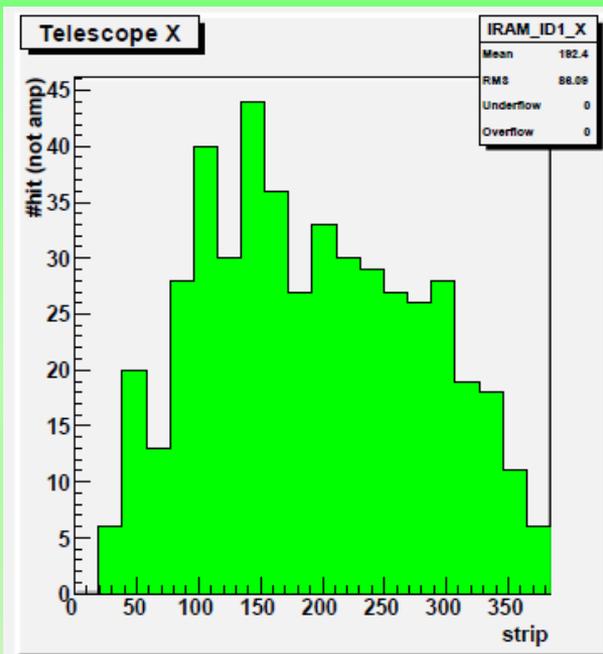
BeamTracking用DAQ (Telescope)を用いて宇宙線を検出した結果。

セットアップ:



測定結果:

- 測定時間 : ~37時間
- ヒット数 : 457 hit
- MC予想 : 507.8 hit



まとめ

- 目的:
 - 開発中の評価試験用DAQシステムの変更
 - 上記を用いたTestBeam用DAQの構築
 - 高分解能なBeamTrackingを行った上で、最大8枚のサンプルセンサーの評価試験が可能なものを目指す
- 現状:

TestBeam用DAQに必要な2つのDAQの、独立な動作がほぼ確立出来た

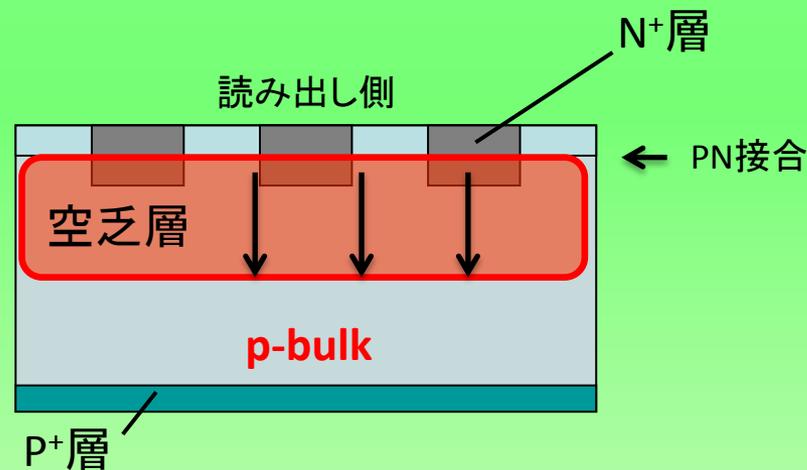
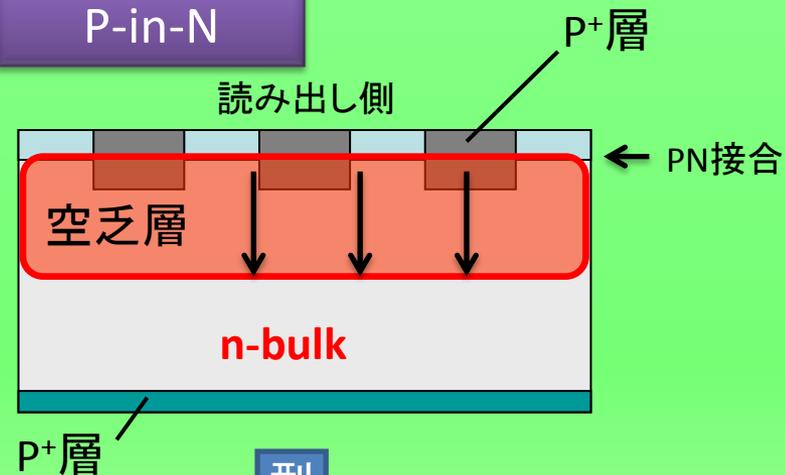
 - SEABAS DAQ: 複数Lineの読み出し試験が完了
 - BeamTracking用DAQ: 宇宙線による信号の読み出し試験が完了
- 今後
 - 2つのDAQの統合(現在進行中)
 - 構築後、本年度内にRCNP(阪大)のBeamLineにおいて実試験を行う

Back up

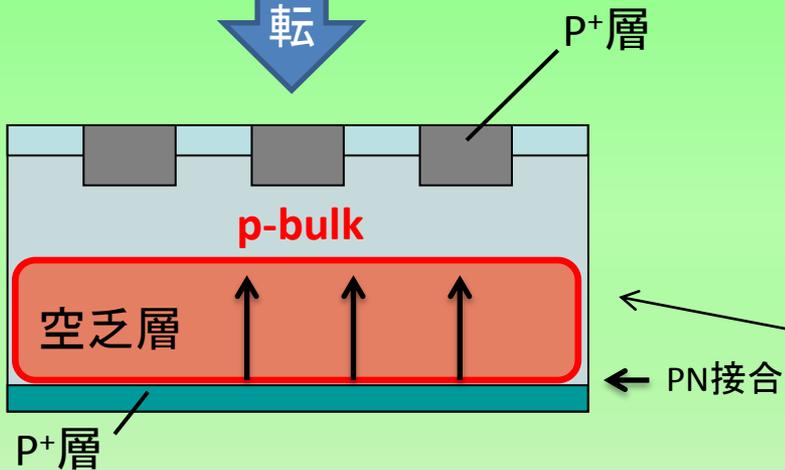
P in N / N in P

P-in-N

N-in-P



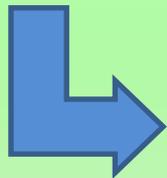
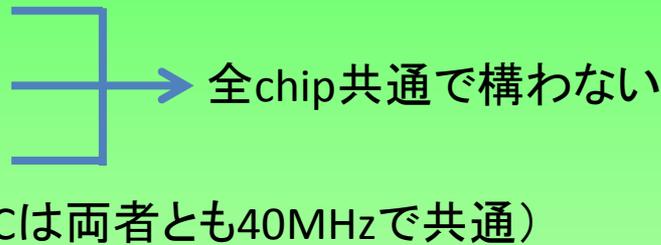
型
反
転



放射線によりbulk内のp型不純物が増加すると、bulkがp型に型反転する。

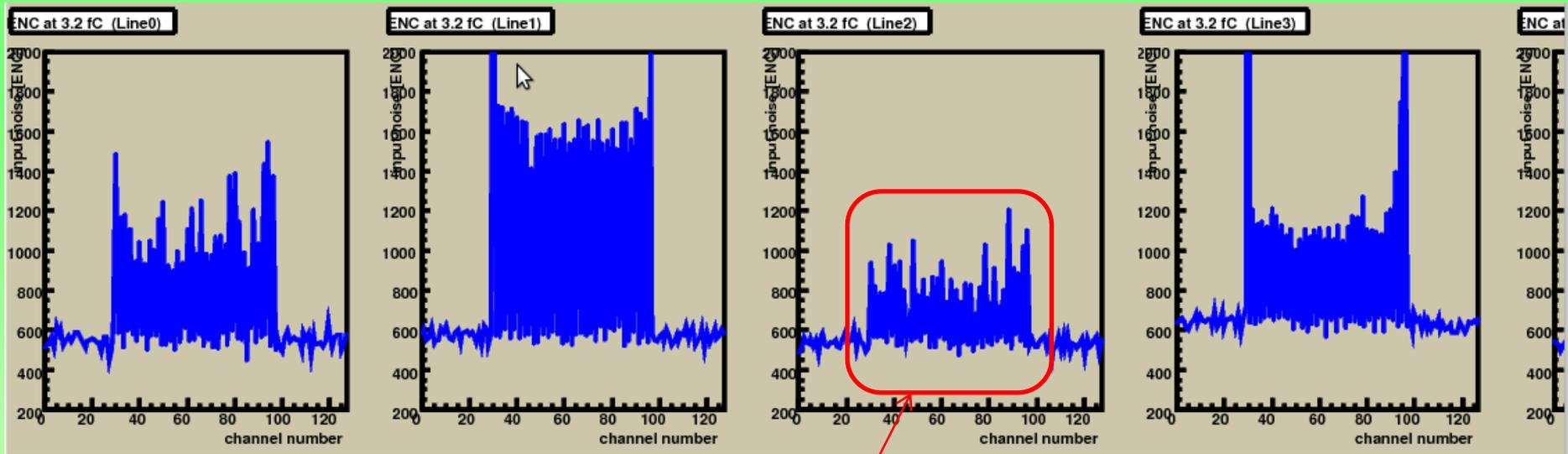
SEABASの読み出しLine

- SEABASのABCN-Chip読み出しに使用できるLine数 (LVDSの入出力が可能なLine)
 - 37本
- ABCN-Chip 1枚に必要なLine
 - HardReset
 - L1 Trigger
 - Clock, BC
 - Command
 - Data



— 最多読み出し可能Line数 —
Command Line全Line共通 : 33 Line
Command Line全Line個別 : 17 Line

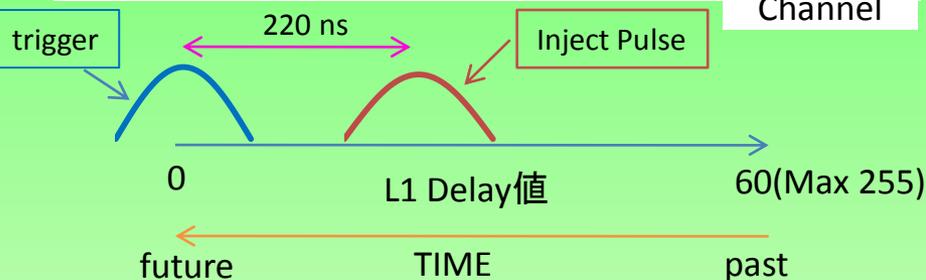
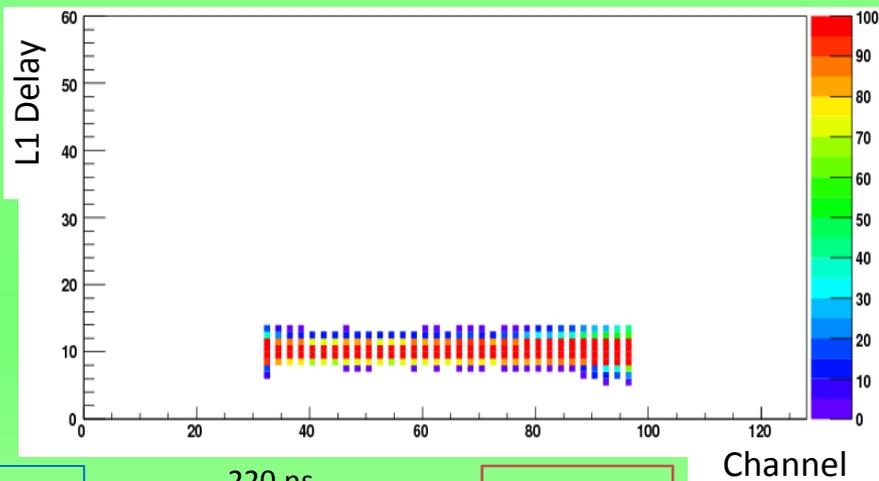
読み出しChipのNoise



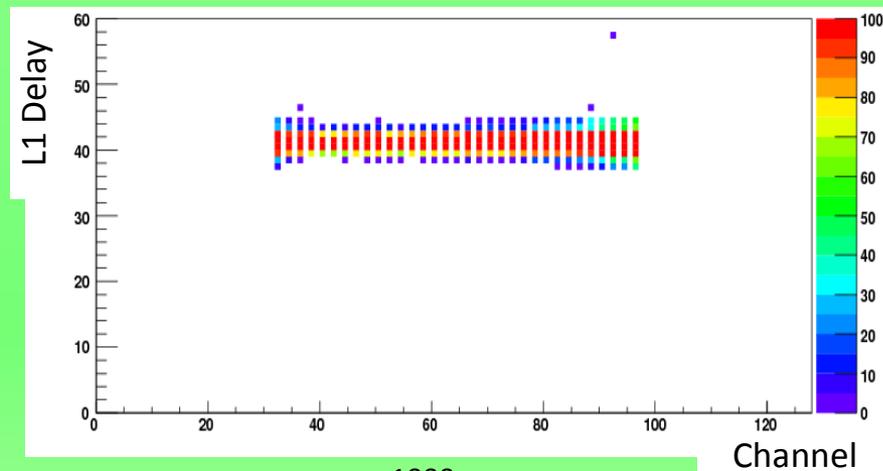
Chipの入力端子がセンサーへのラインにワイヤーボンドされているch

L1 Delay Scan Test

- TriggerとInject Pulseの時間差 : 220 ns



- TriggerとInject Pulseの時間差 : 1000 ns



1 L1 Delay = 25 ns

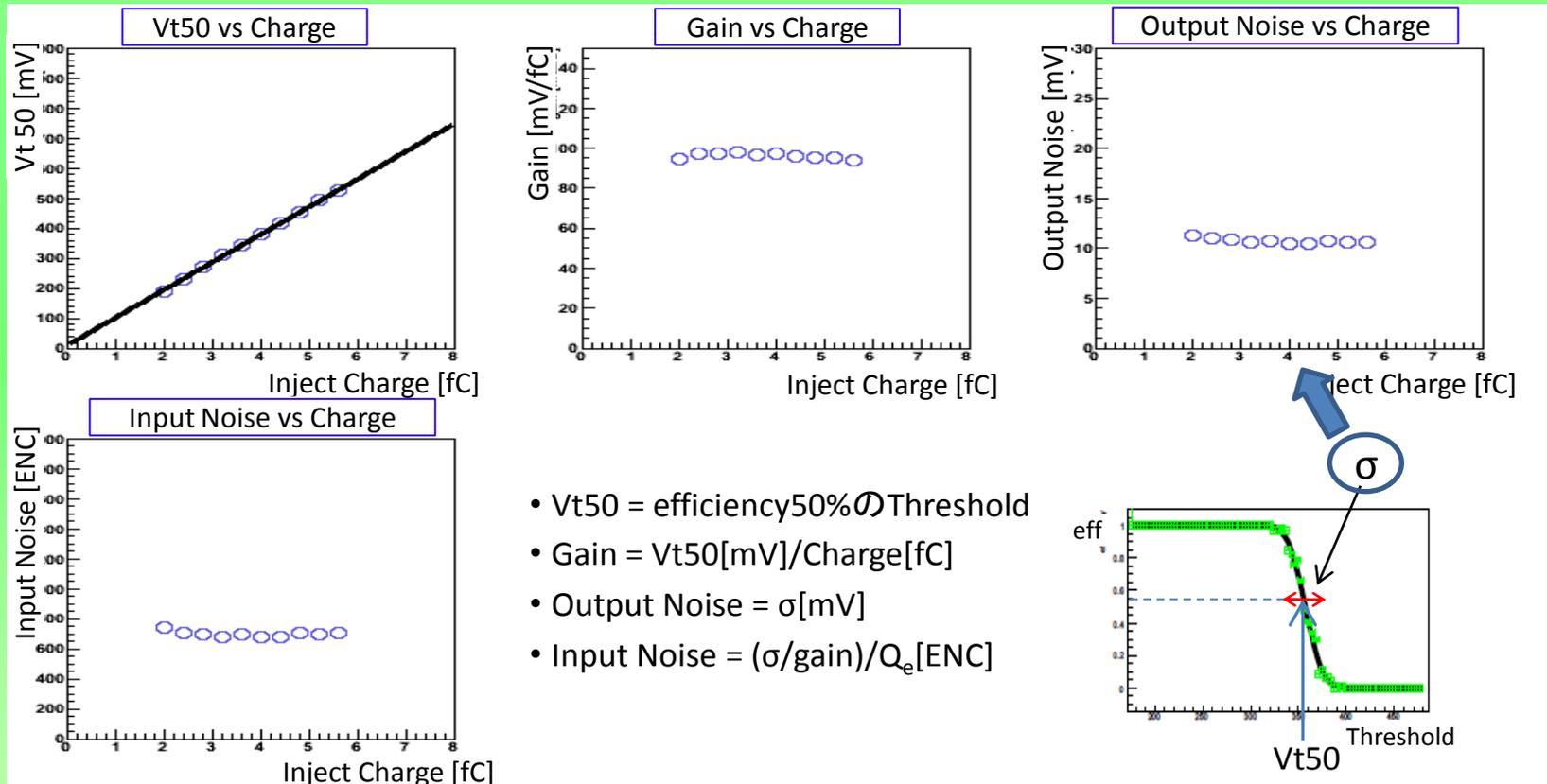
L1 Delay Scan:

従来、Trigger SignalはInject Pulseよりも遅れてくるものである。

その為、本TestはABCN ASICがTriggerを受け取った際に、Triggerを受けたタイミングからどれだけ遡ったタイミングでHit Dataを読み出せばよいかを決定する為のTestである。

このTESTでは、各L1 Delay値につきそれぞれ100Trigger分のdataを貯めている。

Gain Curve Test



Gain Curve Test:

- Vt50/Gain/Output Noise/Input Noise vs Charge
各chの Threshold Curveから出したVt50/Gain/Output Noise/Input Noiseのch平均値を、各Inject Charge[fC]を横軸にとってplotしたもの。

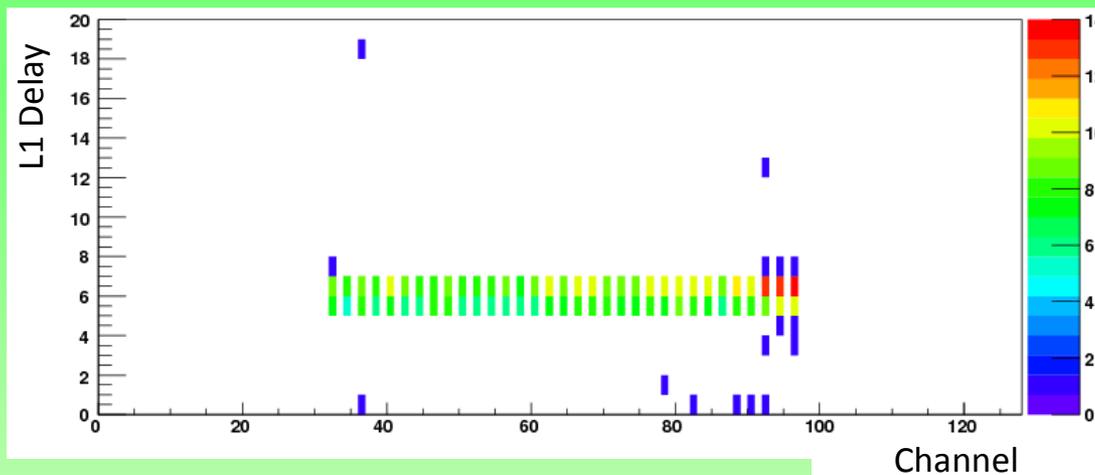
Gain Curveを取り、このChipのGain特性を明らかにすることは、適切なThresholdを設定する際等に必要となる。

Checking Source Test(L1 Delay Scan)

--- SET UP ---

Checking SourceとPMT+シンチレータ(Trigger)とSensor

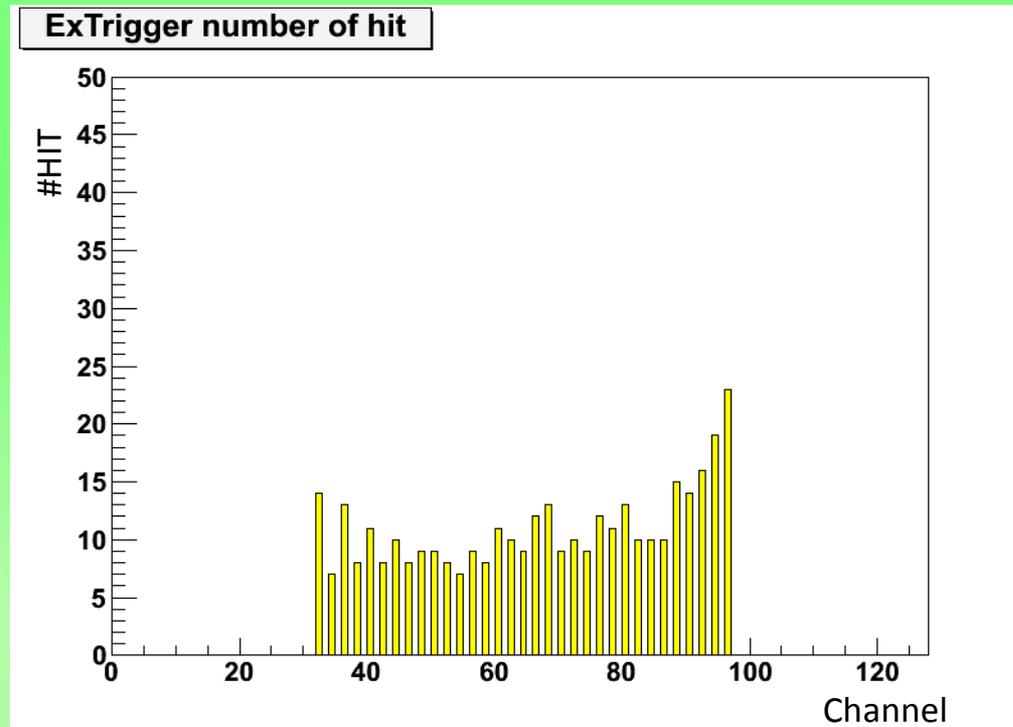
- 使用Checking Source : 90Sr (β 線源、Avg E : ~ 1 MeV(Max E : ~ 2 MeV))
 - Sensorに落とすEnergyは ~ 5 fC
- Threshold : 250 mV (~ 2.5 fC)



- 上図より、この測定で使用したSetupでの適切タイミング(L1 Delay)は5 or 6(= 125 or 150 ns)となる。
- 今回の試験ではASICのchのうち32ch,34ch,36ch,・・・,92ch,94ch,96chのみしかSensorに繋がっていない為、hit分布が上図のようになる。

Checking Source Test(Hit Test)

- 使用Checking Source : 90Sr (β 線源、Avg E : ~ 1 MeV(Max E : ~ 2 MeV))
- Threshold : 250 mV (~ 2.5 fC)
- L1 Delay : 5



- Sensorに繋がっているch(32ch ~ 96ch)にHitが見える。
 - ✓ 仮にL1 Delayの値を5 or 6以外の見当違いの値にすると、hitは全く得られなくなる。