# SLHC用プラナー型ピクセル 検出器の性能評価

#### 東京工業大学 永井遼

陣内修,岸田拓也,寄林侑正(東工大) 池上陽一,海野義信,近藤敬比古,寺田進,東城順治(高工研) 木村直樹,寄田浩平(早大),永井康一,原和彦(筑波大) 高嶋隆一(京都教育大),中野逸夫(岡山大),花垣和則(阪大) 他アトラスSCTグループ

## 目次

本研究の目的

ATLAS内部飛跡検出器のアップグレードに合わせて、新たなプラナー型ピクセル 検出器を開発する。

- ATLAS内部飛跡検出器アップグレード
- プラナー型ピクセル検出器の製作
  - n-in-p型ピクセル検出器
- 新しいセンサーの性能評価測定
- まとめ

## ATLAS実験 アップグレード

- CERN SLHC(Super-LHC)計画に対するアップグレード
  - 現行LHCの輝度を10倍にする計画(2020~)
    - 検出器の放射線損傷増大(粒子密度~10<sup>16</sup> n<sub>eq</sub>/cm<sup>2</sup>)
      …現在のATLAS内部飛跡検出器では耐性が足りない
  - 今後LHCで観測されるであろう新現象の改良測定
    - ・Higgs粒子の(湯川、自己)結合定数
    - SUSY粒子の質量、崩壊分岐比

ATLAS実験ではSLHC計画に際し、

内部飛跡検出器をすべて入れ替える予定

- 最内層ピクセル検出器(IBL)の追加(2016~)
  - 現行最内層(B-layer)の(2020年までの)放射線劣化に備える
  - バーテックスタギング性能の向上
  - SLHC計画の前に行う
    - ・<u>ピクセル検出器アップグレード当面の目標</u>

## ATLAS実験 内部飛跡検出器

## 内側からPixel, SCT, TRT

- Pixel:シリコンピクセル検出器
  - ビームラインから5cm--14cm(最内層)
  - 高粒子密度下での位置測定
  - 分解能 ΔRφ = 12 μm, Δz = 70 μm
- SCT : シリコンストリップ検出器
  - 4層(2面/層)による飛跡測定
  - 日本グループが開発・製作・設置・維持・運転を担当 TRT end-cap
- TRT: ストロー型ガス検出器
  - 73層の連続飛跡測定
- 現行ピクセル検出器
  - 50µm×400µm,厚さ250µmのピクセルサイズ
  - 16個のフロントエンドチップ(FEチップ)で1モジュール
  - 検出器面積 2.3 m<sup>2</sup>

バンプボンドによるハイブリット型ピクセル



**TRT** barrel



## 使用したフロントエンドチップ

- ATLAS実験ピクセル検出器
  標準フロントエンドチップ(FE-I3)
  - 50×400 µm<sup>2</sup>のピクセル基板
    を18×160個搭載
- 読み出し速度
  - Hitの記録…25ns毎
  - Level 1 triggerが来るまでの3.2µsの間、観測された信号を保持
    ⇒読み出し
- シリコンセンサーからの信号の読み出し
  - 増幅、ON-OFFデジタル化、
    Time-over-Thresholdによるパルスハイト測定を行う



# 浜松ホトニクス(HPK)製作ピクセル検出器

- HPKでn-in-p型ピクセル検出器を 製作
  - 今回初めてバンプボンディングを行う
- バンプボンディング
  - センサーとFEチップの接合
    - FE側とセンサー側それぞれに金属のバンプ
      を用意
      - ⇒ バンプが繋がるように接着
    - バンプボンディングはピクセルのような微細 な構造の接続に適している
  - センサー側:無電解UBM(Ni/Au)
  - FE-I3側:PbSn
  - FE-I3は現在ATLAS実験で使用されて いるものを使用





↑ バンプボンディング例 (Bonn大学)

# n-in-p型シリコン検出器

## <u>現行 n-in-n型</u>

- 空乏化は読み出し逆面から
  → 完全空乏化が必要
  → 両面リソグラフィーが必要



## <u>新規 n-in-p型</u>

- 空乏化は読み出し面から
  → 低バイアス電圧でも測定
  が可能
  - → 片側リソグラフィーでよい





n-in-p型に変えるメリットが大きい



## FEチップの回路検査

## • バンプボンディング検査(ノイズ測定による)

・リーク電流測定

読み出し電極側の空乏化進行度測定



- ノイズ測定(個々のピクセルの全同時測定)
  - ATLASアップグレード開発で標準に使用されている USBPixシステムを使用
  - FE-I3のアナログ回路手前に電荷を入射して、その反応を測定

## <u>リーク電流測定</u>

• 読み出し回路を介さず、直接測定



# USBPix 試験システム

## <u>ATLAS標準ピクセル検出器試験システム"USBPix"</u>

- USBによる制御・読み出し
  …試験セットアップの簡易性
- チップカードは取り替え可能
  - 最大16個のFEチップを同時測定可能
- 制御ソフトウェアにより、
  標準的な検査を行うことが出来る
  - Digital Test: FEチップoutputに疑似信号を200発入射。
    端末に戻ってくる量を測定。
  - <u>Analog Test</u>: FEチップ手前にThreshold越えの電荷を200発入射。
    端末に戻ってくる量を測定。
  - <u>Charge injection Scan</u>: FEチップ手前に電荷を小さいものから順に200発ずつ 入射。S-curveを測定し、Thresholdを測定。
  - Source Scan:セルフトリガーによって線源による信号を観測。



バンプボンディング評価方法

## <u>Charge injection Scan(S-curve fit)を用いたノイズ測定</u>

- Charge injection Scan:電荷を小さいものから徐々に入射してS-curveを 作成。Discriminatorの閾値を測定するスキャン。
- シリコンセンサーにバイアス電圧を かけると、両極に電荷が拘束される
   ⇒ 電荷のノイズが減少する
   ⇒ S-curveにおけるσが減少する
- バイアス電圧によるノイズの変化を みることで、センサーからのノイズを 読み出せているかがわかる
   ⇒ バンプボンディング評価が可能



ノイズ変化がないものはシリコンとFEが結合していない
 ⇒ バンプボンディング不良がわかる

今回はバイアス電圧0Vと50Vのときを比較してノイズの変化を調べた

# センサー部接続評価

### <u>回路テスト</u>

- Threshold越えの電荷(約3fC)を
  200発入射 端末に返る量を測定
- 白点は無反応点…220点観測
  ⇒回路不良点と推定



### <u>バンプボンディング評価</u>

- バイアス電圧0Vと50Vのノイズ差分
- 色付きの点はノイズ差分が著しく少ない点…63点観測







## <u>リーク電流のバイアス電圧依存性を測定</u>

HPK製n-in-pは現時点で高電圧が かかるエッジの保護をしていない。 放電を防ぐため、低電圧(60V以下) での試験を行った 結果は n-in-n , n-in-p それぞれ について、 温度 20°C, 30°C での試験を示している。

新たにHPKで製作されたn-in-pセン サーは現行のn-in-nセンサーに比 べ、リーク電流が少ない。(1桁違う)

今回のHPK製検出器は製造品質が高いことを示している

20

40

60

160

現行n-in-n

100

80

30°C (n-in-n) 20°C (n-in-n)

30°C (n-in-p)

20°C (n-in-p)

140

Bias Voltage [V]

120

# 読み出し電極側の空乏化進行度

#### Bad fits数(S-curve測定でフィットができなかったピクセル)の変化

n-in-nは50V付近で急速に減少 n-in-pは0Vからほとんど変化しない

- n-in-nでは空乏化が裏面(p+面)から 起こるため、読み出し側はなかなか空 乏化しない
   ⇒ センサー部のキャパシタンスの変 化が著しい
   ⇒ ノイズの変化が著しい
- n-in-pでは読み出し電極側から空乏化 が進む
   ⇒ センサー部のキャパシタンスの変 化はほとんどない

n-in-pではバイアス電圧が低電圧下でも 動作できることが確認された



## まとめ

- ATLASアップグレードに向けて、新たなプラナー型n-in-pピクセル検 出器を浜松ホトニクス社で製作した
- さらに、FE-I3チップとバンプボンディングしたフリップチップモジュール
  を日本で初めて製作した
- n-in-p型センサーの回路試験、バンプボンディング評価を行い、 97.6% (2597個/2660個) のピクセルが正常に動作していることを 確認した
- 現行のn-in-n型と今回のn-in-p型を比較し、空乏化の過程の違いを 観測することができた

 CERN プロトンシンクロトロン(PS)でのビームテストによって検出器の 特性を検査

# **Backup slides**

# シリコン検出器の構造選択に重要な点

#### <u>ピクセルセンサーの構造</u>

- センサー上に多数のピクセルを配置す るため、ピクセル間の漏電がないこと が望ましい。
- n型表面は製造時の特性により導通し ている
- n<sup>+</sup>ピクセル電極間にpを挟む(p-stop, p-spray)ことで解決。
   ⇒ 片側リソグラフィー
- 同様に、裏面にp-n側ジャンクションを つくるため、こちら側にも加工が必要
   ⇒ 両面リソグラフィー



 製造コストを下げるにはなるべくリソグ ラフィーが少ないほうがよい

#### <u>n型半導体の型変換</u>

- n型半導体は放射線損傷によって
  p型不純物密度が高まり、
  ついにはp型に変換する。
- したがって、バルク部分にn型を使用すると、放射線損傷によってはp型に変わってしまう。
- ただし、表面放射線損傷によって 表面はn型のまま
   ⇒ n+ピクセル電極間にpが必要

裏面にp-nジャンクションが ある間は全空乏化が必要 バイアス電圧を上げる必要有