

# ATLAS アップグレードに向けた ミュオン検出器読み出し回路の研究開発

東京大学素粒子物理国際研究センター  
神谷隆之

二ノ宮陽一, 結束晃平, Katarina Bendtz, 坂本宏  
佐々木修<sup>A</sup>, 池野正弘<sup>A</sup>, 内田智久<sup>A</sup>, 菅谷頼仁<sup>B</sup>  
KEK素核研<sup>A</sup>, 阪大理<sup>B</sup>, 他ATLAS日本TGCグループ

# Outline

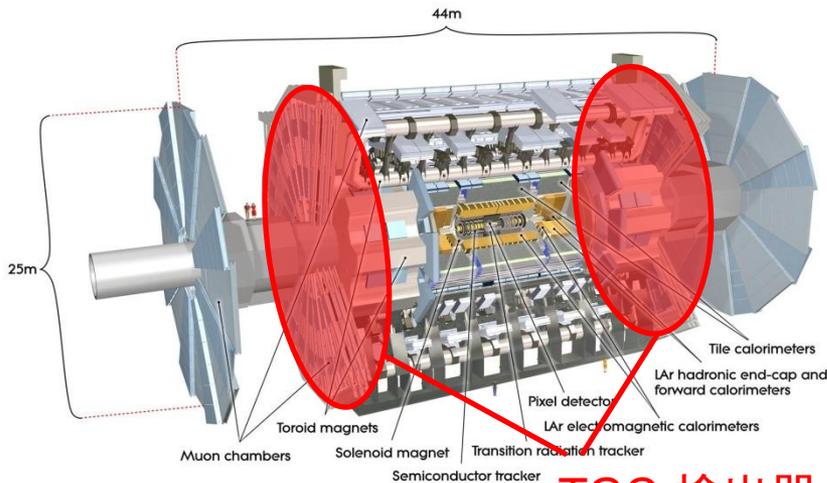
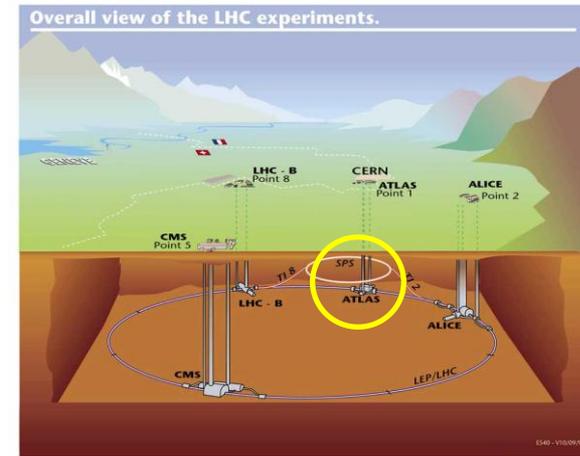
---

- LHC ATLAS 実験の概要
- ミューオントリガーシステムの概要
- 読み出しモジュール (ROD) のアップグレード
  - Rocket IO GTP (Gigabit Transceiver) の評価
  - SiTCP (Silicon TCP) の評価
- プロトタイプの開発

# LHC と ATLAS 検出器

## LHC 加速器: p-p Collider

主リング円周	27km
衝突頻度	40MHz
重心エネルギー	14TeV
ルミノシティ	$10^{34}\text{cm}^{-2}\text{sec}^{-1}$



TGC 検出器

## ATLAS 検出器

- Higgs やSUSY などを探る汎用検出器
- 約 1GHz の反応レートから興味あるイベントを選ぶための3段階トリガーシステム
- 75kHz → 3.5kHz → 200Hz
- レベル1トリガーは最大75kHz

# LHC ATLAS アップグレード

- LHC: 2020 年までにデザインルミノシティ  $10^{34} \rightarrow 5 \times 10^{34}$  にする計画

(現行ルミノシティ  $10^{31}$ , 2010年中に  $10^{32}$ )

- ATLAS 検出器のアップグレード
  - 放射線損傷による測定機及び加速器の寿命  
→ 検出器自体の交換
  - 高ルミノシティ、高トリガーレート  
→ 新トリガーシステムの開発  
→ それに伴う新モジュールの開発

2013年～  $10^{34}$

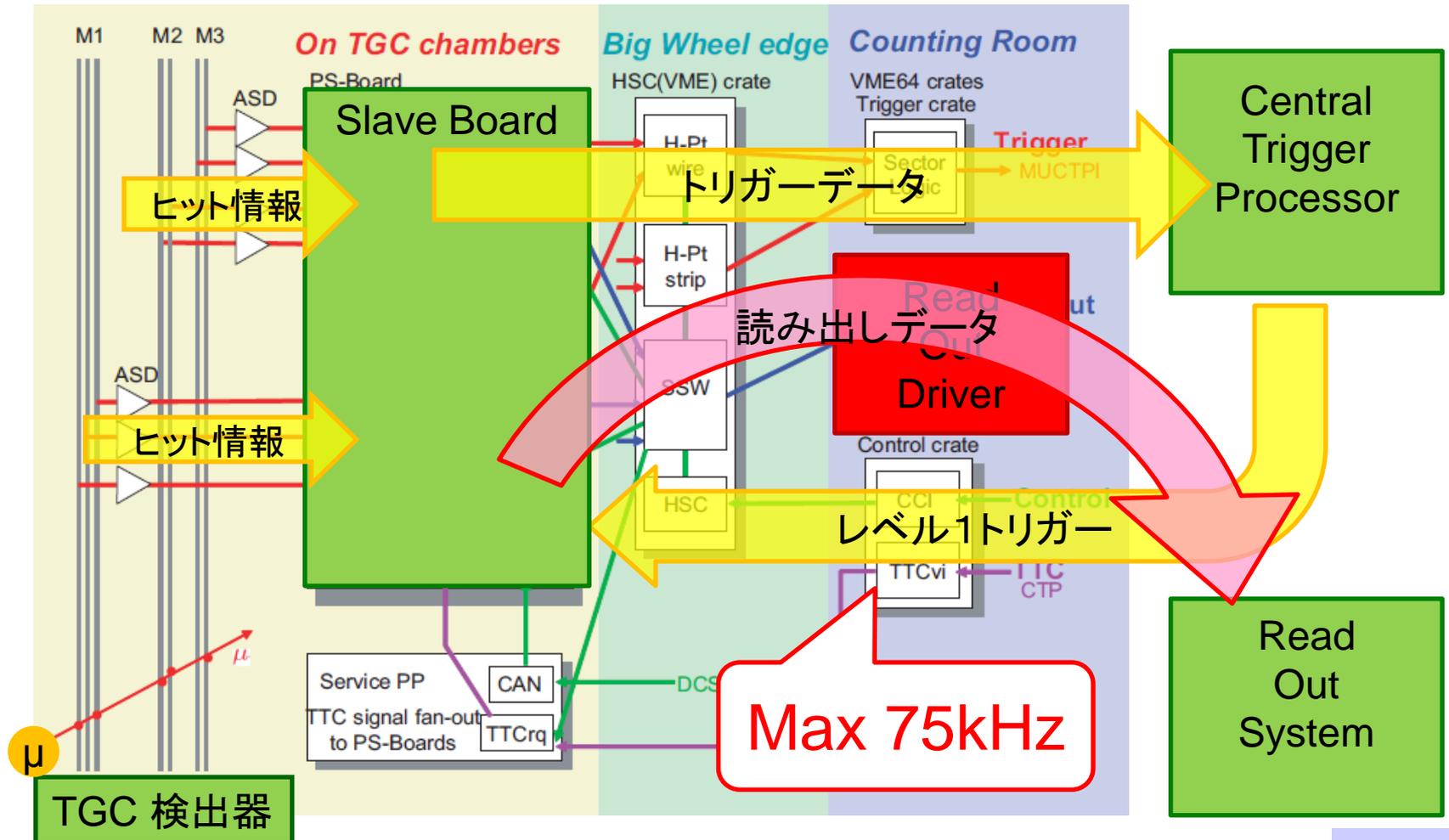
四極電磁石  
の交換など

2017年～  $2 \cdot 10^{34}$

LHC リング前段  
加速器の増強など

2021年～  $5 \cdot 10^{34}$

# ATLAS の現行トリガーシステム



# ROD のアップグレード

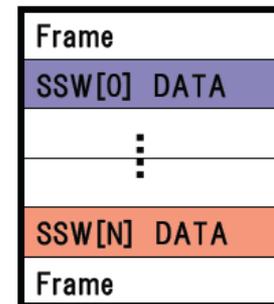
- Read Out Driver

直前までの複数のモジュール(SSW) からデータを集め、1つのイベントデータとしてまとめる

SSW[0] DATA

⋮

SSW[N] DATA



ATLAS共通のフォーマット

- LHCアップグレードにより  
レベル1トリガーレートは

75kHz → 150kHz になる見積もり

- 現在の ROD では 75kHz が限界



150kHzのトリガーレートに耐えうる新RODの開発が必要

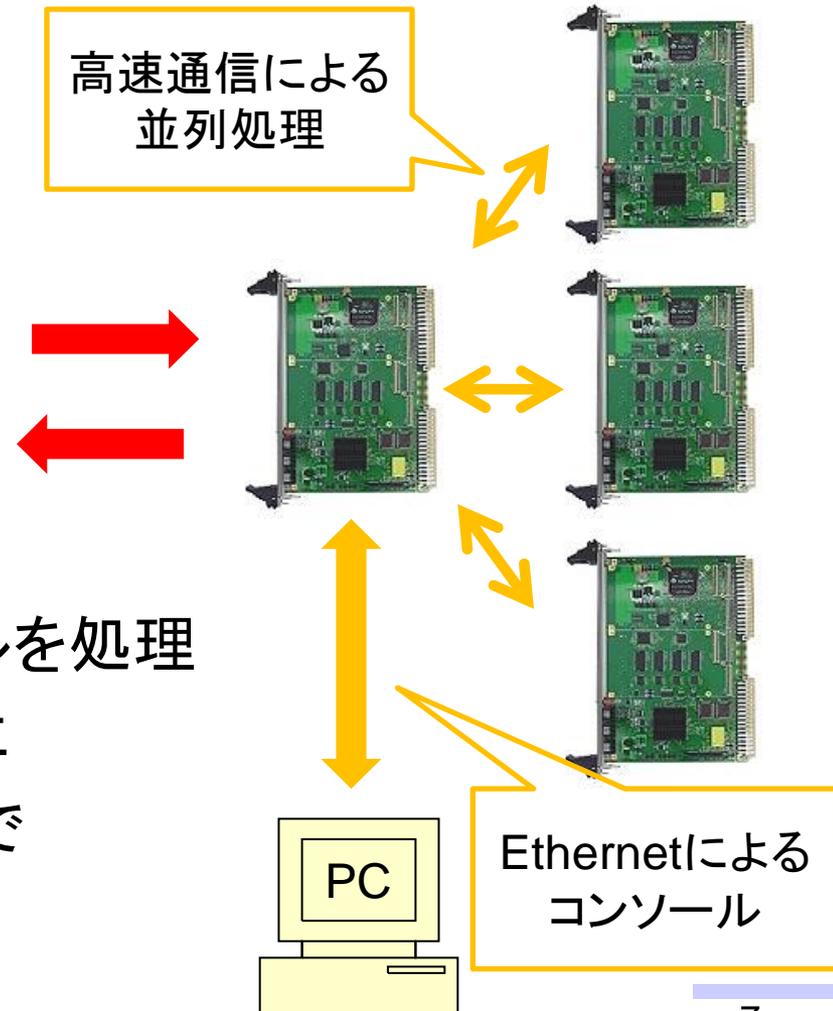
# 新RODに必要な機能

- Rocket IO GTP

- ギガビットランシーバ
- 複数のモジュールをつなげ  
並列計算を可能にする  
→ **高速処理が可能**

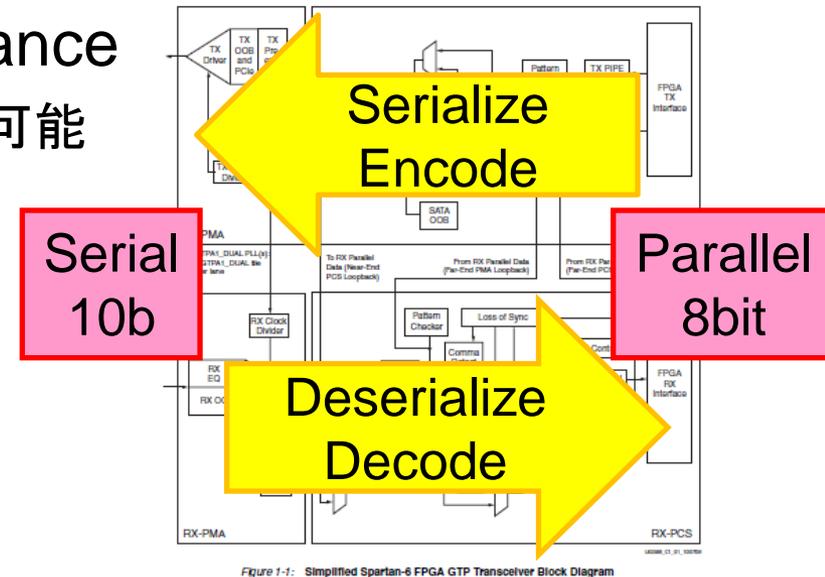
- SiTCP

- ハードウェアでTCPプロトコルを処理
- FPGA に CPU を載せた際に  
Ethernet 経由のコンソールで  
**デバッグが容易**



# Rocket IO GTP

- Gigabit Transceiver with Performance
  - Spartan6 FPGA LXT シリーズに搭載可能な高速シリアル通信のハードマクロ
  - Serializer / Deserializer
  - **8b10b** Encoder / Decoder
- 8b/10b
  - 高速シリアル通信の方式
  - 2bit 付加し、テーブル変換によって 0 や 1 のバランスをとる
  - 安定した高速通信が可能

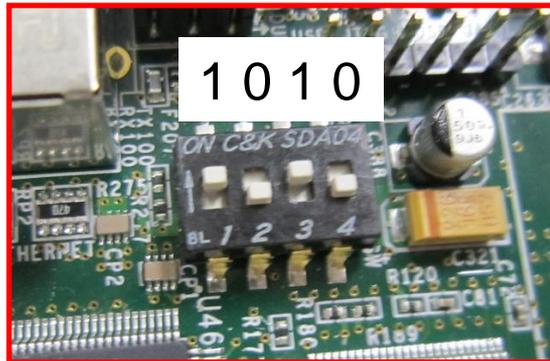
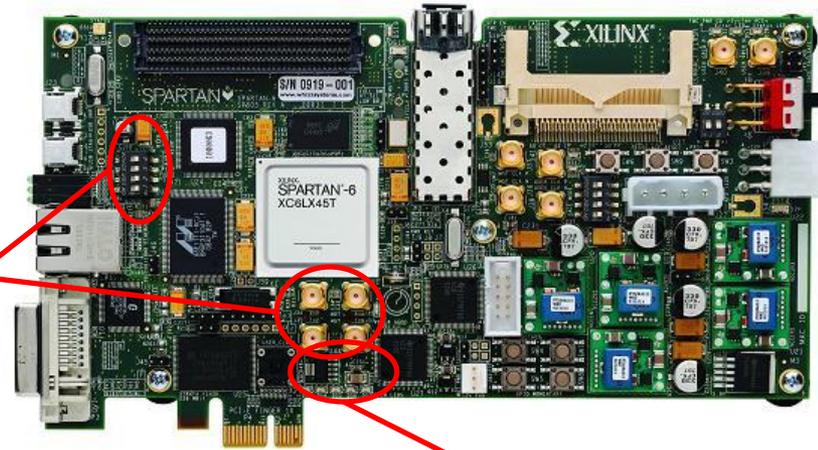


例

000 00000 → 100111 0100  
000 00001 → 011101 0100  
...  
111 11111 → 101011 0001

# Rocket IO GTP の評価

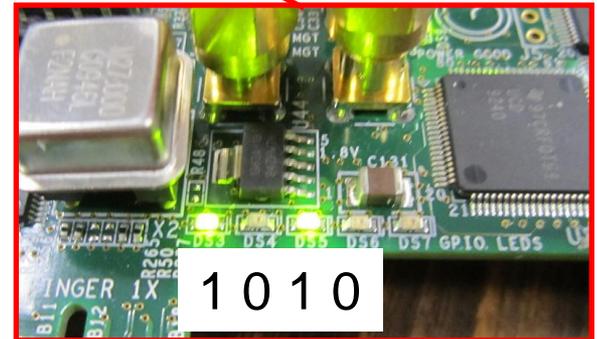
- Spartan6 FPGA 評価ボード
- Rocket IO GTP でデータの送受信をする FPGA デザインを作成
- SMA ケーブルでループバック



DIP スイッチで  
パラレル信号入力

1101001010

シリアル送信



LED で出力確認

# オシロスコープによる観察

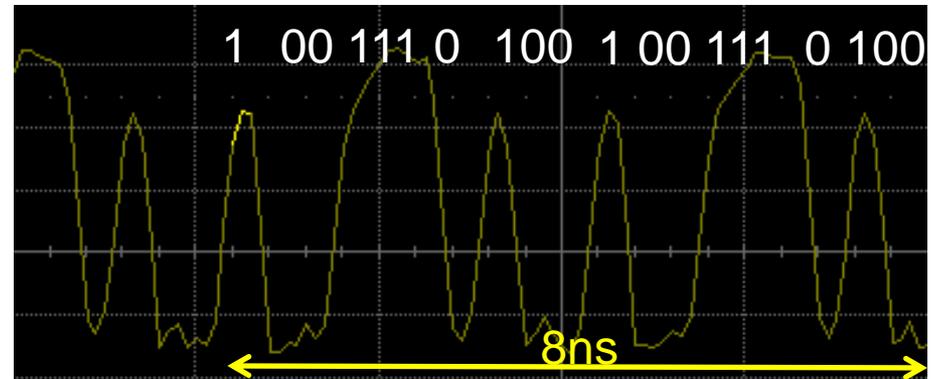
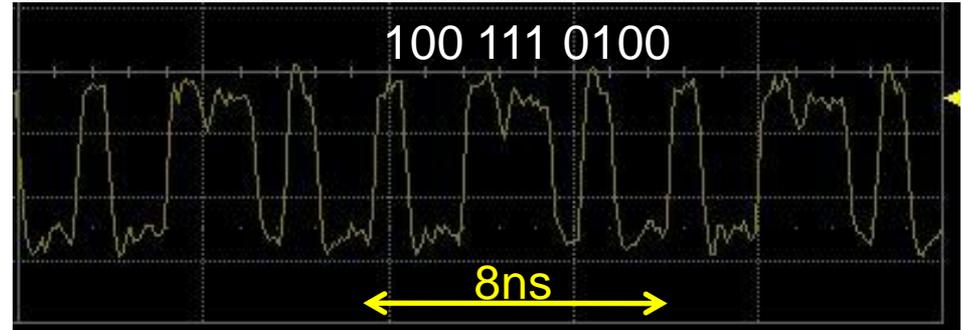
000 00000 (D0.0) の送信  
→ 100111 0100 (8b10b変換後)

- 8bit 送信の場合

$$10\text{bit} \times 125\text{MHz} = 10\text{bit} / 8\text{ns} \\ = 1.25\text{Gbps}$$

- 16bit 送信の場合

$$20\text{bit} \times 125\text{MHz} = 20\text{bit} / 8\text{ns} \\ = 2.5\text{Gbps}$$

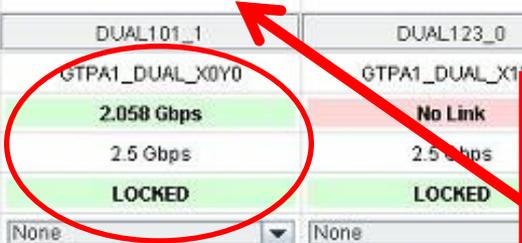


それぞれで、予想通りの波形が観察できた

# サンプルプログラムによるビットエラーチェック

	GTPA1_DUAL_X0Y0_0	GTPA1_DUAL_X0Y0_1	GTPA1_DUAL_X1Y0_0	GTPA1_DUAL_X1Y0_1
<b>MGT Settings</b>				
MGT Alias	DUAL101_0	DUAL101_1	DUAL123_0	DUAL123_1
Tile Location	GTPA1_DUAL_X0Y0	GTPA1_DUAL_X0Y0	GTPA1_DUAL_X1Y0	GTPA1_DUAL_X1Y0
MGT Link Status	No Link	2.058 Gbps	No Link	No Link
Line Speed	2.5 Gbps	2.5 Gbps	2.5 Gbps	2.5 Gbps
PLL Status	LOCKED	LOCKED	LOCKED	LOCKED
Loopback	None	None	None	None
DUAL Link	Reset	Reset	Reset	Reset
TX Power	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
TX Error	Inject	Inject	Inject	Inject
TX Drive	280 mV (0000)	280 mV (0000)	280 mV (0000)	280 mV (0000)
TX Pre-Emphasis	0 dB (000)	0 dB (000)	0 dB (000)	0 dB (000)

2.5Gbpsで  
リンクが  
とれている



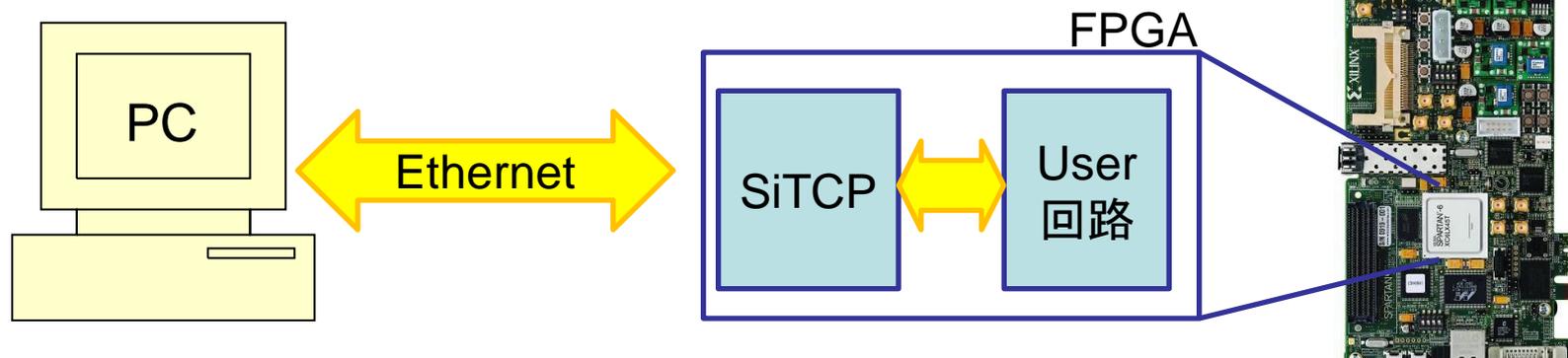
**Rocket IO GTP は問題なく動作している**

RX Equalization	-0.3 dB (00)	-0.3 dB (00)	-0.3 dB (00)	-0.3 dB (00)
RX Sampling Point	64 0.504 UI	64 0.504 UI	64 0.504 UI	64 0.504 UI
<b>BERT Settings</b>				
TX Data Pattern	PRBS 7-bit	PRBS 7-bit	PRBS 7-bit	PRBS 7-bit
RX Data Pattern	PRBS 7-bit	PRBS 7-bit	PRBS 7-bit	PRBS 7-bit
RX Bit Error Ratio	3.500E-001	8.203E-013	1.479E-011	5.682E-011
RX Received Bit Count	1.221E012	1.219E012	1.479E012	1.479E012
RX Bit Error Count	4.274E011	0.000E000	5.176E011	5.682E011
BERT Reset	Reset	Reset	Reset	Reset

1.0E12 bit  
送受信して  
エラーはゼロ

# SiTCP の評価

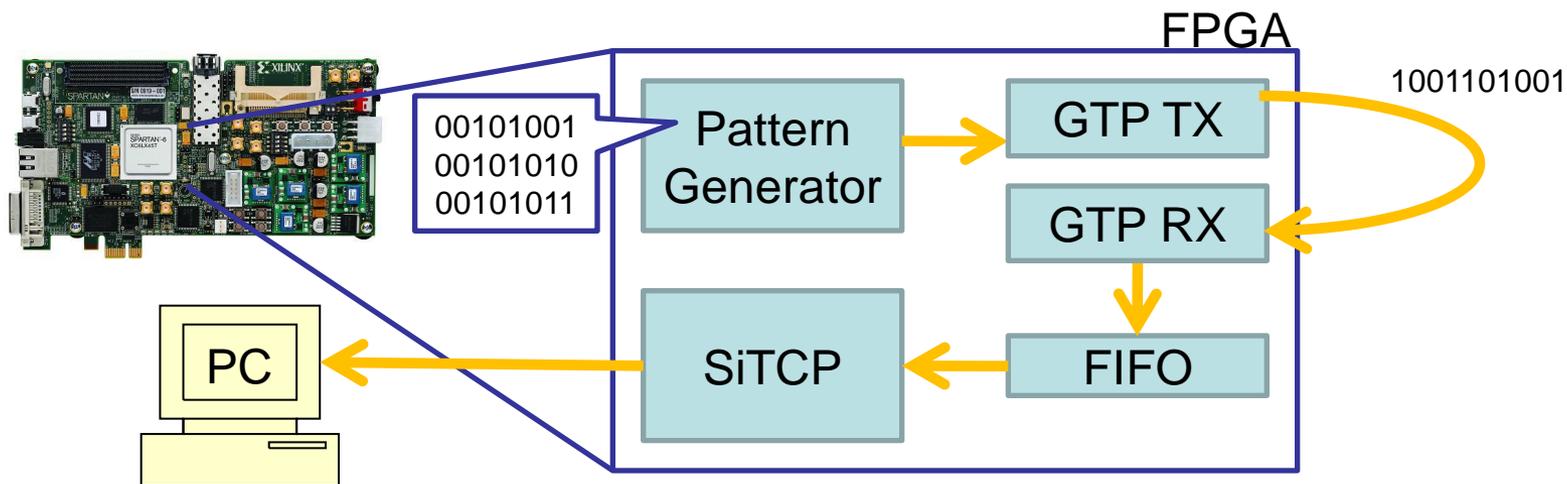
- **SiTCP**: ハードウェアで TCP のプロトコルを処理する技術
  - KEK の内田さんによって開発された
  - FPGA 上に実装可能で、FPGA を Ethernet に接続することができる
- PCのコマンドラインからFPGA上のレジスタに読み書き可能
- Spartan6 ボードに実装、接続 (Gigabit Ethernet)



実装は成功し、データの読み書きができた

# Rocket IO GTP と SiTCP の統合テスト

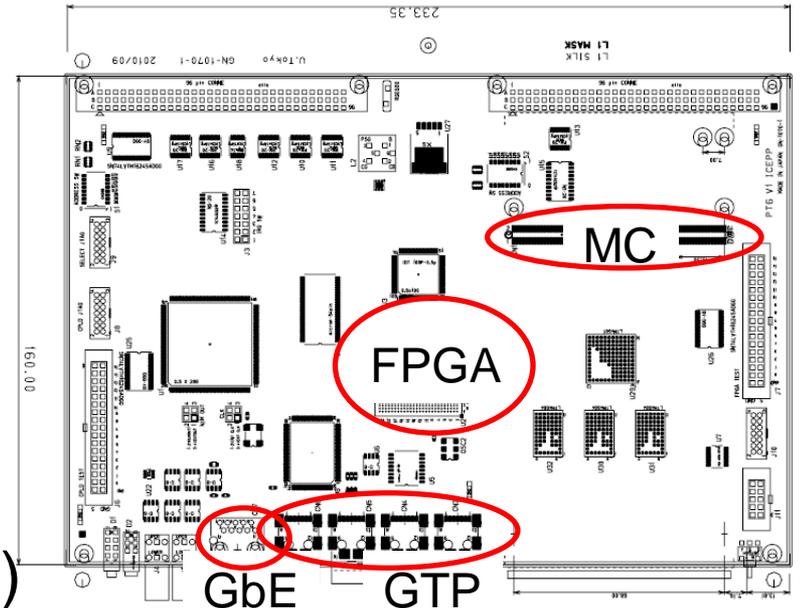
1. 8ビットパターンを生成(カウンター)
2. 8b/10b 変換し、Rocket IO GTP 経由でシリアル送信
3. ループバックして受け取り FIFO (First In First Out) に保存
4. FIFO のデータを SiTCP 経由で1つずつ読んで確認



1.25Gbps, 2.5Gbps の通信速度で動作

# PT6 ボードの開発

- ROD のプロトタイプ
  - FPGA汎用モジュール
  - 6UサイズのVMEモジュール
  - 想定されるRODに近い環境
- Spartan6 FPGA (LX150T) を搭載
- Rocket IO GTP を4レーン搭載
- Gigabit Ethernet を搭載 (SiTCP用)
- Mezzanine Card Connector を搭載 → 光通信が可能
- MicroBlaze CPU を搭載可能 (次の講演13pSL12: ニノ宮)
- Rocket IO 信号の伝送には HSSDC2 を使用



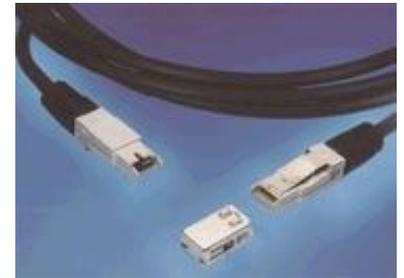
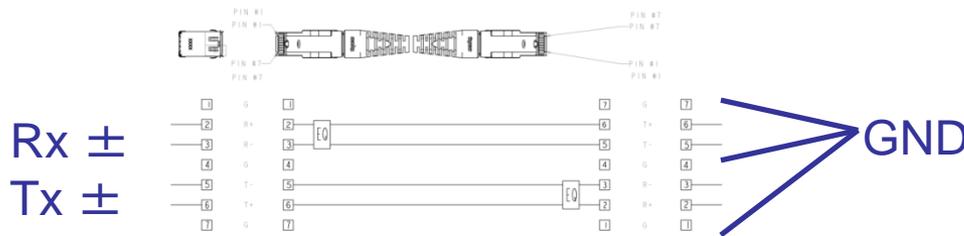
# PT6 ボードの開発

- Rocket IO 伝達用のSMA ケーブルは一本に対し信号線一本

→ Rocket IO GTP は差動信号のため送受信で計**4本**必要  
→ 場所をとる、コストがかかる、スマートでない



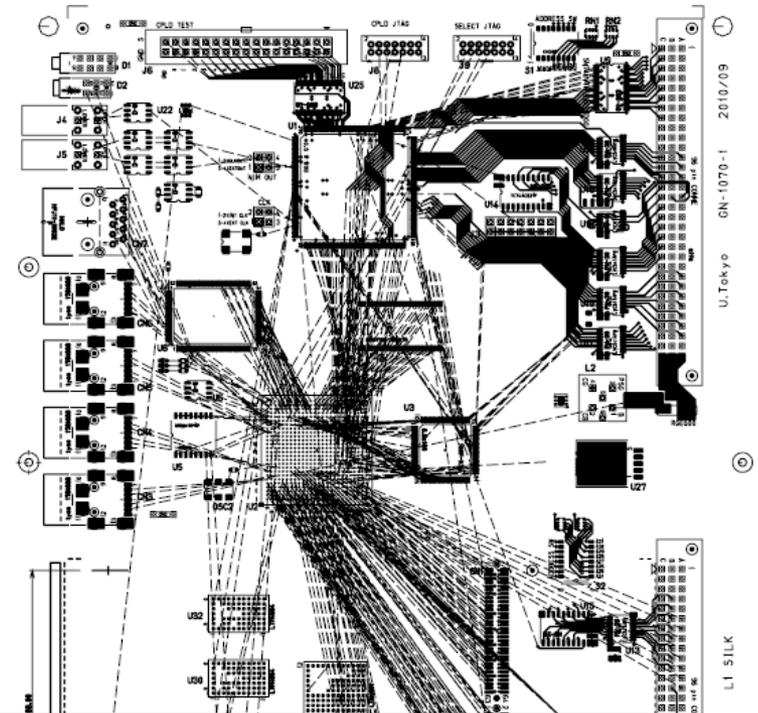
- **HSSDC2** (High Speed Serial Data Connector) を使用



- 1本のケーブルで信号線が7本 → **1本で全二重通信が可能**
- Max 5Gbps, 2.5Gbps では 17m までの通信が可能

# PT6 ボードの開発

- 部品選定、回路図作成は終了
- 現在業者に発注し作成中
- 今秋中には完成、年内には動作テストもする予定



今後は実際の ROD を想定した  
FPGA ロジック開発とその評価をしていく予定

# まとめ

- ATLAS ミューオン検出器の読み出し用モジュール**ROD**のアップグレードプロトタイプとして **PT6** モジュールを開発中
- ROD, PT6 に載せるべき機能として **Rocket IO GTP** と **SiTCP** の評価を行った
- 現在 PT6 ボードは作成中で、もうすぐできる予定である
- 今後は PT6 を用い、実際の ROD の FPGA ロジック開発などを行っていく予定である
  
- この開発はOSCプロジェクトの一つです  
FPGAデザイン等は公開予定です



# Back Up

---

# OSCについて

- OSC (Open Source Consortium)とは
  - 計測機システムに必要な技術や知識を  
アカデミック用途のため共有するための組織
  - 本研究開発もこのOSCのプロジェクトの  
1つとして行われています
  - PT6 の回路図、FPGA の論理回路デザイン、  
Rocket IO GTP の使用方法については公開予定
  - 高速シリアル通信などに興味がある方は連絡ください



## LHC加速器の主要パラメーターのまとめ

主リング周長	26658.883 m
陽子ビームエネルギー(入射エネルギー)	7.0 TeV (450 GeV)
最高ミノシティー (IP1, IP5)	$1.0 \times 10^{34} \text{ cm}^{-2}\text{s}^{-1}$
バンチ間隔	25 nsec、40 MHz
バンチ数	2808 /ring
バンチ当りの陽子数	$1.15 \times 10^{11}$
ビームエミッタンス(7 TeV)	$3.75 \times 10^{-6} \mu \text{ mrad}$
二口径双極電磁石	1232台
双極電磁石長、磁場	14.3 m, 8.33 Tesla
曲げ半径	2803.95 m
回転周波数	11.245 kHz
RMSビームサイズ(IP1, IP5)	16.7 $\mu\text{m}$
RMSバンチ長さ(IP1, IP5)	7.55 cm
ビーム衝突角度(IP1, IP5)	$\pm 142.5 \mu\text{rad}$
交差平面(ATLAS, CMS)	垂直 (ATLAS), 水平(CMS)
バンチ衝突当りの陽子衝突数	19
全ミノシティー-寿命	14.9 hour
シンクログロトン放射損失エネルギー	3.6 kW / ring, 6.71 keV/turn

2010/9/13