## LHC-ATLAS実験 SCTシリコン飛跡検出器のコミッショニング - I

#### 筑波大数理, 高工研<sup>A</sup>, 阪大<sup>B</sup>, 岡山大<sup>C</sup>, 京都教育大<sup>D</sup>

林隆康, 金信弘, 松隈恭子, 塙慶太, 原和彦, 目黒立真, 池上陽一<sup>A</sup>, 海野義信<sup>A</sup>, 高力孝<sup>A</sup>, 寺田進<sup>A</sup>, 花垣和則<sup>B</sup>,中野逸夫<sup>C</sup>, 田中礼三郎<sup>C</sup>, 高嶋隆一<sup>D</sup>, 他アトラスSCTグループ

目次

- 研究背景
  - LHC / ATLAS検出器 / 内部飛跡検出器
  - SCT (SemiConductor Tracker)
    - 動作原理
- 研究目的
- 研究内容
  - ノイズ発生率の評価
  - モジュール温度分布
- まとめ / 今後

## LHC / ATLAS検出器 / 内部飛跡検出器



バレルSCT / モジュール

	NALARD				
		layer	# eta (eta #)	# phi	# modules
		0		32	384
		1	12	40	480
		2	(-6~-1, 1~6)	48	576
		3		56	672
		total			2112
Si strip sensors	2s 🕈 40 mrad	センサー • モジュールの片面を <u>リンク</u> という • 片面に6cm×6cm×2枚 • マイクロストリップ ✓ リンク当たり768本 ✓ ±20 mrad のステレオ角 読み出しASIC			
TPG baseboard with BeO facings		・ 128 ch / chip ・ 6 chips × 2面 = 12 chi ・ バイナリー読み出し			S
▲►	筑波大•KE	K ¥ が	開発・建設に	こ携わっ	ってきた

### SCT の動作原理



・センサー部分は高純度のn型シリコン半導体

・逆バイアス電圧を印加し て、全空乏化して用いる。

・バイアス電圧

- Typical : 150 V
- Max.\* : 500 V

•HV current

- Typical : 0.3µA
- Max. \*: 5 mA

Threshold

• Typical : 1 fC

#### \*systemの許容値

### 研究目的

- SCTは現在地下のATLAS検出器本体にインストールが完 了し、現在コミッショニング中である。
- 本研究ではバレルSCTのノイズ、温度のモニター測定に基づき、他の検出器と組み合わされた状態でのSCTが、設計通りの性能を示し、データ収集を開始できる段階にあるか評価する。

### Noise Occupancy (NO)

• ストリップ当たり

• リンク(モジュールの片面)当たり

SCT の NO の設計値 <5 × 10<sup>-4</sup> /ストリップ
 Bad strip (NO > 5 × 10<sup>-4</sup> を含む) <1% と品質管理されている。NOが大きなストリップはマスクされ、リンク当りNOは1%を超えない。</li>

 $\times$  Threshold  $\simeq 1$ [fC]

## Noise Occupancy Map

2008年9月14日 Cosmic Run 温度 ~ 7℃程度 ー番内側のlayer 0 side 0について

✓各layer の内側が side 0 ,外側が side 1



リンク当たりのNO の分布



## ストリップ当たりのNOの分布



ストリップ当たりのNO(1)



ストリップ当たりのNO(2)

#### 広がりを持ったNO分布内の ストリップを含むリンクを調べた。

#### 原因はこの2リンク

![](_page_11_Figure_3.jpeg)

ストリップがリンク全体を占めている。

#### HVをかけていないことが 原因と思われる。

ストリップ当たりのNO(3)

![](_page_12_Figure_1.jpeg)

## Detector Control System (DCS)

![](_page_13_Figure_1.jpeg)

### モジュールの冷却

![](_page_14_Figure_1.jpeg)

### 冷却経路内での温度差分布

冷却経路ごとに、入口と出口に位置するモジュール温度から、温度差を評価

![](_page_15_Figure_2.jpeg)

9月8日12時でのBarrel Layer0と1に 対する温度差分布

モジュール温度の分布

9月8日12時

![](_page_16_Figure_2.jpeg)

## まとめ / 今後

- 宇宙線データを用いてSCTのNoise Occupancy を調べた。
  NOが異常なストリップ・モジュールを特定することができた (HVを加えていない調整中のモジュール数 9月14日)
  - LAYER 0 13モジュール
  - LAYER 1 4モジュール
  - LAYER 2 8モジュール
  - LAYER 3 6モジュール

HVを加えていないが読み出しはしているモジュール数 1モジュール

DCS温度モニターによりモジュールの温度分布を調べた。
 冷却経路出入口間の温度上昇は1℃程度見られた。
 モジュール温度のばらつきは約1.5℃

✓ HVがかけられていなかった原因を調べる。
 ✓ 最新のデータ(ビームがある時など)で同様のモニターをする。

## Backup

老文献

- ATLAS Collaboration, *The ATLAS Experiment at the CERN Large Hadron Collider*, 2008 *JINST* 3 S08003.
- D. Aitree et al., *The evaporative cooling system for the ATLAS inner detector*, 2008 JINST 3 P07003.
- A.Barriuso Poy et al., *The detector control system of the ATLAS experiment*, 2008 *JINST* 3 P05006.
- ATLAS Collaboration, *ATLAS inner detector: technical design report. 1*, CERN-LHCC-97-016; *ATLAS inner detector: technical design report. 2*, CERN-LHCC-97-017.

## Noise Occupancy Map

![](_page_20_Figure_1.jpeg)

2008/9/23

日本物理学会 2008 秋

## Noise Occupancy Map

![](_page_21_Figure_1.jpeg)

2008/9/23

温度のモニタリング(2)

![](_page_22_Figure_1.jpeg)

温度のモニタリング(3)

![](_page_23_Figure_1.jpeg)

## 読み出し Threshold

#### シリコンについて

- dE/dx of MIP  $\approx$  1.6 MeV g<sup>-1</sup> cm<sup>2</sup>
- •密度 2.34 g/cm<sup>3</sup>
- •厚さ 285µm
- •e-h 対生成エネルギー 3.6eV
  - ・MIP のエネルギー損失 = 1.6\*2.34\*2.85\*10<sup>-2</sup> = 93 keV
  - ・93[keV]/3.6[eV] =25000 e 実際は 20000 e 程度

2000 e\*1.6\*10<sup>-19</sup> [C/e] = 3.2[fC]

Equivalent Noise Charge (ENC) Nominal ENC = 1500e~1800 e = 0.24~0.288 [fC]

![](_page_24_Figure_10.jpeg)

: threshold  $\simeq 1$  [fC]

#### 内部飛跡検出器の配置

![](_page_25_Figure_1.jpeg)

# Cooling

![](_page_26_Figure_1.jpeg)

#### 調整中のバレルSCTモジュール

- 原因(候補)
  - HV card に問題
  - PIN 電流が小さすぎる(< 0.2 A. Typical: 0.5 A)
  - VCSELがショートした
  - HV overcurrent

## DAQ $\Leftrightarrow$ SCT module (1)

![](_page_28_Figure_1.jpeg)

## DAQ $\Leftrightarrow$ SCT module (2)

- VCSEL (Vertical Cavity Surface Emitting Laser) \*2
  - Return data from each side of one module
    - The electrical signals generated by the two master chips on the module are converted to optical signals for transmission to the control room by two VCSELs (Vertical Cavity Surface Emitting Laser) driven by the VDC (VCSEL Driver Chip).
- P-I-N diode
  - receives the timing trigger and commands (optical) signals
  - The DORIC chip (Digital Optical Receiver IC)
    - Decodes the encoded clock and command signals as received by the PIN diode and sends them to all twelve ABCD chips.
- There is a redundant command system for each module.

#### **HV Power Card**

![](_page_30_Figure_1.jpeg)

Block Diagram of HV Power Card.

モジュールの設置(1)

![](_page_31_Picture_1.jpeg)

モジュールの設置(2)

![](_page_32_Figure_1.jpeg)